

ΠΟΛΥΤΕΧΝΕΙΟ ΚΡΗΤΗΣ

**Τμήμα Ηλεκτρονικών Μηχανικών &
Μηχανικών Υπολογιστών**



**Λειτουργία και ανάλυση των Zero-VT
MOS Τρανζίστορ**

Διπλωματική εργασία

Καργάκης Γιώργος

ΧΑΝΙΑ 2010

ΠΟΛΥΤΕΧΝΕΙΟ ΚΡΗΤΗΣ

**Τμήμα Ηλεκτρονικών Μηχανικών &
Μηχανικών Υπολογιστών**



**Λειτουργία και ανάλυση των Zero-VT MOS
Τρανζίστορ**

Διπλωματική εργασία

Καργάκης Γιώργος

Εξεταστική Επιτροπή

Επίκουρος Καθηγητής Bucher Matthias (Επιβλέπων)
Καθηγητής Καλαϊτζάκης Κωνσταντίνος
Αναπληρωτής Καθηγητής Μπάλας Κωνσταντίνος

XANIA 2010

Στην Οικογένεια μου

Ευχαριστίες

Η παρούσα διπλωματική εργασία εκπονήθηκε στο εργαστήριο Μικροηλεκτρονικών κυκλωμάτων του πολυτεχνείου Κρήτης από την άνοιξη του 2010 έως το φθινόπωρο του ίδιου έτους. Θέλω να ευχαριστήσω των επιβλέπων καθηγητή Matthias Bucher για την πολύτιμη βοήθεια και το χρόνο που διέθεσε σε επίλυση αποριών αλλά και την καθοδήγηση για τη σωστή εξαγωγή αποτελεσμάτων. Ευχαριστώ τα μέλη του εργαστηρίου και ιδιαίτερα τη μεταπτυχιακή φοιτήτρια Μαριάννα Χαλκιαδάκη για την επίλυση αποριών πάνω στο IC-CAP.

Περίληψη

Τα τελευταία χρόνια με την εξέλιξη των φορητών ηλεκτρονικών συσκευών και των ασύρματων τηλεπικοινωνιών, έχει γίνει απαραίτητη η μείωση της τάσης τροφοδοσίας, με σκοπό να αυξηθεί η διάρκεια λειτουργίας της μπαταρίας των συσκευών αυτών. Ο σκοπός αυτός αποτελεί ένα από τους κυριότερους στόχους της τεχνολογίας σχεδιασμού αναλογικών κυκλωμάτων. Καθώς η τεχνολογία MOS αναπτύσσεται, η τάση τροφοδοσίας V_{DD} διαμορφώνεται ανάλογα με το μέγεθος της συσκευής. Επομένως η συνεχής μείωση των διαστάσεων των CMOS κυκλωμάτων με την ταυτόχρονη εξέλιξη της τεχνολογίας έχει ωθήσει την λειτουργία των κυκλωμάτων με πολύ χαμηλή τάση τροφοδοσίας (Ultra-Low Voltage).

Επιπλέον με την διάδοση των φορητών συστημάτων τα οποία λειτουργούν με μπαταρία, απαιτείται μείωση όχι μόνο της ισχύος κατά τη λειτουργία αλλά και σε κατάσταση αναμονής. Ωστόσο χρησιμοποιώντας Standard MOS τρανζίστορ (συμβατικά τρανζίστορ) οι παραπάνω στόχοι είναι δύσκολο να επιτευχθούν. Έτσι, για το σκοπό αυτό χρησιμοποιούνται τρανζίστορ με χαμηλή κατανάλωση ισχύος τα οποία ονομάζονται Zero-VT MOS τρανζίστορ. Ο όρος Zero-VT (Zero Threshold Voltage) MOSFET ή μηδενικής τάσης κατωφλίου τρανζίστορ χρησιμοποιείται για μια συγκεκριμένη ομάδα τρανζίστορ, όπου η τάση κατωφλίου V_{th} βρίσκεται πολύ κοντά στο μηδέν. Τα τρανζίστορ αυτά χρησιμοποιούνται για να προσφέρουν μεταγωγή με χαμηλή τάση και χαρακτηριστικά πολύ χαμηλής διαρροής όμοια με αυτά των συνηθισμένων τρανζίστορ.

Το αντικείμενο της παρούσας εργασίας είναι τα Zero-VT τρανζίστορ σε τεχνολογία CMOS 180 nm και ο απώτερος στόχος είναι να γίνει μελέτη και ανάλυση της λειτουργίας τους. Έπειτα συγκρίνοντας βασικές παραμέτρους των Zero-VT και των Standard τρανζίστορ, μπορούμε να έχουμε μια ολοκληρωμένη εικόνα των Zero-VT ως προς τα πλεονεκτήματα και τα μειονεκτήματα που παρουσιάζουν σε σχέση με τα Standard (συμβατικά) τρανζίστορ.

Χρησιμοποιήσαμε τις μετρήσεις που μας δόθηκαν για τα Zero-VT nMOS τρανζίστορ με μικρό και μεγάλο πάχος οξειδίου (thin & thick oxide) και των Standard nMOS και pMOS τρανζίστορ με μικρό και μεγάλο πάχος οξειδίου σε τεχνολογία CMOS 180 nm και θερμοκρασίες λειτουργίας $T=25^{\circ}\text{C}$, 85°C και 125°C . Αρχικά έγινε προσομοίωση των παραπάνω τρανζίστορ με χρήση του μοντέλου EKV3. Αυτό έγινε με σκοπό να ελέγξουμε την αξιοπιστία του μοντέλου όταν χρησιμοποιείται πάνω σε Zero-VT τρανζίστορ, αλλά και γενικότερα σε Standard τρανζίστορ με τεχνολογία CMOS 180 nm. Αφού ολοκληρώθηκε η διαδικασία της προσομοίωσης των τρανζίστορ με το EKV3 προχωρήσαμε στην εξαγωγή κάποιων βασικών παραμέτρων, κανονικοποιημένων διαγωγιμοτήτων και DC κέρδους για τα Zero-VT και τα Standard τρανζίστορ. Έτσι, κάνοντας τις συγκρίσεις των αντίστοιχων τιμών για τα Zero-VT και τα Standard τρανζίστορ, καταλήγουμε σε αξιόπιστα συμπεράσματα όσον αφορά τη λειτουργία των Zero-VT τρανζίστορ αλλά και την αποτελεσματικότητα της χρήσης τους.

ΠΕΡΙΕΧΟΜΕΝΑ

ΠΕΡΙΛΗΨΗ.....	I
ΠΕΡΙΕΧΟΜΕΝΑ	II
ΚΕΦΑΛΑΙΟ 1^ο	1
1 ΤΑ MOS ΤΡΑΝΖΙΣΤΟΡ	1
1.1 Εισαγωγή.....	1
1.2 Η δομή των MOS τρανζίστορ	1
1.3 Περιγραφή της λειτουργίας των MOS τρανζίστορ.....	3
1.3.2 Μηχανισμοί Δημιουργίας Ρεύματος.....	4
1.4 I-V χαρακτηριστικές του MOSFET και περιοχές λειτουργίας	5
a) Περιοχή αποκοπής (Cut Off Region)	5
b) Γραμμική περιοχή (Linear Region).....	5
c) Περιοχή Κορεσμού (Saturation Region)	6
d) Περιοχή διάσπασης (Breakdown Region).....	7
1.5 Το μήκος καναλιού του MOS τρανζίστορ	7
ΚΕΦΑΛΑΙΟ 2^ο	9
2 ΤΑ ZERO-VT ΤΡΑΝΖΙΣΤΟΡ	9
2.1 Εισαγωγή.....	9
2.2 Παρουσίαση των ZVT τρανζίστορ	11
2.2.1 Περιγραφή χρησιμότητας των ZVT	11
2.2.2 Η μέθοδος Back Bias	13
2.2.3 Η Απόδοση των ZVT MOS τρανζίστορ για μεγάλο και μικρό μήκος καναλιού.....	13
2.3 Παράγοντες χρήσης των ZVT MOS τρανζίστορ	14
2.3.1 Γενικές χρήσεις των ZVT MOS τρανζίστορ σε διάφορες εφαρμογές	14
2.3.2 Παραδείγματα χρήσης των Zero-VT τρανζίστορ σε αναλογικές εφαρμογές.	14
2.3.2.1 Χρήση των Zero-VT στην κατασκευή συσκευών UHF(Ultra High Frequency) RFID (Radio Frequency Identification).....	15
2.3.3 Χρήση των zero V_{th} MOS τρανζίστορ στον τομέα των τηλεπικοινωνιών.....	17
ΚΕΦΑΛΑΙΟ 3^ο	19
3 ΤΟ ΜΟΝΤΕΛΟ EKV 3.0	19
3.1 Ιστορία του EKV μοντέλου	19
3.2 Το μοντέλο EKV3.0.....	19
3.3 Γενικές εξισώσεις για το μοντέλο EKV3.0.....	22
3.3.1 Δυναμικό επιφάνειας και φορτίο αναστροφής	22
3.3.2 Εξισώσεις του μοντέλου για το ρεύμα στο drain.....	23
3.3.3 Διαγωγιμότητες	24
3.3.4 Μοντελοποίηση MOS για ασθενή σήματα.....	25
3.3.4.1 Λειτουργία σε χαμηλές συχνότητες	25
3.3.4.2 Λειτουργία σε υψηλές συχνότητες.....	29
3.4 Φαινόμενα και σχετικές παράμετροι για το EKV3	30
3.4.1 Φαινόμενα για μεγάλο και πλατύ μήκος καναλιού (long-wide) τρανζίστορ	31
II. Φαινόμενο κινητικότητας στο κάθετο πεδίο (vertical field mobility)	32
III. Εξάντλησης πύλης (Gate depletion).....	32
IV. Μετακίνηση της τάσης κατωφλίου λόγω τάσης στον ακροδέκτη (Drain induced threshold swift) 33	33
3.4.2 Φαινόμενα μικρού μήκους καναλιού.....	33
I. Φαινόμενο Κορεσμός ταχύτητας (Velocity saturation)	33
II. Φαινόμενο Διαμόρφωσης μήκους καναλιού (channel length modulation).....	34
III. Ανάστροφο φαινόμενο για κοντό κανάλι (reverse short channel)	34
IV. Φαινόμενο συνδιαμόρφωσης φορτίου (charge sharing).....	34
V. Φαινόμενο πτώσης φράγματος λόγω της τάσης στο drain (drain induced barrier lowering (DIBL) effect).....	35
VI. Χωρητικότητες επικάλυψης (Overlap Capacitances)	35
VII. Χωρητικότητες θυσάνωσης (Fringing Capacitances)	35
VIII. Εν σειρά αντίσταση (Serial resistance)	36
3.4.3 Φαινόμενα για στενό κανάλι (Narrow channel effects).....	36

I.	Αντίστροφο φαινόμενο στενού καναλιού (Inverse channel effect)	36
II.	Φαινόμενο πλευρικής αγωγής (Edge conductance)	37
3.4.4	Φαινόμενα σχετικά με τη θερμοκρασία	37
3.4.5	Διάφορα άλλα παρασιτικά φαινόμενα	38
I.	Φαινόμενο απομόνωσης ρηχής τάφρου πίεσης δομής (Shallow trench isolation stress (STI) effects)	38
II.	Ρεύμα ιονισμού πρόσπτωσης (Impact ionization current)	38
III.	Ρεύμα πύλης (gate tunneling/overlap current)	39
3.4.6	Θόρυβος	39
ΚΕΦΑΛΑΙΟ 4^ο		40
4	ΕΞΑΓΩΓΗ ΠΑΡΑΜΕΤΡΩΝ ΓΙΑ ΤΟ ΜΟΝΤΕΛΟ EKV 3.0	40
4.1	Τα τρανζίστορ για τα οποία έγινε η εξαγωγή παραμέτρων	40
4.2	Μεθοδολογία εξαγωγής των παραμέτρων	42
4.3	Βήματα μεθοδολογίας εξαγωγής παραμέτρων	43
4.4	Συσκευές μεγάλου μήκους και μεγάλου πλάτους καναλιού (Long-Wide devices)	44
I.	Ανάλυση C_{GG} vs V_{GB}	44
II.	Ανάλυση I_D , g_m vs V_G	44
III.	Ανάλυση I_D , g_{ds} vs V_D	46
4.4.1	Διατάξεις μικρού μήκους και μεγάλου πλάτους καναλιού (short-wide devices)	47
I.	Ανάλυση I_D , g_m vs V_G (γραμμική περιοχή)	47
II.	Ανάλυση I_D , g_m vs V_G (κορεσμός)	48
III.	Ανάλυση I_D vs V_D	49
4.4.3	Διατάξεις μικρού πλάτους και μεγάλου μήκους καναλιού (narrow-long)	50
I.	Ανάλυση I_D vs V_D (Γραμμική περιοχή)	50
II.	Ανάλυση I_D vs V_D (Κορεσμός)	51
4.4.4	Διατάξεις μεγάλου μήκους και διαφόρων πλατών καναλιού (narrow-long)	51
I.	Ανάλυση I_D vs V_G	51
4.4.5	Εξαγωγή παραμέτρων σχετικές με τη θερμοκρασία	52
I.	Τρανζίστορ μεγάλου πλάτους και μεγάλου μήκους καναλιού	53
4.4.5.1	Τρανζίστορ μεγάλου πλάτους και μικρού μήκους καναλιού	54
ΚΕΦΑΛΑΙΟ 5^ο		55
5	ΠΑΡΟΥΣΙΑΣΗ ΤΩΝ ΑΠΟΤΕΛΕΣΜΑΤΩΝ ΤΗΣ ΜΕΛΕΤΗΣ ΤΩΝ ZERO-VT MOS ΤΡΑΝΖΙΣΤΟΡ ΚΑΙ ΤΩΝ STANDARD MOS (NMOS ΚΑΙ PMOS) ΤΡΑΝΖΙΣΤΟΡ ΚΑΙ ΣΥΓΚΡΙΣΗ ΜΕΤΑΞΥ ΤΟΥΣ	55
5.1	Μελέτη της τάσης κατωφλίου	55
5.1.1	Ανάλυση της εξάρτησης της τάσης κατωφλίου από το μήκος καναλιού	55
5.1.2	Ανάλυση της Τάσης Κατωφλίου V_{th} για MOSFETs μικρών διαστάσεων (short-channel)	59
5.1.3	Παρουσίαση γραφικών για την ανάλυση των τρανζίστορ και επεξήγηση των γραφικών για την καλύτερη κατανόηση τους	61
5.1.4	Παρουσίαση των αποτελεσμάτων της μελέτης για την τάση κατωφλίου V_{th} για τα Zero-VT MOSFET ως προς το μήκος καναλιού	61
5.1.5	Παρουσίαση των αποτελεσμάτων της μελέτης για την τάση κατωφλίου V_{th} για τα Standard MOSFET (συμβατικά τρανζίστορ) ως προς το μήκος καναλιού	68
5.1.5.1	Standard τρανζίστορ NMOS	68
5.1.5.2	Standard τρανζίστορ PMOS	74
5.1.5.3	Παρατηρήσεις-Συμπεράσματα για την εξάρτηση της τάσης κατωφλίου V_{th} ως προς το μήκος καναλιού	79
5.1.6	Ανάλυση της εξάρτησης της τάσης κατωφλίου V_{th} από την νόθευση του καναλιού (channel doping)	80
5.1.7	Σύγκριση των Zero-VT MOSFET τρανζίστορ με τα Standard MOSFET με βάση την τάση κατωφλίου	82
5.1.7.1	Παρατηρήσεις με βάση τη σύγκριση των Zero-VT MOSFET τρανζίστορ με τα Standard τρανζίστορ	86
5.1.8	Ανάλυση της εξάρτησης της τάσης κατωφλίου V_{th} από τη Θερμοκρασία T	86
5.1.8.1	Εξάρτηση του Φ_{S0} από τη θερμοκρασία T	88
5.1.8.2	Εξάρτηση της Φ_{ms} από τη θερμοκρασία	90
5.1.8.3	Εξάρτηση της ΔV_{FB} από τη θερμοκρασία	91
5.1.8.4	Εξάρτηση των Q_{dep} και Q_i από τη θερμοκρασία	91
5.1.8.5	Εξάρτηση των V_{ni} και $E_{(x_{dm})}$ από τη θερμοκρασία	91
5.1.9	Παρουσίαση των αποτελεσμάτων της μελέτης για την τάση κατωφλίου V_{th} για τα Zero-VT MOSFET) ως προς τη θερμοκρασία	92
5.1.9.1	Zero-VT τρανζίστορ με μικρό πάχος οξειδίου (ZVT thin oxide)	92
5.1.9.2	Zero-VT τρανζίστορ με μεγάλο πάχος οξειδίου (ZVT thick oxide)	93

5.1.10	Παρουσίαση των αποτελεσμάτων της μελέτης για την τάση κατωφλίου V_{th} για τα Standard MOSFETs ως προς τη θερμοκρασία	94
5.1.10.1	Standard nMOS τρανζίστορ με μικρό πάχος οξειδίου (Standard thin oxide).....	94
5.1.10.2	Standard nMOS τρανζίστορ με μεγάλο πάχος οξειδίου (ZVT thick oxide).....	95
5.1.10.3	Standard pMOS τρανζίστορ με μικρό πάχος οξειδίου (Standard thin oxide).....	96
5.1.10.4	Standard pMOS τρανζίστορ με μεγάλο πάχος οξειδίου (ZVT thick oxide).....	97
5.2	<i>Ανάλυση περισσότερων παραμέτρων σχετικές με τα Zero-VT MOS και Standard MOS τρανζίστορ</i>	98
5.2.1	Ανάλυση της παραμέτρου I_{spec}	99
5.2.2	Παρουσίαση των γραφικών του $ID * L / W$ ως προς το μήκος καναλιού.	101
5.2.3	Παρουσίαση των γραφικών για το συντελεστή κλίσης (slope factor) n ως προς το μήκος καναλιού.	108
5.2.3.1	Ανάλυση του συντελεστή κλίσης n ως προς το μήκος καναλιού.	108
5.2.3.2	Ανάλυση του συντελεστή κλίσης n ως προς τη θερμοκρασία T	111
5.2.4	Ανάλυση της παραμέτρου $\frac{I_{SPEC}}{I_o * \frac{W}{L}}$	113
5.2.5	Ανάλυση της αλλαγής του slope-factor συναρτήσει της τάσης V_{SB} μέσω της σχέσης $\frac{\delta n}{\delta V_{SB}}$.	117
5.2.6	Ανάλυση της αλλαγής της τάσης κατωφλίου V_{th} συναρτήσει της τάσης V_{SB} μέσω της σχέσης $\frac{\delta V_{th}}{\delta V_{SB}}$	119
5.3	<i>Κανονικοποιημένες διαγωγιμότητες</i>	121
5.3.1	Περιγραφή των κανονικοποιημένων διαγωγιμοτήτων $g_m * U_T / ID$, $g_{ds} * U_T / ID$ και του DC κέρδους: g_m / g_{ds}	121
5.3.2	Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $g_m * U_T / ID$, $g_{ds} * U_T / ID$ και του DC κέρδους: g_m / g_{ds}	123
5.3.3	Σύγκριση του DC κέρδους ανάμεσα στα Zero-VT και Standard σε κοινές γεωμετρίες τρανζίστορ	130
5.3.3.1	Παρατηρήσεις-Συμπεράσματα από την ανάλυση των διαγωγιμοτήτων και του του DC κέρδους.	133
5.3.4	Εξάρτηση των διαγωγιμοτήτων g_m / ID , g_{ds} / ID και του DC κέρδους: g_m / g_{ds} ως προς τη θερμοκρασία	134
5.3.4.1	Παρατηρήσεις-Συμπεράσματα για τις διαγωγιμοτήτων και το DC κέρδος και την εξάρτησή τους από τη θερμοκρασία.	145
ΚΕΦΑΛΑΙΟ 6^ο		147
6	ΣΥΝΟΨΗ-ΜΕΛΛΟΝΤΙΚΗ ΕΡΓΑΣΙΑ	147
ΒΙΒΛΙΟΓΡΑΦΙΑ		148

ΚΕΦΑΛΑΙΟ 1^ο

1 Τα MOS Τρανζίστορ

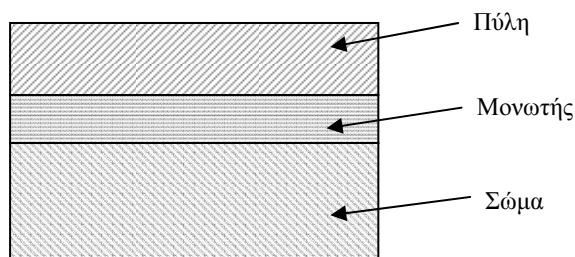
1.1 Εισαγωγή

Η προέλευση του τρανζίστορ επίδρασης πεδίου (*field effect transistor*), FET, χρονολογείται από το 1926. Η βασική ιδέα ήταν ότι θα ήταν εφικτό να φτιαχτεί μια αντίσταση ελεγχόμενη από τάση, μεταβάλλοντας την αντίσταση μεταξύ δύο επαφών πάνω στην επιφάνεια ενός ημιαγωγού (οι επαφές της πηγής και της υποδοχής) με τη βοήθεια ενός τρίτου ηλεκτροδίου, την πύλη.

Το πρώτο τρανζίστορ μετάλλου-οξειδίου επίδρασης πεδίου (*MOSFET*) κατασκευάστηκε το 1960, ένα μόνο χρόνο αργότερα από το ξεκίνημα της εποχής των ολοκληρωμένων κυκλωμάτων, το 1959. Με την πρόοδο της τεχνολογίας το MOSFET είχε γίνει, μέχρι τις αρχές της δεκαετίας του 1980, το βασικό στοιχείο υποδομής των πολύ μεγάλης κλίμακας ολοκληρωμένων (*very large scale integrated, VLSI*) κυκλωμάτων. Αυτό οφείλεται στην απλή του δομή, το φτηνό κόστος κατασκευής και τη χαμηλή του κατανάλωση συγκρινόμενο με άλλα στοιχεία, όπως διπολικά τρανζίστορ και JFETs.

1.2 Η δομή των MOS τρανζίστορ

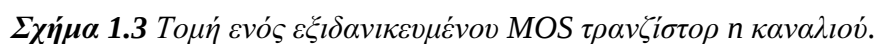
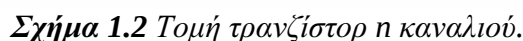
Μελετώντας επιγραμματικά τη λειτουργία ενός *MOSFET* (Metal Oxide Semiconductor Field Effect Transistor – Τρανζίστορ Επίδρασης Πεδίου Μετάλλου – Οξειδίου - Ημιαγωγού) τρανζίστορ και στη συνέχεια επικεντρωνόμαστε στην ανάλυση των περιοχών λειτουργίας του. Σημειώνουμε ότι το ακρωνύμιο MOS προέρχεται από παλαιότερες υλοποιήσεις του MOS τρανζίστορ στις οποίες η πύλη ήταν κατασκευασμένη από μέταλλο, ο μονωτής ανάμεσα σε πύλη και σώμα από οξείδιο (οξείδιο του πυριτίου - SiO_2) και το σώμα από ημιαγωγίμο υλικό (συνήθως πυρίτιο - Si). Στο σχήμα 1.1 φαίνεται η δομή που περιγράψαμε σε τομή (χωρίς τις σωστές βέβαια αναλογίες).

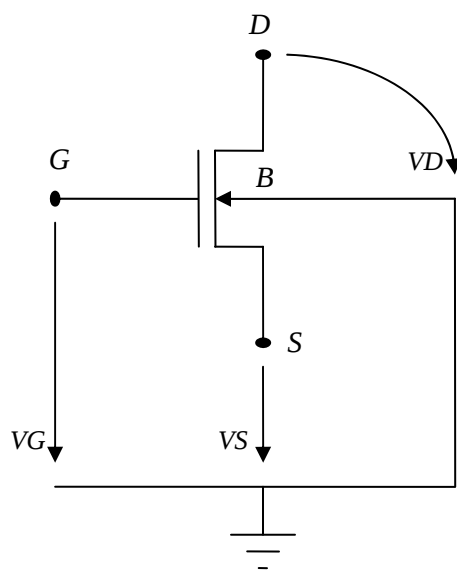


Σχήμα 1.1 Μια απλοποιημένη δομή MOSFET δύο ακροδεκτών.

Βασικά το *MOSFET* στη γενική του μορφή πρέπει να θεωρείται ως ένα κυκλωματικό στοιχείο τεσσάρων ακροδεκτών. Χοντρικά θα μπορούσαμε να πούμε ότι είναι μια πηγή ρεύματος ελεγχόμενη από τάση, στην οποία το ρεύμα που ρέει στο

Τα σχήματα 1.2 και 1.3 δείχνουν την τομή ενώ το σχήμα 1.4 [15] το αντίστοιχο σύμβολο ενός MOS τρανζίστορ. Για όλη την ανάλυσή μας τονίζουμε ότι χρησιμοποιούμε τρανζίστορ n καναλιού έτσι ώστε να είμαστε σύμφωνοι με τη βιβλιογραφία. Άλλωστε τα συμπεράσματά μας εφαρμόζονται άμεσα και σε τρανζίστορ p καναλιού με προφανή εναλλαγή των προσήμων. Για να εκμεταλλευτούμε την ενδογενή συμμετρία της συσκευής οι τάσεις πηγής V_S , πύλης V_G και υποδοχής V_D λαμβάνονται όλες ως προς το υπόστρωμα.





Σχήμα 1.4 Κυκλωματικό σύμβολο ενός nMOS τρανζίστορ.

1.3 Περιγραφή της λειτουργίας των MOS τρανζίστορ

Υπάρχουν δύο τύποι MOSFET, το n-MOSFET και το p-MOSFET. Το n τύπου αποτελείται από p-τύπου υπόστρωμα πυριτίου στο οποίο δύο περιοχές διάχυσης n⁺ σχηματίζουν την πηγή και την υποδοχή. Ο ακροδέκτης της πύλης φτιάχνεται συνήθως από μέταλλο ή πολυπυρίτιο (*polysilicon*) και διαχωρίζεται από το υπόστρωμα με ένα λεπτό οξείδιο πυριτίου, το οξείδιο πύλης. Το p τύπου, αντίστοιχα αποτελείται από n-τύπου υπόστρωμα πυριτίου στο οποίο δύο περιοχές διάχυσης p⁺ σχηματίζουν την πηγή και την υποδοχή.

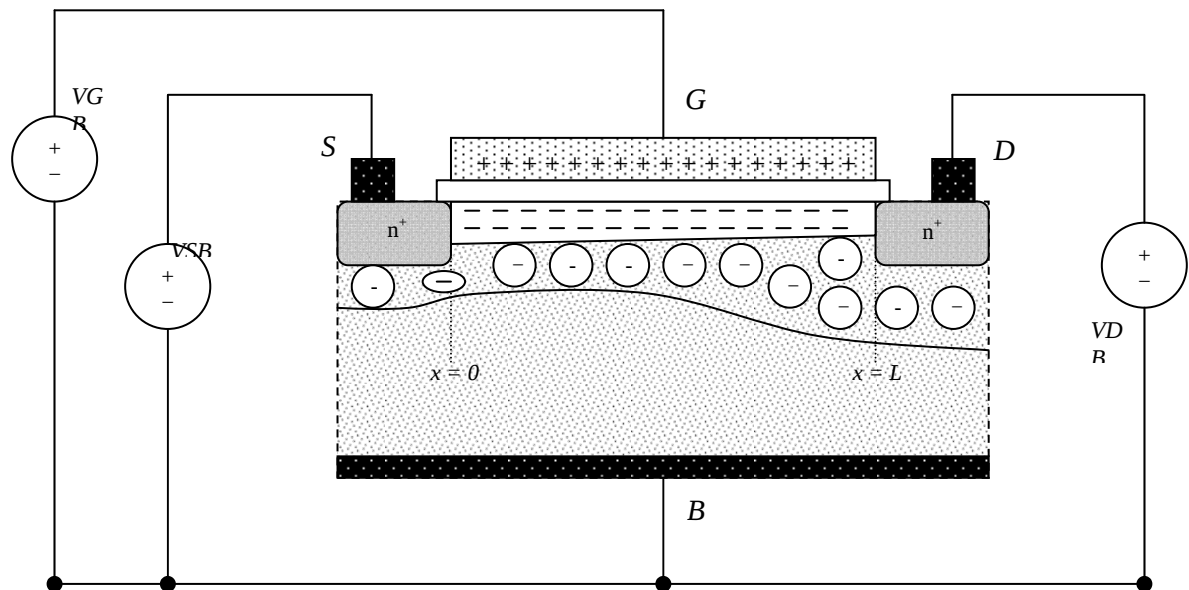
1.3.1 Βασικές αρχές λειτουργίας των MOS τρανζίστορ

Πολώνοντας την πύλη με μια τάση (θετική για το nMOS) ως προς το υπόστρωμα, ελεύθερα ηλεκτρόνια έλκονται στην επιφάνεια του ημιαγωγού ακριβώς κάτω από το στρώμα μόνωσης. Αυτά τα ηλεκτρόνια σχηματίζουν ένα αγώγιμο στρώμα το οποίο λέγεται κανάλι, μεταξύ της πηγής και της υποδοχής. Το μήκος και το πλάτος του καναλιού (L και W) είναι πολύ σημαντικές παράμετροι για το MOS τρανζίστορ.

Όπως αναφέραμε, η τάση που εφαρμόζεται στην πύλη, ελέγχει την κατάσταση του στρώματος κάτω από το μονωτικό οξείδιο. Για το nMOS αρνητικές τάσεις έλκουν τις οπές από το p-τύπου υπόστρωμα προς την επιφάνεια, ενώ θετικές τάσεις μεγαλύτερες από την τάση κατωφλίου δημιουργούν στρώμα ηλεκτρονίων στην επιφάνεια.

Η ύπαρξη του στρώματος ηλεκτρονίων αντιστοιχεί σε λειτουργία του τρανζίστορ, αφού το κανάλι ηλεκτρονίων εικονικά ενώνει την πηγή με την υποδοχή, και δημιουργείται ροή ρεύματος. Όταν η τάση πύλης είναι κάτω από την τάση κατωφλίου, τότε το κανάλι ηλεκτρονίων παύει να υφίσταται και η πηγή και η υποδοχή απομονώνονται από το p-τύπου υπόστρωμα. Αυτή η κατάσταση αντιστοιχεί σε μη λειτουργία του τρανζίστορ (αποκοπή) αφού πλέον δεν υπάρχει ροή ρεύματος.

Στο σχήμα 1.5 [15] απεικονίζεται η κατάσταση (όσο αναφορά τα φορτία) που προκύπτει εφαρμόζοντας τάσεις πόλωσης στην πηγή, πύλη και υποδοχή ενός $nMOS$. Οι τάσεις αναφέρονται στο υπόστρωμα.



Σχήμα 1.5 Ένα $nMOS$ μετά την εφαρμογή τάσης στους ακροδέκτες του.

Από το παραπάνω σχήμα διακρίνονται τα θετικά φορτία που αναπτύσσονται στο κάτω μέρος της επιφάνειας της πύλης ως αποτέλεσμα της εφαρμογής της θετικής ως προς το υπόστρωμα V_{GB} . Αυτά με τη σειρά τους έλκουν επαγωγικά ηλεκτρόνια από το υπόστρωμα. Για τάση V_{GB} μεγαλύτερη από κάποιο κατώφλι έχουμε την κατάσταση του σχήματος 1.5 όπου εκτός από την περιοχή απογύμνωσης (ηλεκτρόνια – σε κύκλο) όπου υπάρχει ηλεκτρική ουδετερότητα, έχουμε μια περιοχή αντιστροφής στην οποία υπάρχουν σε αφθονία ελεύθερα ηλεκτρόνια τα οποία κατά τα γνωστά συγκροτούν το κανάλι (εξ' ου και τύπου n). Παρατηρούμε στο σχήμα ότι η περιοχή απογύμνωσης δεν είναι ομοιόμορφα διασπαρμένη κάτω από το κανάλι, κάτι που οφείλεται στις διαφορετικές τάσεις V_{SB} και V_{DB} .

1.3.2 Μηχανισμοί Δημιουργίας Ρεύματος

Σε ένα τρανζίστορ $MOSFET$ το ρεύμα που ρέει στο κανάλι είναι αποτέλεσμα της ύπαρξης δύο διαφορετικών μηχανισμών, της ολίσθησης και της διάχυσης φορέων ηλεκτρισμού (ηλεκτρονίων και οπών). Κάνουμε μια σύντομη αναφορά στους δύο αυτούς μηχανισμούς:

- a) **Ρεύμα ολίσθησης (Drift current):** Όταν το κανάλι είναι ισχυρά ανεστραμμένο, η υποδοχή και η πηγή έχουν τέτοια δυναμικά ώστε να δημιουργείται διάμηκες ηλεκτρικό πεδίο (κατά μήκος του καναλιού) το οποίο είναι υπεύθυνο για την κίνηση των φορέων μέσα στο κανάλι. Το ρεύμα ολίσθησης εξαρτάται από τη σχετική θέση στο κανάλι καθώς το δυναμικό, άρα και το προκύπτον ηλεκτρικό πεδίο, μεταβάλλεται από V_S στον περιοχή της πηγής σε V_D στην

περιοχή της υποδοχής. Αποδεικνύεται [1] ότι το ρεύμα ολίσθησης είναι γραμμικώς ανάλογο με την τάση του καναλιού V_{ch} .

- b) Ρεύμα διάχυσης (Diffusion current):** Όταν το κανάλι είναι ελαφρώς ανεστραμμένο το διάμηκες ηλεκτρικό πεδίο είναι τόσο ασθενές που έχει αμελητέα επίδραση πάνω στους φορείς ηλεκτρικού ρεύματος. Σε αυτή την περίπτωση ο μηχανισμός που δημιουργεί το ρεύμα εγείρεται εξαιτίας της ανισοτροπικής κατανομής των φορτίων στο κανάλι. Τα φορτία τείνουν να διασπείρονται μακριά από περιοχές υψηλότερης συγκέντρωσης προς περιοχές χαμηλότερης συγκέντρωσης φορτίων. Το φαινόμενο αυτό δεν έχει «ηλεκτρικό» χαρακτήρα. Μάλιστα εξαιτίας αυτού του φαινομένου παρατηρείται η διασπορά του καπνού. Στην περίπτωση αυτή έχει αποδειχτεί ότι το ρεύμα έχει εκθετική εξάρτηση σε σχέση με τη θέση μέσα στο κανάλι.

1.4 I-V χαρακτηριστικές του MOSFET και περιοχές λειτουργίας

a) Περιοχή αποκοπής (Cut Off Region)

Στην περιοχή αυτή η τάση πύλης είναι μικρότερη από την τάση κατωφλίου, $V_{GS} < V_{Th}$ και επομένως δεν υπάρχει αγωγίμο κανάλι με αποτέλεσμα $I_{DS} = 0$.

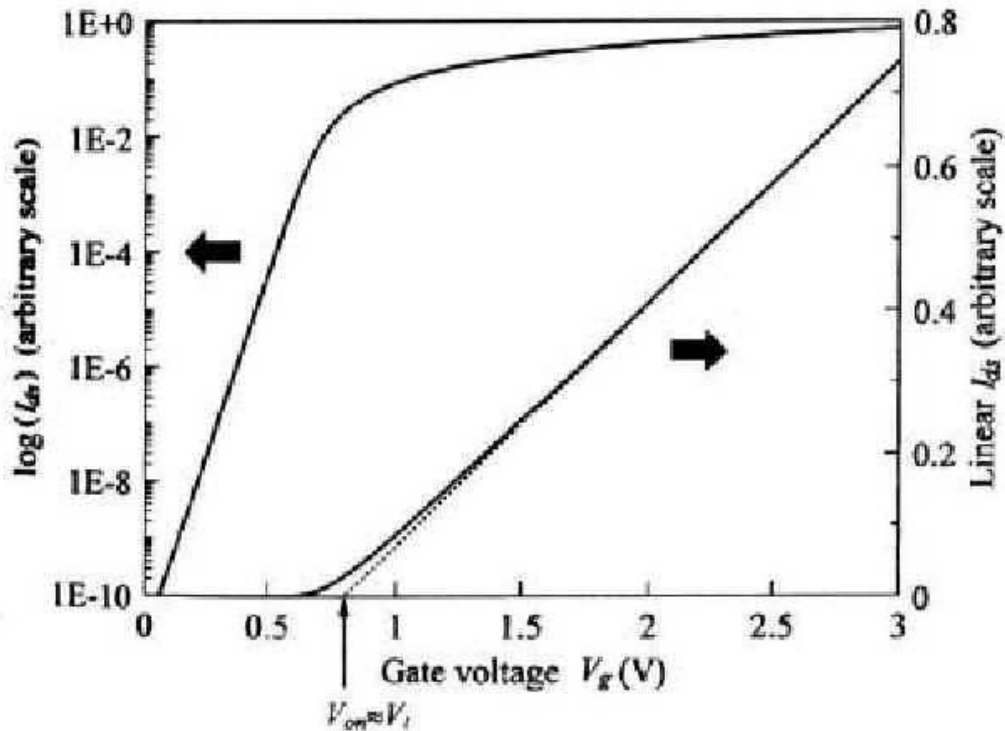
b) Γραμμική περιοχή (Linear Region)

Όταν η V_{DS} είναι μικρή τότε το ρεύμα I_{DS} αυξάνεται γραμμικά με την V_{DS} για δεδομένη V_{GS} ($> V_{Th}$). Το I_{DS} στην γραμμική περιοχή δίνεται από τη σχέση

$I_{DS} = \mu \cdot C_{ox} \left(\frac{W}{L} \right) \cdot \left[(V_{GS} - V_{Th}) \cdot V_{DS} - \frac{V_{DS}^2}{2} \right], 0 < V_{DS} < V_{GS} - V_{Th}$	(1.4.1)
---	---------

όπου μ είναι η κινητικότητα των φορέων (ηλεκτρόνια για το nMOS) στην περιοχή του καναλιού, C_{ox} η χωρητικότητα πύλης οξειδίου ανά τετράγωνο και V_{Th} η τάση κατωφλίου.

Η τάση κατωφλίου V_{Th} , μπορεί να υπολογιστεί από τη γραφική παράσταση του I_{DS} συναρτήσει της V_G σε χαμηλές V_{DS} , όπως φαίνεται στο σχήμα 1.6. Το σημείο τομής της προέκτασης του γραμμικού τμήματος της I_{DS} (V_G) καμπύλης με τον V_G - άξονα, δίνει μια προσεγγιστική τιμή της V_{Th} .



Σχήμα 1.6

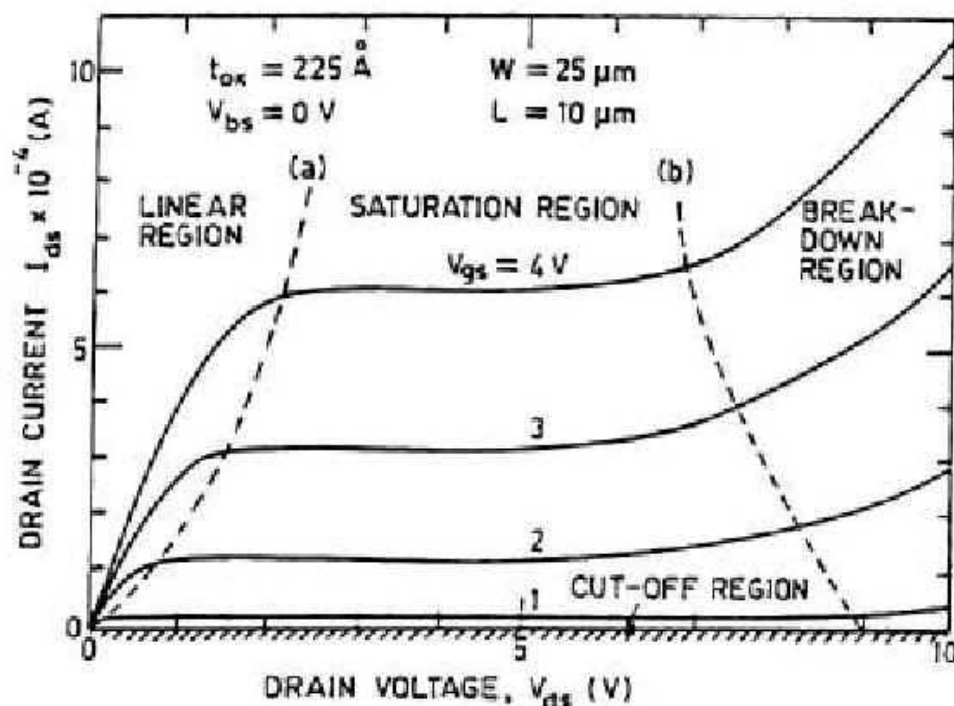
c) Περιοχή Κορεσμού (Saturation Region)

Σ'αυτή την περιοχή όπου η V_{DS} αυξάνεται αρκετά, το ρεύμα I_{DS} δεν αυξάνεται άλλο με την αύξηση της V_{DS} . Το ρεύμα I_{DS} στην περιοχή κορεσμού dsad δίνεται από τη σχέση:

$I_{DS} = \mu \cdot C_{ox} \cdot \left(\frac{W}{L} \right) \cdot \frac{(V_{GS} - V_{Th})^2}{2}$	(1.4.2)
--	---------

Όπου πλέον το I_{DS} δεν εξαρτάται από την V_{DS} .

Η περιοχή αυτή φαίνεται και στο σχήμα 1.7. Πρέπει να τονίσουμε ότι αυτή η συμπεριφορά παρατηρείται στα τρανζίστορ με μεγάλο μήκος καναλιού. Όταν το L μειώνεται παρατηρείται το φαινόμενο της διαμόρφωσης του μήκους καναλιού.



Σχήμα 1.7

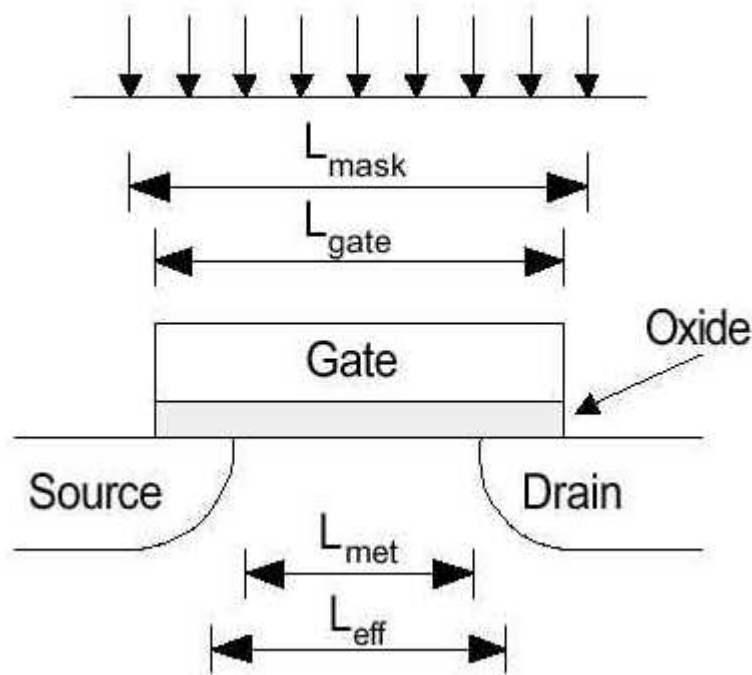
d) Περιοχή διάσπασης (Breakdown Region)

Με ακόμη περισσότερη αύξηση της V_{DS} πέρα από τον κορεσμό, το τρανζίστορ μπαίνει σε μια περιοχή όπου το ρεύμα I_{DS} ξαφνικά αυξάνει μέχρι τη διάσπαση της ένωσης pn μεταξύ της υποδοχής και του υποστρώματος (διάσπαση χιονοστιβάδας).

1.5 Το μήκος καναλιού του MOS τρανζίστορ

Όπως αναφέραμε προηγουμένως, το μήκος καναλιού του MOSFET συσχετίζεται με το λεπτό αγωγίμο στρώμα κάτω από το στρώμα μόνωσης του ακροδέκτη της πύλης, μεταξύ δύο περιοχών διαχύσεων n-τύπου (για το nMOS), την πηγή και την υποδοχή.

Το μήκος καναλιού του MOSFET περιγράφεται από μερικούς όρους που σχετίζονται μεταξύ τους, όπως το μήκος της μάσκας L_{mask} , το μήκος της πύλης L_{gate} , το μεταλλουργικό μήκος καναλιού L_{met} και το ενεργό μήκος καναλιού L_{eff} . Παρόλο που σχετίζονται μεταξύ τους, η σχέση τους εξαρτάται από τις διαδικασίες κατασκευής. Το σχήμα 1.8 [4] δείχνει πού αναφέρονται αυτοί οι όροι.



Σχήμα 1.8

Το L_{mask} ορίζεται ως το σχεδιασμένο μήκος πάνω στη μάσκα χάραξης του πολυπυριτίου. Μετά από τις διαδικασίες της λιθογραφίας και της χάραξης αυτό μετατρέπεται σε L_{gate} . Το L_{gate} μπορεί να είναι είτε μεγαλύτερο είτε μικρότερο από το L_{mask} , ανάλογα από τη λιθογραφία και τη χάραξη. Ακόμα, μπορεί για το ίδιο σχεδιασμένο L_{mask} , να δημιουργηθούν διαφορετικά L_{gate} , αφού διαφέρει από chip σε chip, από wafer σε wafer. Η ακριβής τιμή του L_{gate} είναι δύσκολο να προσδιοριστεί, αφού η χάραξη του πολυπυριτίου δεν είναι πάντα κάθετη. Είναι εύλογο, να αναρωτιέται κανείς αν το L_{gate} αναφέρεται στην πάνω ή στην κάτω διάσταση της πύλης.

Το L_{met} ορίζεται ως η απόσταση μεταξύ των μεταλλικών ενώσεων των διαχύσεων της πηγής και της υποδοχής και του υποστρώματος. Το L_{met} είναι μια σημαντική φυσική παράμετρος για τον σχεδιασμό του τρανζίστορ και των έλεγχων των διαδικασιών κατασκευής. Σε μια συνηθισμένη επεξεργασία χάραξης, οι περιοχές της πηγής και της υποδοχής είναι ευθυγραμμισμένες με την πύλη πολυπυριτίου και επομένως υπάρχει μια στενή συσχέτιση μεταξύ L_{met} και L_{gate} . Παρόλα αυτά, το L_{met} είναι συνήθως λίγο μικρότερο από το L_{gate} , που οφείλεται στην πλευρική διάσπαρτη εμφύτευση ιόντων και στην πλευρική διάχυση της πηγής και της υποδοχής κατά την επεξεργασία. Πρέπει να αναφέρουμε ακόμα, ότι το L_{met} δεν μπορεί να υπολογιστεί ούτε να εξαχθεί από μετρήσεις.

Το L_{eff} είναι κάπως διαφορετικό από τα υπόλοιπα μήκη καναλιού που περιγράφηκαν προηγουμένως, λόγω της εισχώρησης των ενώσεων της πηγής και της υποδοχής. Το L_{eff} συχνά θεωρείται ότι είναι η απόσταση μεταξύ της πηγής και της υποδοχής, αλλά αυτό δεν είναι πάντα σωστό. Το L_{eff} είναι ένα μέτρο του πόσο ένα MOSFET μεταφέρει στο κανάλι του το ελεγχόμενο από την πύλη ρεύμα σε σχέση με ένα τρανζίστορ με μεγάλο μήκος καναλιού. Το L_{eff} δεν είναι απαραίτητα ίσο με το L_{met} . Το L_{eff} καθορίζεται από ηλεκτρικές μετρήσεις πάνω στο MOS τρανζίστορ, βασιζόμενες στο γεγονός ότι η αντίσταση του καναλιού στην γραμμική περιοχή

(χαμηλή V_{DS}) είναι ανάλογη του ενεργού μήκους καναλιού και επομένως δεν είναι μια φυσική παράμετρος.

ΚΕΦΑΛΑΙΟ 2^ο

2 Τα Zero-VT τρανζίστορ

2.1 Εισαγωγή

Τα τελευταία χρόνια με την εξέλιξη των φορητών ηλεκτρονικών συσκευών και των ασύρματων τηλεπικοινωνιών, έχει γίνει απαραίτητη η μείωση της τάσης τροφοδοσίας V_{DD} με σκοπό να αυξηθεί η διάρκεια λειτουργίας της μπαταρίας των συσκευών αυτών. Ο σκοπός αυτός αποτελεί ένα από τους κυριότερους στόχους της τεχνολογίας σχεδιασμού VLSI. Καθώς η τεχνολογία MOS αναπτύσσεται, η τάση τροφοδοσίας V_{DD} διαμορφώνεται ανάλογα με το μέγεθος της συσκευής. Για παράδειγμα τα CMOS τρανζίστορ με πλάτος καναλιού της τάξης των 2μm τροφοδοτούνται με τάση τροφοδοσίας 5 V, ενώ τρανζίστορ με πλάτος 0,5μm τροφοδοτούνται με τάση 3,3V. Όσο το πλάτος του καναλιού μειώνεται στα 0,35μm και 0,25 μm οι τάσεις τροφοδοσίας 2,5 V και 1,8 V. Επομένως η συνεχής μείωση των διαστάσεων των CMOS κυκλωμάτων με την ταυτόχρονη εξέλιξη της τεχνολογίας έχει ωθήσει την λειτουργία των κυκλωμάτων με πολύ χαμηλή τάση τροφοδοσίας.

Επιπλέον με την διάδοση των φορητών συστημάτων τα οποία λειτουργούν με μπαταρία, απαιτείται μείωση όχι μόνο της ισχύος κατά τη λειτουργία αλλά και σε κατάσταση αναμονής. Για παράδειγμα η ισχύς ενός μικροεπεξεργαστή τύπου high-end είναι μεγαλύτερη από 40 W. Σύμφωνα με το International Technology Roadmap for Semiconductor (ITRS) η ισχύς θα είναι μεγαλύτερη από 180 W το 2014 σε μικροεπεξεργαστές τύπου heat sink.

Για πολλές εφαρμογές θα ήταν επιθυμητή η παροχή χαμηλής τάσης τροφοδοσίας για δεδομένα μεγέθη συσκευών. Γενικά, συσκευές που απαιτούν χαμηλή τάση τροφοδοσίας κάνουν συντήρηση ισχύος, κάτι το οποίο είναι ιδιαίτερα επιθυμητό σε συστήματα τα οποία σπαταλούν μεγάλα ποσά ενέργειας, ή εξαρτώνται από πηγές με περιορισμένη ισχύ όπως μπαταρίες. Επίσης είναι αξιοσημείωτο το γεγονός ότι στο μέλλον, θα είναι απαραίτητες, συσκευές πολύ υψηλής ταχύτητας (high-speed) και πολύ χαμηλής ισχύος (Ultra-low-power). Ωστόσο χρησιμοποιώντας συμβατικά MOSFETs (τρανζίστορ) οι παραπάνω στόχοι είναι δύσκολο να επιτευχθούν. Έτσι για το σκοπό αυτό χρησιμοποιούνται MOSFETs με χαμηλή κατανάλωση ισχύος (ZVT MOSFETs) [2].

Πριν όμως παρουσιάσουμε τα ZVT MOSFET τα οποία χρησιμοποιούνται για την επίτευξη του σχεδιασμού κυκλωμάτων μηδενικής τάσης θα πρέπει να λάβουμε υπόψη μας κάποιους σημαντικούς περιορισμούς, οι οποίοι υπεισέρονται στις συνθήκες λειτουργίας των κυκλωμάτων αυτών:

- i. Την τάση κατωφλίου (*threshold voltage*) των transistors. Τα MOSFET πρέπει να είναι σε αγωγή έτσι ώστε να πετύχουμε οποιαδήποτε επεξεργασία σήματος, κάτι το οποίο συνεπάγεται ότι οι τάσεις τροφοδοσίας που θα χρησιμοποιήσουμε θα πρέπει τουλάχιστον να ικανοποιούν το κριτήριο: $V_{DD} + |V_{SS}| \geq V_{Tn} + |V_{Tp}|$ όπου V_{DD} και V_{SS} είναι αντίστοιχα η θετική και αρνητική

τάση τροφοδοσίας, και V_{Tn} , V_{Tp} είναι οι τάσεις κατωφλίου των NMOS και PMOS τρανζίστορ, αντίστοιχα.

- ii. Το μήκος καναλιού (*channel length*) των transistors. Όσο μικραίνουν οι διαστάσεις τους τόσο μεγαλύτερη είναι η επίδραση της διαμόρφωσης του μήκους καναλιού (*channel-length modulation*, λ), με αποτέλεσμα να έχουμε χαμηλή ενίσχυση σημάτων λόγω της μικρής αντίστασης εξόδου του τρανζίστορ ($r_o = 1/\lambda I_D$).

Γενικά, όταν ένα CMOS τρανζίστορ λειτουργεί με χαμηλή τάση τροφοδοσίας τότε απαιτείται χαμηλή τάση κατωφλίου V_{th} έτσι ώστε να ελαχιστοποιηθεί η ελάττωση της απόδοσης. Σύμφωνα και με έρευνες έχει αποδειχθεί ότι τα CMOS τρανζίστορ καταναλώνουν ελάχιστη ενέργεια όταν $V_{th} = V_{DD}$ όπως φαίνεται από τα υπάρχον μοντέλα και από πειραματικά δεδομένα σε πραγματικά CMOS κυκλώματα.

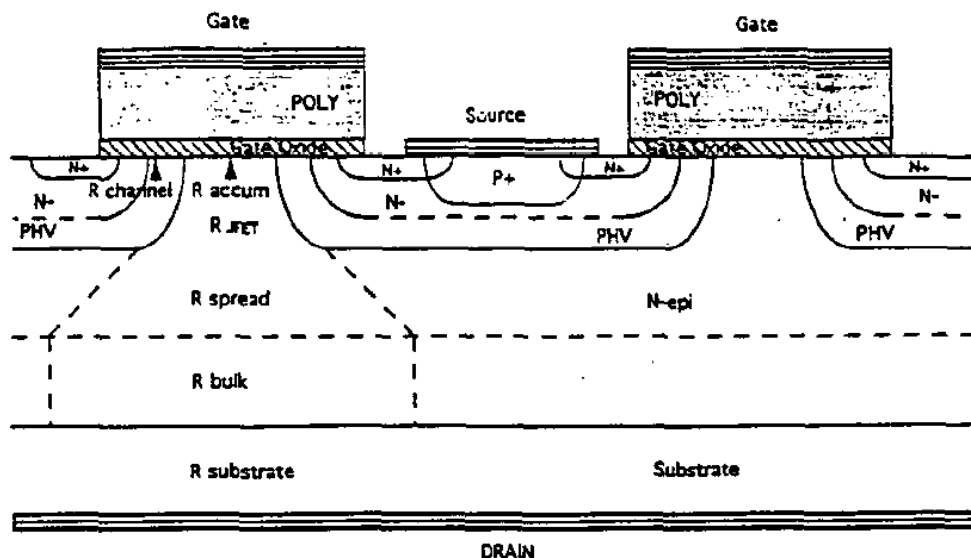
Έτσι, η χαμηλή τάση τροφοδοσίας (1.5V και χαμηλότερη) σε συνδυασμό με τις σχετικά υψηλές τάσεις κατωφλίου των transistor (περίπου 0.5V) είναι το βασικό εμπόδιο στην υλοποίηση τέτοιων κυκλωμάτων, με μοναδικό πάντοτε στόχο την καλή απόδοση τους.

Η απαίτηση για την σχεδίαση κυκλωμάτων με χαμηλή τάση λειτουργίας εισάγει δυσκολίες καθώς έρχεται αντιμέτωπη με κάποια βασικά χαρακτηριστικά των ημιαγωγών. Αυτό δυσκολεύει ιδιαίτερα τους μηχανικούς οι οποίοι θεωρούν αυτά τα χαρακτηριστικά θεμελιώδη και έτσι δε μπορούν να μεγιστοποιήσουν το χρήσιμο εύρος τάσης το οποίο σε διαφορετική περίπτωση θα έκανε ένα καινοφανή κύκλωμα επιτυχημένο. Ωστόσο οι σχεδιαστές αναλογικών κυκλωμάτων έχουν στη διάθεσή τους νέες επιλογές με την εισαγωγή των MOSFET EPADs (matched-pair arrays with electrically-programmable thresholds). Συνήθως ένας από τους κυριότερους περιορισμούς που πρέπει να αντιμετωπίσουν οι σχεδιαστές είναι η τάση κατωφλίου της πύλης των βασικών τρανζίστορ. Το μοντέλο που εισάγουν τα EPAD MOSFETs είναι ότι τα επίπεδα της τάσης κατωφλίου μπορούν ακριβώς να ελεγχθούν έτσι οι σχεδιαστές αναλογικών κυκλωμάτων είναι πλέον απελευθερωμένοι από μερικούς περιορισμούς οι οποίοι προηγουμένως περιόριζαν της σχεδιαστικές λύσεις.

Μια ειδική κατηγορία των EPAD MOSFETs είναι τα **ZVT MOSFET (Zero Voltage Threshold τρανζίστορ μηδενικής τάσης κατωφλίου)**. Τα ZVT μαζί με άλλες συσκευές χαμηλής τάσης κατωφλίου αποτελούν μια ομάδα MOSFETs τα οποία καθιστούν δυνατή την λειτουργία με άκρως χαμηλή τάση τροφοδοσίας και τη σχεδίαση κυκλωμάτων nanopower small signal, τα οποία είναι εφαρμόσιμα σε αναλογικά και ψηφιακά κυκλώματα.

Ένα σημαντικό ζήτημα που έχουμε να αντιμετωπίσουμε με τα ZVT MOSFETs είναι η επίτευξη χαμηλής τάσης κατωφλίου χωρίς να αυξηθεί η διαρροή ρεύματος (leakage current) για τη μέγιστη V_{DS} . Η διαρροή ρεύματος αυξάνεται κυρίως εξαιτίας του φαινομένου short channel κατά την βελτιστοποίηση σε ενεργή αντίσταση. *Leakage current increases mainly due to short channel effect in optimizing the device for on resistance.* Από το Σχήμα 1 παρατηρούμε ότι ο παράγοντας που ελέγχει την V_{th} και την διαρροή ρεύματος δεν είναι ίδιοι. Η V_{th} ελέγχεται κυρίως από την υψηλή συγκέντρωση νόθευσης της PHV περιοχής κοντά στην άκρη της πύλης οξειδίου. Η διαρροή είναι το παραγόμενο και επανασυνδισμένο ρεύμα το οποίο προέρχεται από την διεπαφή των N-epi και PHV. Μια λύση για αυτό το πρόβλημα είναι η εισαγωγή περιορισμένης νοθείας(counterdoping) εμφυτεύματος στην περιοχή PHV το οποίο θα

εξισορροπήσει την υψηλή συγκέντρωση νοθείας κοντά στην άκρη της πύλης οξειδίου και θα διατηρήσει τα χαρακτηριστικά της διεπαφής N-epi και PHV [3], [4], [5], [6].



Σχήμα 2.1

2.2 Παρουσίαση των ZVT τρανζίστορ

2.2.1 Περιγραφή χρησιμότητας των ZVT

Ο όρος **ZVT** (*Zero Threshold Voltage*) **MOSFET** ή *μηδενικής τάσης κατωφλίου τρανζίστορ* χρησιμοποιείται για μια συγκεκριμένη ομάδα τρανζίστορ, όπου η τάση κατωφλίου βρίσκεται πολύ κοντά στο μηδέν. Τα τρανζίστορ αυτά χρησιμοποιούνται για να προσφέρουν μεταγωγή με χαμηλή τάση και χαρακτηριστικά πολύ χαμηλής διαρροής όμοια με αυτά των συνηθισμένων τρανζίστορ.

Τα ZVT εμφανίστηκαν στα μέσα της δεκαετίας του 1990 η γενική ιδέα είναι ότι τα ZVT υπερσχύουν της ελαττωμένης ταχύτητας της πύλης θέτοντας την τάση κατωφλίου στο μηδέν. Ο αρχικός στόχος ήταν να επιτευχθεί το ρεύμα αποκοπής να είναι ίσο με 1/10 του ρεύματος κορεσμού. Ωστόσο τα ZVT δεν επιτυγχάνουν 100% μηδενική τάση κατωφλίου, αλλά από μία γενική άποψη της απώλειας ισχύος υπάρχει εκπληκτικό κέρδος.

Η μηδενική τάση κατωφλίου ορίζεται για πολύ μικρή τιμή του $I_{ds} = 1\mu A$ και $V_{ds} = 0.1 V$ όταν η τάση της πύλης είναι $V_{gs} = 0.00 V$. Ωστόσο τα ZVT μπορούν να χρησιμοποιηθούν σαν κοινά MOSFET καθώς η συσκευή άγει ρεύμα και συμπεριφέρεται σαν fixed αντίσταση ακόμα και όταν η τάση της πύλης είναι $0.00 V$. Μια χαμηλή τάση στην πύλη μπορεί να μειώσει (ακόμα και σε αρνητικά επίπεδα τάσης) το ρεύμα στο drain σε μια τάση υποστρώματος περίπου $-0.4 V$, όπου στην προκειμένη κατάσταση το τρανζίστορ είναι εντελώς κλειστό (Turned off).

Τα ZVT MOSFETs μειώνουν ή εξαλείφουν το επίπεδο αλλαγής της τάσης εισόδου προς την έξοδο, σε κυκλώματα τα οποία είναι συνδεδεμένα σε GND ή $V+$. Αυτό το χαρακτηριστικό μπορεί σημαντικά να μειώσει το επίπεδο αλλαγής του σήματος εξόδου από αυτό της εισόδου και επανξάνει το εύρος των σημάτων που είναι λειτουργικά, ιδιαίτερα σε περιπτώσεις όπου απαιτείται χαμηλή τάση λειτουργίας. Με ένα ZVT MOSFET ένα αναλογικό κύκλωμα με πολλαπλά στάδια μπορεί να κατασκευαστεί ώστε να λειτουργεί σε εξαιρετικά χαμηλή τάση τροφοδοσίας.

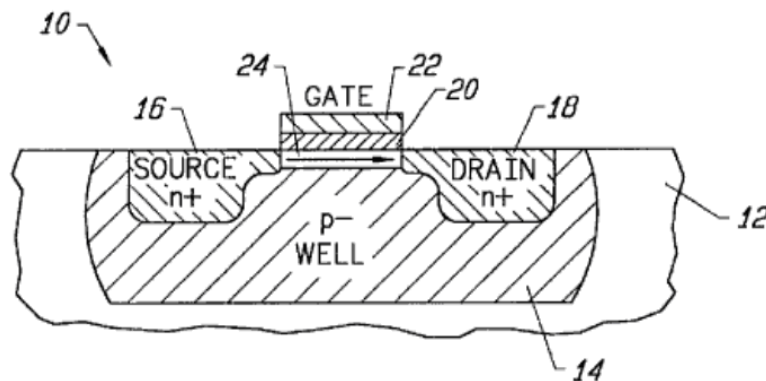
Τα κυριότερα χαρακτηριστικά των ZVT MOSFETs είναι :

- i. Ελάχιστη offset voltage και διαφορετική θερμική απόκριση με εξαιρετικό συντελεστή θερμοκρασίας.
- ii. Χαμηλή χωρητικότητα εισόδου
- iii. Υψηλή ταχύτητα απόκρισης

Ωστόσο τα ZVT είναι πολύ ευπαθή σε επεξεργασία και σε αλλαγές της θερμοκρασίας. Έτσι η χρήση τους δεν είναι κατάλληλη για κάθε φορητή εφαρμογή. Το πρόβλημα αυτό επιλύεται με την επιλογή μιας πιο συντηρητικής προσέγγισης η οποία βασίζεται στη μηδενική τάση κατωφλίου.

Κατά τη μείωση της V_{th} κοντά στο μηδέν παρουσιάζονται κάποια προβλήματα. Αρχικά με τη μείωση της V_{th} η διαρροή ρεύματος του τρανζίστορ (η οποία είναι το ρεύμα που ρέει στο κανάλι όταν το τρανζίστορ είναι στη περιοχή της αποκοπής) αυξάνεται. Για ορισμένες εφαρμογές στις οποίες κάποια συσκευή πρέπει να τακτικά να θέτεται σε λειτουργία (π.χ. μικροεπεξεργαστές) αυτό δεν αποτελεί πρόβλημα. Ενώ σε εφαρμογές όπου οι συσκευές είναι ανενεργές για μεγάλο διάστημα (π.χ. συσκευές μνήμης) η διαρροή ρεύματος μπορεί να οδηγήσει σε ενεργειακή ανεπάρκεια της συσκευής. Χωρίς να έχει σημασία ότι η διαρροή ρεύματος αντιπροσωπεύει ένα σημαντικό πρόβλημα ,η μείωση της V_{th} παρουσιάζει δυσκολίες στην επίτευξη. Ιδιαίτερα οι διάφορες διαδικασίες κατασκευής στο υπόστρωμα - διαμόρφωσης και νόθευσης- περιορίζουν την ακρίβεια της V_{th} , όπου κανονικά αναμένεται να επιφέρουν χαμηλότερα επίπεδα της V_{th} για τα τρανζίστορ. Επιπλέον εξωτερικοί παράγοντες επηρεάζουν την μείωση της V_{th} , όπως οι αλλαγές της θερμοκρασίας μπορεί να μεταβάλλει την V_{th} ενός ZVT.

Είναι αξιοσημείωτο το γεγονός ότι η διαδικασία που χρησιμοποιείται για την κατασκευή ενός ZVT δεν διαφέρει σε μεγάλο βαθμό από τις διαδικασίες κατασκευής τρανζίστορ με κοινότητες τιμές των V_{th} (standard MOSFET). Στις διαδικασίες κατασκευής των standard MOS με την **εμφύτευση νοθείας στην επιφάνεια** , αντίθετης αγωγιμότητας από την αγωγιμότητα που έχει το κανάλι (24) του well (14) , επιτυγχάνουμε την προσαρμογή της V_{th} ενός τρανζίστορ σε ένα σταθερό (standard) επίπεδο. Όπου η V_{th} είναι περίπου 0,7V ή -0,7 (ανάλογα με το είδος αγωγιμότητας του τρανζίστορ). Για να επιτύχουμε μια χαμηλή τιμή της V_{th} το βήμα της εμφύτευσης μπορεί να παραληφθεί και η τεχνική **back biasing** μπορεί να χρησιμοποιηθεί για την προσαρμογή της V_{th} σε ένα επιθυμητό επίπεδο πάνω ή κάτω από το μηδέν.



Σχήμα 2.2

2.2.2 Η μέθοδος Back Bias

Η τεχνική **back bias** χρησιμοποιείται για την ρύθμιση της V_{th} των τρανζίστορ που λειτουργούν με χαμηλή V_{th} (ZVT MOSFET). Η τεχνική αυτή πραγματοποιείται ελέγχοντας τη διαφορά δυναμικού ανάμεσα στις περιοχές **source** [16] και **well** [14] του τρανζίστορ. Έτσι όσο αυξάνεται αυτή η διαφορά τόσο αυξάνεται και το μέγεθος της V_{th} . Χρησιμοποιώντας λοιπόν την τεχνική **back bias** οι V_{th} των ZVT μπορούν να ρυθμιστούν ώστε, να αντιμετωπιστούν προβλήματα που προκύπτουν από τις διαφορετικές διαδικασίες κατασκευής και από εξωτερικούς παράγοντες όπως η αλλαγή θερμοκρασίας. Επίσης μέσω της **back bias** η τιμή της V_{th} ενός τρανζίστορ μπορεί να βελτιστοποιηθεί σύμφωνα με τη λειτουργία που πρέπει να έχει το συγκεκριμένο τρανζίστορ σε ένα κύκλωμα. Ως εκ τούτου επιτρέπεται να χρησιμοποιηθεί μια μικρότερη τιμή του V_{DD} και να μειωθεί η κατανάλωση ισχύος ενώ παράλληλα επιτυγχάνεται μια καλή απόδοση [7] [8].

2.2.3 Η Απόδοση των ZVT MOS τρανζίστορ για μεγάλο και μικρό μήκος καναλιού

Η ελάττωση στη συχνότητα και την απόδοση ενός τρανζίστορ όταν η τάση τροφοδοσία ελαττώνεται έχει κυρίως παρουσιαστεί για μεγάλου μήκους καναλιού MOS τρανζίστορ. Χρησιμοποιώντας τα υπάρχον μοντέλα και εξισώσεις για CMOS τρανζίστορ έχει παρατηρηθεί ότι τα μικρού μήκους καναλιού MOS τρανζίστορ και μεγάλου μήκους καναλιού συμπεριφέρονται διαφορετικά όταν η τάση τροφοδοσίας V_{DD} και η τάση κατωφλίου V_{th} τροποποιούνται. Για τα μεγάλου μήκους ισχύει ότι οι περιοχές **source** και **drain** είναι τοποθετημένες αρκετά μακριά μεταξύ τους (συνήθως $2\mu m$ ή περισσότερο), ενώ τα μικρού μήκους έχουν σχετικά μικρή απόσταση ανάμεσα στις περιοχές **source** και **drain** (συνήθως λιγότερο από $2\mu m$). Η σχέση της μέγιστης συχνότητας f_{max} ως προς την τάση τροφοδοσίας και την τάση κατωφλίου, εξαρτάται από φαινόμενα που διέπουν για μεγάλου και μικρού μήκους καναλιού. Έτσι για κάθε είδος συσκευής μεγάλου ή μικρού μήκους, υπερσχύει και το αντίστοιχο φαινόμενο.

Ωστόσο οι περισσότερες συσκευές παρουσιάζουν χαρακτηριστικά και των δύο φαινομένων. Το όριο της μέγιστης συχνότητας ενός πραγματικού τρανζίστορ μεγάλου μήκους δίνεται από την εξίσωση $f_{max} \propto (V_{DD} - V_t)^2 / V_{DD}$. Ενώ για ένα πραγματικό τρανζίστορ μικρού μήκους δίνεται από την εξίσωση $f_{max} \propto (V_{DD} - V_t) / V_{DD} = 1 - V_t / V_{DD}$. Από τις δύο παραπάνω εξισώσεις συμπεραίνουμε ότι η απόδοση (συχνότητα) ενός τρανζίστορ μεγάλου μήκους βασίζεται στην απόλυτη τιμή της τάσης τροφοδοσίας V_{DD} . Έτσι όταν μειώνεται η τάση τροφοδοσίας μειώνεται και η απόδοση. Ενώ για τις συσκευές μικρού μήκους η απόδοση βασίζεται περισσότερο στο λόγο της τάσης κατωφλίου προς την τάση τροφοδοσίας (V_t / V_{DD}). Αυτό σημαίνει ότι η τάση τροφοδοσίας μπορεί να μειωθεί σε συσκευές μικρού μήκους καναλιού χωρίς απώλεια στην απόδοση f όσο ο λόγος V_t / V_{DD} διατηρείτε σταθερός. Για πολλές συσκευές αυτή η σχέση είναι σχεδόν αληθής και γίνεται ακριβώς αληθής αν η τάση κορεσμού διαμορφώνεται σε συνάρτηση με την τάση τροφοδοσίας.

Οι συσκευές μικρού μήκους καναλιού είναι περισσότερο εύχρηστες σε εφαρμογές χαμηλής ισχύος καθώς η τάση τροφοδοσίας μπορεί να μειωθεί και η απόδοση της συσκευής θα παραμείνει η ίδια. Δυστυχώς όμως οι μικρού μήκους

καναλιού συσκευές έχοντας μικρή τάση κατωφλίου V_{th} έχουν ένα σημαντικό πρόβλημα. Η απόσταση ανάμεσα στις περιοχές drain και source ίσως να είναι τόσο μικρή, ώστε οι περιοχές κένωσης στο πηγάδι και οι οποίες βρίσκονται κοντά στα source και drain να δημιουργήσουν ένα κανάλι ροής. Αυτό το φαινόμενο είναι γνωστό ως φαινόμενο punch through, στο οποίο υπάρχει ροή ρεύματος, από το κανάλι το οποίο δημιουργείται από τις περιοχές κένωσης, ακόμα και όταν το τρανζίστορ βρίσκεται εκτός λειτουργίας (όταν δεν παρέχεται τάση στην πύλη του τρανζίστορ). Όταν συμβαίνει αυτό δεν μπορεί να εφαρμοστεί η τεχνική back bias επειδή η περιοχή κένωσης και επομένως η τάση κατωφλίου δε μπορεί να ρυθμιστεί [9].

2.3 Παράγοντες χρήσης των ZVT MOS τρανζίστορ

2.3.1 Γενικές χρήσεις των ZVT MOS τρανζίστορ σε διάφορες εφαρμογές

Τα ZVT MOS τρανζίστορ χρησιμοποιούνται σε πολλές εφαρμογές καθώς έχουν τη δυνατότητα να λειτουργούν με χαμηλή τάση τροφοδοσίας και έτσι έχουν μικρότερη κατανάλωση ισχύος σε σχέση με τα κοινά τρανζίστορ. Για το λόγο αυτό τα ZVT MOS χρησιμοποιούνται κυρίως σε συσκευές οι οποίες είναι φορητές και επομένως λειτουργούν με μπαταρία με απώτερο στόχο τη μεγαλύτερη διάρκεια ζωής της μπαταρίας. Έτσι με τη μεγάλη εμπορικότητα που έχουν σήμερα οι φορητές συσκευές έχει αναπτυχθεί και ο σχεδιασμός των συγκεκριμένων τρανζίστορ.

Μερικά παραδείγματα αυτών των συσκευών είναι οι υπολογιστές laptop/notebook οι οποίοι είναι ιδιαίτερα διαδεδομένοι. Χρησιμοποιούνται επίσης σε ηλεκτρονικές ατζέντες, ηλεκτρονικούς μεταφραστές, ηλεκτρονικά λεξικά, φορητά ραδιόφωνο/τηλεοράσεις, συσκευές που χρησιμοποιούνται για την λειτουργία ασύρματων δικτύων. Τα ZVT βρίσκουν εφαρμογή και σε ηλεκτρονικές συσκευές στον τομέα της ιατρικής όπως: βηματοδότες, ακουστικά και όργανα μετρήσεως της ροής του αίματος.

Γενικά τα ZVT έχουν ιδιαίτερη εφαρμογή σε συσκευές του τομέα των τηλεπικοινωνιών και των πολυμέσων όπως είναι τα κινητά τηλέφωνα και οι υπολογιστές χειρός (palmtops) που γνωρίζουν τεράστια εφαρμογή και εμπορικότητα. Λόγω της αυξημένης χρησιμότητας των συσκευών αυτών υπάρχει το ενδιαφέρον για το σχεδιασμό συστημάτων χαμηλής κατανάλωσης ισχύος και/ή χαμηλής τάσης τροφοδοσίας [11]. Τα Zero-VT τρανζίστορ χρησιμοποιούνται κυρίως σε αναλογικές εφαρμογές (κυκλώματα).

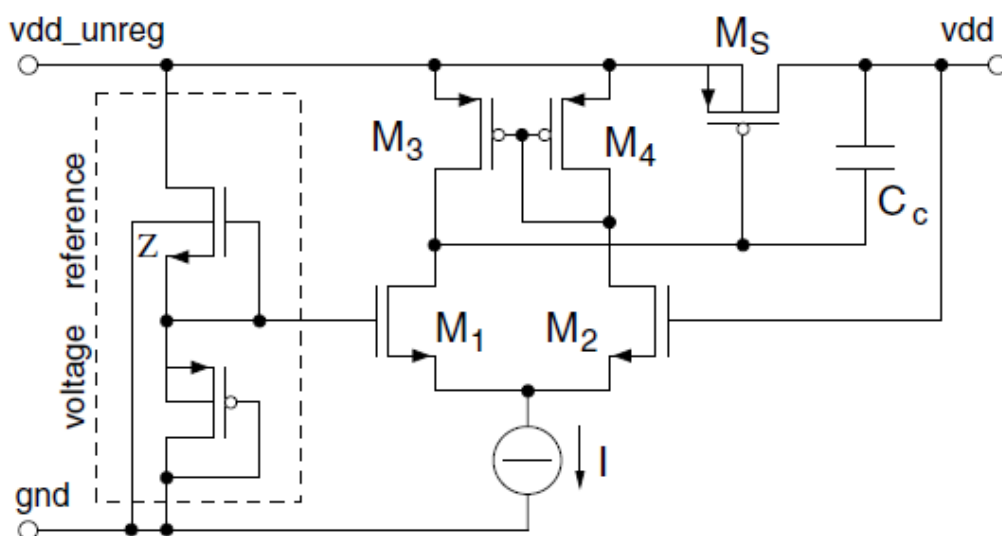
2.3.2 Παραδείγματα χρήσης των Zero-VT τρανζίστορ σε αναλογικές εφαρμογές.

Στο υποκεφάλαιο αυτό θα παρουσιάσουμε ορισμένα παραδείγματα χρήσης των Zero-VT τρανζίστορ πάνω σε αναλογικές εφαρμογές. Τα παραδείγματα αυτά προέρχονται από δημοσιεύσεις ερευνών.

2.3.2.1 Χρήση των Zero-VT στην κατασκευή συσκευών UHF(Ultra High Frequency) RFID (Radio Frequency Identification)

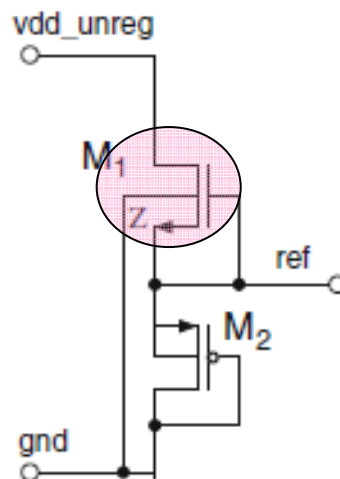
Οι «συσκευές ταυτοποίησης μέσω ραδιοσυχνότητων σε υψηλές συχνότητες» (UHF RFID) οι οποίες έχουν μεγάλη εφαρμογή στις ασύρματες τηλεπικοινωνίες, είναι απαραίτητο να χαρακτηρίζονται από χαμηλή κατανάλωση ισχύος. Η χαμηλή κατανάλωση ισχύος είναι απαραίτητη σε περιπτώσεις μετάδοσης/λήψης σημάτων σε μεγάλες αποστάσεις και στην ομαλή λειτουργία δικτύων με κεραίες μικρής ισχύος. Η μείωση της κατανάλωσης ισχύος μπορεί να επιτευχθεί με την σωστή σχεδίαση και τη χρήση κατάλληλων συστατικών για τα κύρια **αναλογικά** μέρη ενός RFID ολοκληρωμένου κυκλώματος. Τα μέρη αυτά είναι: ο ρυθμιστής ισχύος και ο αποδιαμορφωτής στο δέκτη. Συγκεκριμένα σύμφωνα με έρευνα που έχει γίνει [27] όπου για την κατασκευή ενός UHF RFID ρυθμιστή ισχύος χρησιμοποιούνται Zero-VT τρανζίστορ σε τεχνολογία CMOS 0.18 μ m επιτυγχάνεται μείωση της κατανάλωσης ισχύος. Για παράδειγμα στη σχεδίαση του συσσωρευτή φορτίου του σχήματος 2.6 [27], χρησιμοποιούνται κάποια Zero-VT τρανζίστορ:

Ένα σημαντικό αναλογικό κομμάτι του RFID chip στο οποίο χρησιμοποιούνται Zero-VT τρανζίστορ είναι ο ρυθμιστής ισχύος όπως παρουσιάζεται στο παρακάτω σχήμα 2.7 [27]:



Σχήμα 2.3 Ρυθμιστής ισχύος.

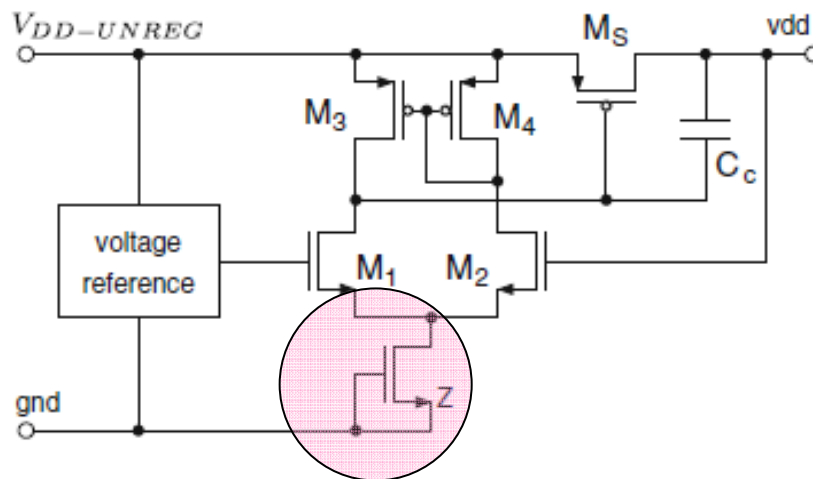
Στο παραπάνω σχήμα βλέπουμε ότι στο ρυθμιστή ισχύος περιέχεται ο σταθεροποιητής τάσης, όπως παρουσιάζεται στο παρακάτω σχήμα 2.7 [27]



Σχήμα 2.4 Σταθεροποιητής τάσης.

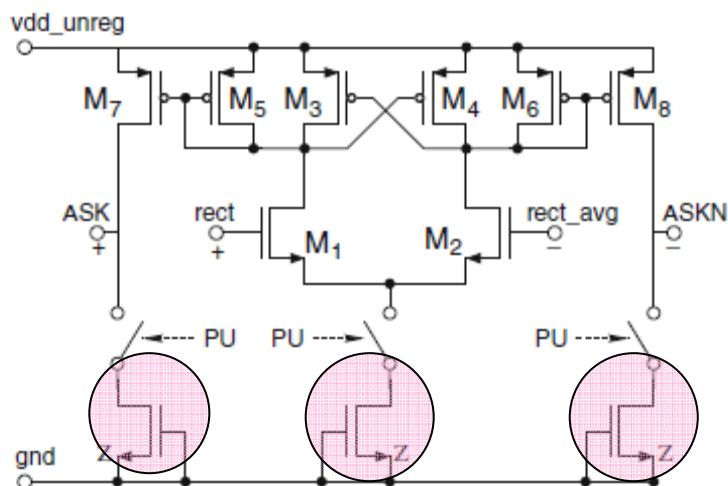
Ο εικονιζόμενος σταθεροποιητής τάσης, βασίζεται σε ένα Zero-VT nMOS συνδεδεμένο με ένα pMOS τρανζίστορ. Με το κύκλωμα αυτό επιτυγχάνεται μια πηγή σταθερής τάσης με σταθερότητα ως προς τη θερμοκρασία και με βάση την έρευνα που έγινε [27] επιδεικνύει κατανάλωση ρεύματος στα 350 nA και ελάχιστη τάση τροφοδοσίας μικρότερη από τα 0.8V.

Επίσης ο ρυθμιστής ισχύος χρησιμοποιεί ένα Zero-VT τρανζίστορ το οποίο συνδέεται στη γείωση και λειτουργεί σαν πηγή χαμηλής τάσης όπως φαίνεται στο σχήμα 2.5[27]



Σχήμα 2.5 Ρυθμιστής ισχύος με ένα Zero-VT συνδεδεμένο στη γείωση.

Τέλος ο αποδιαμορφωτής στο δέκτη περιέχει ένα συγκριτή, ο οποίος χρησιμοποιεί στη σχεδίαση του Zero-VT τρανζίστορ όπως φαίνεται στο παρακάτω σχήμα 2.8:



Σχήμα 2.6 Συγκριτής στον αποδιαμορφωτή του δέκτη

Στο παραπάνω σχήμα τα τρανζίστορ τα οποία συνδέονται στη γείωση είναι Zero-VT τρανζίστορ με σκοπό να αποφευχθεί η χρήση για σταθεροποιητή ρεύματος η τάσης. Τα Zero-VT τρανζίστορ του παραπάνω κυκλώματος λειτουργούν σαν πηγές ρεύματος πολύ χαμηλής τάσης τροφοδοσίας. Για να αποφύγουμε την απώλεια ισχύος ο συγκριτής είναι απενεργοποιημένος σε κατάσταση μεταφοράς.

Συμπερασματικά τα Zero-VT τρανζίστορ χρησιμοποιούνται κυρίως στη σχεδίαση κυκλωμάτων πολύ χαμηλής τάσης τροφοδοσίας (Ultra-Low Voltage).

2.3.3 Χρήση των zero V_{th} MOS τρανζίστορ στον τομέα των τηλεπικοινωνιών

Τα ZVT παρουσιάζουν μεγάλη εφαρμογή σε συσκευές του τομέα των τηλεπικοινωνιών και των πολυμέσων όπως είναι τα κινητά τηλέφωνα, οι υπολογιστές χειρός (palmtops) και τα laptop που γνωρίζουν τεράστια εφαρμογή και εμπορικότητα. Οι συσκευές αυτές παρέχουν τρόπους επικοινωνίας «οπουδήποτε», «οποιαδήποτε χρονική στιγμή» και «με οποιονδήποτε». Επίσης έχουν οδηγήσει στην εξάπλωση των υπηρεσιών μέσω πολυμέσων σε όλη τη σύγχρονη κοινωνία.

Οι ψηφιακοί επεξεργαστές σημάτων (Digital signal processors) έχουν παίξει σημαντικό ρόλο στην εξέλιξη των φορητών τηλεπικοινωνιακών συσκευών. Οι επεξεργαστές αυτοί κατέστησαν και συνεχίζουν να καθιστούν δυνατή την επίτευξη, ολοένα και πιο αποτελεσματική κωδικοποίηση και αποκωδικοποίηση φωνής, την αναγνώριση φωνής και πολλά είδη επεξεργασίας εικόνας. Όλα αυτά βοηθούν στο να γίνουν οι φορητές συσκευές περισσότερο πρακτικές, εύκολες στη χρήση και περισσότερο ελκυστικές.

Λόγω της αυξημένης χρησιμότητας των συσκευών αυτών υπάρχει το ενδιαφέρον για το σχεδιασμό συστημάτων χαμηλής κατανάλωσης ισχύος και/ή χαμηλής τάσης τροφοδοσίας. Η κατανάλωση ισχύος των επεξεργαστών αυξάνεται ανάλογα με το ρυθμό επεξεργασίας διαφόρων διεργασιών. Έτσι διατηρώντας την κατανάλωση ισχύος σταθερή ή μειώνοντάς την παρά την αύξηση του ρυθμού επεξεργασίας επιτυγχάνετε η σωστή λειτουργία των φορητών τηλεπικοινωνιακών συσκευών. Η διαμόρφωση της τάσης κατωφλίου V_{th} είναι η γενική ιδέα για την μείωση της κατανάλωσης ισχύος, έτσι χρησιμοποιούνται τρανζίστορ τα οποία έχουν χαμηλή V_{th} όπως είναι τα ZVT MOS τρανζίστορ. Ένα άλλο πλεονέκτημα των τρανζίστορ αυτών είναι ότι με τη χρήση τους παρέχεται η δυνατότητα να

χρησιμοποιηθούν μπαταρίες τύπου NiMh ή NiCd , οι οποίες εξαιτίας του μικρού τους μεγέθους συμβάλουν στη συρρίκνωση των φορητών συσκευών. Επίσης με τη χρήση των ZVT οι φορητές τηλεπικοινωνιακές συσκευές μπορούν να λειτουργούν και σε καταστάσεις «υψηλών ταχυτήτων» (high speed mode) , όπου απαιτείται υψηλή παροχή ισχύος, αλλά και σε «καταστάσεις αναμονής» (standby mode) όπου η αιτουμένη ισχύ έχει πολύ μικρή τιμή.

Στις φορητές τηλεπικοινωνιακές συσκευές οι λογικές πύλες αποτελούνται από τρανζίστορ με χαμηλή κατανάλωση ισχύος με σκοπό να μειωθεί ο χρόνος αναμονής (delay time) σε χαμηλές τάσεις. Επομένως η τάση τροφοδοσίας μπορεί να μειωθεί χωρίς να υπάρξει απώλεια στο ρυθμό επεξεργασίας [12]

ΚΕΦΑΛΑΙΟ 3^ο

3 Το μοντέλο EKV 3.0

3.1 Ιστορία του EKV μοντέλου

Το μοντέλο EKV Mosfet είναι ένα μαθηματικό μοντέλο των MOS (Metal-Oxide Semiconductor) τρανζίστορ πεδιακού φαινομένου (Field-Effect Transistors), το οποίο είναι σχεδιασμένο για την προσομοίωση κυκλωμάτων και την σχεδίαση αναλογικών κυκλωμάτων. Αναπτύχθηκε από τους C. C. Enz, F. Krummenacher, και E. A. Vittoz (εξ ου και τα αρχικά EKV) περί του 1995, βασισμένο εν μέρει σε εργασία που είχαν κάνει την δεκαετία του 1980. Σε αντίθεση με απλούστερα μοντέλα, όπως το μοντέλο του τετραγωνικού νόμου (Quadratic Model), το μοντέλο EKV είναι ακριβές ακόμα και όταν το MOSFET λειτουργεί στην περιοχή κάτω από την τάση κατωφλίου (subthreshold region) (π.χ. όταν $V_{\text{bulk}} = V_{\text{source}}$ τότε το MOSFET είναι στην περιοχή κάτω από την τάση κατωφλίου όταν $V_{\text{gs}} < V_{\text{Th}}$).

Το μοντέλο EKV έγινε ιδιαίτερα γνωστό επειδή μπορούσαν οι σχεδιαστές κυκλωμάτων να το χρησιμοποιήσουν για τη σχεδίαση κυκλωμάτων μικρής ισχύος. Αυτό ήταν δυνατό χάρις την εργασία του M. Bucher ο οποίος κωδικοποίησε και προσάρμοσε το μοντέλο EKV σε πολλά εργαλεία προσομοίωσης κυκλωμάτων. Έτσι αναπτύχθηκε η EKV 2.6 έκδοση του μοντέλου, η οποία χρησιμοποιήθηκε και χρησιμοποιείται ακόμα και σήμερα από πολλούς σχεδιαστές κυκλωμάτων.

Τα τελευταία χρόνια εξαιτίας της εξέλιξης της τεχνολογίας και ιδιαίτερα την ανάπτυξη των ηλεκτρονικών συστημάτων ήταν απαραίτητη η χρήση μιας νέας γενιάς μοντέλων έτσι αναπτύχθηκε η έκδοση EKV 3.0, στην η οποία ανταποκρίνεται στις πρόσφατες εξελίξεις της τεχνολογίας. Το 2005 έγινε ένα ανοιχτό συνέδριο Compact Modelling Council (CMC) για τη νέα γενιά μοντέλων όπου περισσότερα από 20 μοντέλα παρουσιάστηκαν. Το EKV 3.0 μοντέλο ήταν ένα από τα πέντε μοντέλα που επιλέχθηκαν [13].

3.2 Το μοντέλο EKV3.0

Καθώς το μοντέλο EKV3.0 χρησιμοποιήθηκε για την προσομοίωση των ZVT τρανζίστορ της παρούσης εργασίας παρακάτω αναλύεται το μοντέλο αυτό.

Στο πεδίο του σχεδιασμού των CMOS αναλογικών ολοκληρωμένων κυκλωμάτων, η χρήση MOS τρανζίστορ μοντέλων, δίνει τη δυνατότητα στους σχεδιαστές να επιτύχουν αποτελεσματικά αρκετούς στόχους. Τα τελευταία χρόνια έχουν αυξηθεί οι απαιτήσεις των σχεδιαστών κυκλωμάτων για μοντέλα τα οποία είναι αποτελεσματικότερα σε σχέση με τα φυσικά φαινόμενα και ανταποκρίνονται πλήρως σε όλα τα χαρακτηριστικά των τρανζίστορ, καθώς αυτά εξελίσσονται με τη χρήση ολοένα και μικρότερης τεχνολογίας CMOS (sub-100nm). Ένα από τα κυριότερα χαρακτηριστικά για τα εξελιγμένα μοντέλα MOS τρανζίστορ είναι η φυσική τους βάση. Η προσέγγιση charge-based, η οποία περιλαμβάνεται στο μοντέλο EKV βασίζεται σε μια surface-potential ανάλυση. Ένα μοντέλο θα πρέπει να υποστηρίζει πλήρως την προσομοίωση και να παρέχει αποτελεσματικότητα ως προς τη σχεδίαση

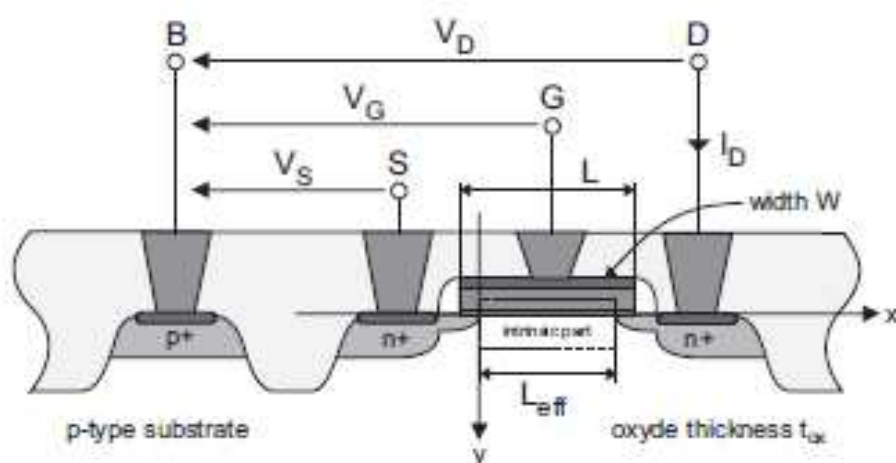
κυκλωμάτων. Το μοντέλο EKV βασίζεται στις απαιτήσεις για τις αναλογικές IC σχεδιάσεις. Για πολλές κυκλωματικές εφαρμογές, ακόμα και σε RF (radio frequencies) συχνότητες, η λειτουργία σε ασθενή και ιδιαίτερα σε μετρίως ασθενή αναστροφή ίσως προσφέρει μια ευνοϊκή συνάρτηση ανάμεσα στην κατανάλωση ισχύος, τη γραμμικότητα, αντιστοίχιση, τον θόρυβο και το εύρος ζώνης. Η προσέγγιση charge-based προσφέρει κατάλληλες εξισώσεις, οι οποίες μπορούν εύκολα να υπολογιστούν, ενώ με ένα surface-potential μοντέλο αυτό δεν είναι εφικτό.

Με την εξέλιξη της CMOS τεχνολογίας, νέα φαινόμενα έχουν εμφανιστεί τα οποία επιφέρουν σημαντικές συνέπειες στο σχεδιασμό κυκλωμάτων, όπως ανεπιθύμητα gate-tunneling ρεύματα, σχεδιαστικές εξαρτήσεις οι οποίες εντείνουν τα φαινόμενα τα οποία επηρεάζουν μια συσκευή καθώς και γεωμετρική κλιμάκωση και πολλά άλλα φαινόμενα. Η σχεδίαση αναλογικών κυκλωμάτων απαιτεί ιδιαίτερη προσοχή για ακριβή μοντελοποίηση της διαγωγιμότητας σε όλα τα δυναμικά πόλωσης (bias) και τις γεωμετρίες. Ο θερμικός θόρυβος σε short-channel τρανζίστορ αυξάνεται καθώς σε υψηλές συχνότητες ο θερμικός θόρυβος καναλιού εμφανίζεται κυρίως στο gate και στο υπόστρωμα του τρανζίστορ. Το μοντέλο EKV3.0 καθώς είναι full-featured περιέχει διαδικασίες οι οποίες λαμβάνουν υπόψη τους τα παραπάνω φαινόμενα δίνοντας έτσι αποτελεσματικές λύσεις στο σχεδιασμό κυκλωμάτων.

Επίσης το EKV3.0 καλύπτει και άλλα φαινόμενα όπως φαινόμενα κβάντισης, polydepletion, φαινόμενα roughness της επιφάνειας, διασκόρπιση φωνονίων (phonon) και coulomb, φαινόμενα velocity saturation και διαμόρφωσης μήκος καναλιού, charge-sharing; drain induced barrier lowering, drain induced άνοδος της τάσης κατωφλίου από εξαρτώμενη από το drain, φαινόμενα αντιστροφής short και narrow καναλιού, edge conductance φαινόμενα. Επιπλέον η RF εφαρμογή ενός διαμορφωμένου bias-dependent μοντέλου απαιτεί κάποια φαινόμενα όπως, transmission-line για το κανάλι του τρανζίστορ, να λαμβάνονται υπόψη κατάλληλα απ το μοντέλο, κάτι το οποίο κάνει το EKV3 [14].

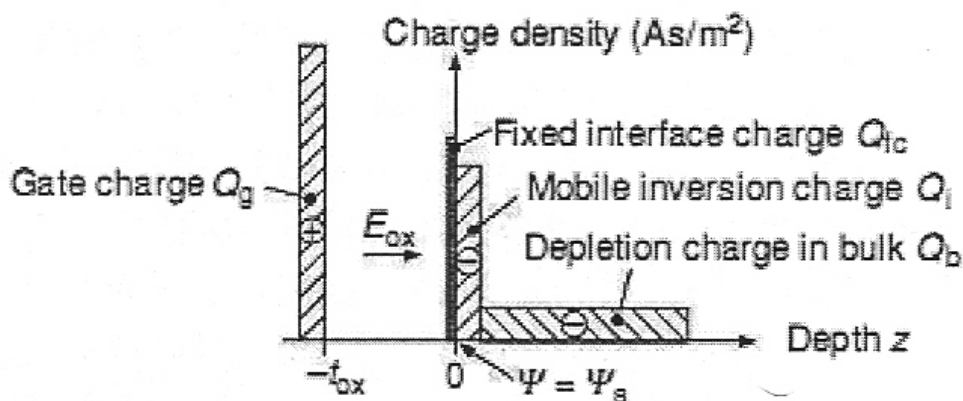
Το EKV3.0 είναι ένα charged-based μοντέλο το οποίο αρχικά υπολογίζει την εξάρτηση της πυκνότητας του φορτίου αναστροφής Q_i ως προς την τάση που εφαρμόζεται στο τρανζίστορ. Έπειτα βασίζεται στο Q_i και στις τιμές των Q_{is} και Q_{id} στα άκρα του καναλιού όπου βρίσκονται οι περιοχές source και drain αντίστοιχα. Αυτό γίνεται με σκοπό υπολογιστεί το ρεύμα στο drain και να μοντελοποιηθούν όλα τα χαρακτηριστικά της συμπεριφοράς συσκευής, όπως η διαγωγιμότητα ο θόρυβος κτλ. Παρόλο που η πολυπλοκότητα της τεχνολογίας έχει αυξηθεί δραστικά, το EKV3 μοντέλο διατηρεί ένα μικρό αριθμό παραμέτρων, όπου η εξαγωγή των τιμών τους μπορεί να είναι μια εύκολη διαδικασία. Παρακάτω ακολουθεί μια περιγραφή της λειτουργίας του μοντέλου.

Όταν υπάρχει μηδενικό ηλεκτρικό φορτίο στην επιφάνεια σιλικόνης τότε όπως δείχνει και το σχήμα 3.1 [14] στα source και drain δημιουργούνται δύο back-to-back δίοδοι συνδεδεμένες σε σειρά. Έτσι, δε ρέει ρεύμα εκτός από το ρεύμα διαρροής στον κόμβο καθώς τα V_s και V_D είναι θετικά. Η κατάσταση παραμένει το ίδιο όταν περισσότερες οπές έλκονται στην επιφάνεια εφαρμόζοντας αρνητική τάση στην πύλη V_G .



Σχήμα 2.1 Διατομή του MOS τρανζίστορ

Εν αντίθεση αν μια θετική τάση εφαρμοστεί στην πύλη οι οπές απωθούνται από την επιφάνεια αφήνοντας τα αρνητικά φορτισμένα άτομα P (P-doping). Όπως φαίνεται από το σχήμα 3.2 αυτό αντιστοιχεί σε μια αρνητικά φορτισμένη της Q_b . Αυτό το φορτίο διαμορφώνεται και επομένως δεν μπορεί να μεταφέρει κάποιο ρεύμα. Πιο αναλυτικά αυξάνοντας την V_G , ηλεκτρόνια έλκονται στην επιφάνεια και έτσι σχηματίζεται ένα κανάλι τύπου-N. Το αρνητικό φορτίο αναστροφής Q_i ανά μονάδα περιοχής, το οποίο θα μεταφέρει το ρεύμα από το source στο drain με ένα συνδυασμό από μηχανισμούς ολίσθησης και διάχυσης των ηλεκτρονίων. Για συσκευές με N-κανάλι το ρεύμα I_D θα οριστεί ως θετικό αν μπει στο drain.



Σχήμα 2.2 Παρουσίαση των διαφόρων φορτίσεων

Το ολικό φορτίο κάτω από την επιφάνεια silicon ανά περιοχή καναλιού δίνεται από

$Q_{si} \triangleq Q_b + Q_i$	(3.2.1)
-------------------------------	---------

Όπως φαίνεται στο σχήμα 3.2 ένα επιπλέον χαρακτηριστικό παρουσιάζεται, το φορτίο Q_{fc} στο διαπαφή οξειδίου-silicon. Αυτό το φορτίο περιλαμβάνει το φαινόμενο των φορτίσεων οι οποίες είναι παγιδευμένες μέσα στο οξείδιο και επιβαρύνονται από τη σχετική απόσταση τους από τη διεπαφή. Αυτό το φορτίο θα είναι εξαρτώμενο από την τάση στην πύλη, ωστόσο ενδέχεται να αλλάζει πολύ αργά όταν υπάρχουν υψηλές τιμές της τάσης πύλης V_G .

Η τιμή 0 στο σχήμα 3.2 του ηλεκτροστατικού δυναμικού Ψ είναι εξαιτίας του μεγέθους του silicon, σε μια απόσταση από την επιφάνεια η οποία δεν επηρεάζεται από την τάση πύλης. Στην επιφάνεια του silicon, το Ψ παίρνει μια συγκεκριμένη τιμή την Ψ_s η οποία ονομάζεται δυναμικό επιφάνειας. Το ηλεκτρικό πεδίο E_{ox} στο οξείδιο εξαρτάται από $V_G - \Psi_s$, αλλά διαμορφώνεται από το Φ_{ms} το οποίο είναι η διαφορά ανάμεσα στα εξαγόμενα δυναμικά των υλικών της πύλης και του καναλιού. Αντιστοιχεί στο όριο του δυναμικού το οποίο θα δημιουργούνταν στην επιφάνεια τους το πάχος οξειδίου t_{ox} θα ήταν μηδέν. Το ηλεκτρικό πεδίο στο οξείδιο δίνεται από τον τύπο:

$E_{ox} = \frac{V_G - \Phi_{ms} - \Psi_s}{t_{ox}}$	(3.2.2)
--	---------

3.3 Γενικές εξισώσεις για το μοντέλο EKV3.0

3.3.1 Δυναμικό επιφάνειας και φορτίο αναστροφής

Η ολική πυκνότητα Q'_C σε ένα πολύ μικρό κομμάτι του καναλιού μπορεί να βρεθεί με εφαρμογή του κανόνα Gauss όπως φαίνεται στον παρακάτω τύπο:

$Q'_C = -C'_{OX} \cdot (V_G - V_{FB} - \Psi_s)$	(3.3.1)
---	---------

Όπου Ψ_s είναι το δυναμικό επιφάνειας, $C'_{OX} = \epsilon_{ox}/t_{ox}$ η χωρητικότητα οξειδίου ανά μονάδα περιοχής και η V_{FB} είναι η τάση flat-band) είναι η τάση που απαιτείται να εφαρμοστεί στην πύλη ώστε να παραμείνει παντού ουδέτερος ο ημιαγωγός ακυρώνοντας την επίδραση των διαφόρων δυναμικών επαφής. Η φόρτιση εκκένωσης δίνεται από τον τύπο:

$Q'_B = -\sqrt{2q\epsilon_{si}N_{sub}\Psi_s}$	(3.3.2)
---	---------

Και ϵ_{ox} , ϵ_{si} είναι το μέγεθος της αντίστασης (Permittivity) για το silicon και το silicon διοξείδιο αντίστοιχα. Το πάχος της πύλης οξειδίου t_{ox} και η συγκέντρωση νόθευσης N_{sub} μαζί με την τάση V_{FB} είναι οι κύριες φυσικές παράμετροι που περιγράφουν την τεχνολογία MOS.

Το ανάστροφο φορτίο περιγράφεται ως

$Q'_I = Q'_C - Q'_B = -C'_{OX} \cdot (V_G - V_{FB} - \Psi_s - \gamma\sqrt{\Psi_s})$	(3.3.3)
---	---------

Όπου $\gamma = \sqrt{2q\epsilon_{si}N_{sub}} / C'_{OX}$ είναι η παράμετρος για το φαινόμενο υποστρώματος.

Κάνοντας γραμμικά το φορτίο αναστροφής ως προς δυναμικό επιφάνειας μπορούμε να πάρουμε το γραμμικού φορτίου αναστροφής n_q :

$$n_q \equiv \frac{\partial (Q'_I / C'_{OX})}{\partial \Psi_S} = 1 + \frac{\gamma}{2\sqrt{\Psi_S}} \quad (3.3.4)$$

Από τον παραπάνω τύπο μπορούμε να βρούμε την pinch-off επιφανειακή τάση Ψ_P

$$\Psi_P \equiv \Psi_S|_{Q_I=0} = V_G - V_{FB} + \gamma \cdot \left[\frac{\gamma}{2} - \sqrt{\frac{\gamma^2}{4} + V_G - V_{FB}} \right] \quad (3.3.5)$$

Επίσης μπορούμε να εκφράσουμε το ανάστροφο φορτίο ως

$$Q'_I \cong n_q \cdot C'_{OX} \cdot (\Psi_S - \Psi_P) \quad (3.3.6)$$

Έπειτα βρίσκουμε την τάση pinch-off V_P :

$$V_P \equiv \Psi_P - \Psi_0 \quad (3.3.7)$$

Όπου $\Psi_0 \cong 2\Phi_F = 2U_T \ln\left(\frac{n_i}{N_{sub}}\right)$ και Φ_F είναι το δυναμικό ψεύδο-Fermi (quasi-Fermi) και n_i είναι η εσωτερική συγκέντρωση φορέα. Μια καλή προσέγγιση της τάσης pinch-off είναι:

$$V_P \cong \frac{V_G - V_{TO}}{n} \quad (3.3.8)$$

Η τάση V_{TO} , η οποία είναι η τάση κατωφλίου δίνεται από τον τύπο:

$$V_{TO} = V_{FB} + \Psi_0 + \gamma\sqrt{\Psi_0} \quad (3.3.9)$$

Το n είναι ο slope-factor και δίνεται από τον τύπο:

$$n \equiv \left[\frac{\partial \Psi_P}{\partial V_G} \right]^{-1} = 1 + \frac{\gamma}{2\sqrt{\Psi_P}} \quad (3.3.10)$$

Κανονικά ισχύει ότι ο ανάστροφος slope-factor n_q και ο slope-factor n είναι σχεδόν το ίδιο. Ωστόσο ο n_q εμφανίζεται σε κανονικοποιημένες ποσότητες για φορτία και ρεύμα ενώ ο n σχετίζεται με το φαινόμενο υποστρώματος. Επομένως αφού έχουν διαφορετικούς ρόλους ο καθένας αυτό θα πρέπει να διατηρηθεί στον κώδικα του μοντέλου ώστε η προσομοίωση με χρήση υπολογιστή να είναι επιτυχής. Στην περίπτωση που οι υπολογισμοί γίνονται με το χέρι οι δύο παράγοντες μπορούν να θεωρηθούν ως ένας.

3.3.2 Εξισώσεις του μοντέλου για το ρεύμα στο drain

Η εξίσωση η οποία μας δίνει τη μεταφορά ρεύματος σε ένα MOS τρανζίστορ είναι:

$$I_D = \mu \cdot W \cdot \left(-Q'_I \cdot \frac{\partial \Psi_S}{\partial x} + U_T \cdot \frac{\partial Q'_I}{\partial x} \right) \quad (3.3.11)$$

Όπου μ είναι η κινητικότητα φορέων χρησιμοποιώντας τον παρακάτω τύπο

$$\frac{\partial \Psi_S}{\partial x} \cong \frac{1}{n_q} \frac{\partial Q'_I}{\partial x} \quad (3.3.11)$$

Μπορούμε να παραγωγίσουμε το ρεύμα I_D από το source προς το drain ως προς τις πυκνότητες αντιστροφής φορτίων q_s και q_d στα source και drain ,αντίστοιχα.

$I_D = 2 \cdot n_q \cdot U_T^2 \cdot \mu \cdot C'_{ox} \frac{W}{L} \left[q_s^2 + q_s - q_d^2 - q_d \right]$	(3.3.12)
--	----------

Παρακάτω παρουσιάζεται ότι το ρεύμα στο drain μπορεί να προκύψει από το ορθό (forward) και το ανάστροφο ρεύμα, i_f και i_r , αντίστοιχα μέσω τις σχέσης 3.3.13:

$I_D = I_{Spec} \cdot [i_f - i_r] \begin{cases} i_f = q_s^2 + q_s \\ i_r = q_d^2 + q_d \end{cases}$	(3.3.13)
---	----------

Όπου το I_{Spec} δίνεται από

$I_{Spec} = 2 \cdot n_q \cdot \beta \cdot U_T^2$	(3.3.14)
--	----------

και

$\beta = \mu \cdot C'_{ox} \frac{W}{L}$	(3.3.15)
---	----------

Η εξίσωση που ακολουθεί είναι ανάμεσα στην τάση pinch-off , την πυκνότητα του φορτίου αναστροφής και την τάση καναλιού η οποία διατηρείται σε όλο το μήκος καναλιού.:

$v_P - v_{ch} = 2q_i + \ln(q_i) \begin{cases} v_P - v_S = 2q_s + \ln(q_s) \\ v_P - v_D = 2q_d + \ln(q_d) \end{cases}$	(3.3.16)
---	----------

Η σχέση αυτή αποσαφηνίζει τη γραμμική σχέση ανάμεσα στο φορτίο και την τάση και αναφέρεται σε ισχυρή αναστροφή $V_P - V_{S,D} > 0$, ενώ ο λογάριθμος της σχέσης αντιστοιχεί σε ασθενή αναστροφή. Από τη σχέση αυτή μπορούμε να δημιουργήσουμε πίνακες με προσεγγιστικές εξισώσεις για το ρεύμα στο drain και για διαγωγιμότητες, οι οποίες εμφανίζονται σε ισχυρή/ασθενή αναστροφή καθώς επίσης και σε κορεσμό/μη κορεσμό σύμφωνα με τη σχέση ανάμεσα στις V_D και V_S .η παραπάνω σχέση δεν είναι απολύτως αναστρέψιμη ώστε να εκφραστεί το φορτίο με βάση την τάση. Αυτή η αναστροφή μπορεί να επιτευχθεί από μία προσέγγιση με υψηλή ακρίβεια και συνοχή.

3.3.3 Διαγωγιμότητες

Η σχέση ανάμεσα στις διαγωγιμότητες και τις πυκνότητες του φορτίου αναστροφής στην πηγή και στην υποδοχή είναι

$\begin{aligned} g_{ms} &= Y_{Spec} \cdot q_s \\ g_{md} &= Y_{Spec} \cdot q_d \end{aligned}$	(3.3.17)
--	----------

Όπου $Y_{Spec} = 2 \cdot n_q \cdot \beta \cdot U_T$. Από τη σχέση του κανονικοποιημένου ρεύματος και του φορτίου, προκύπτει η σημαντική σχέση ανάμεσα στη διαγωγιμότητα και το κανονικοποιημένο ρεύμα:

$\frac{g_{ms} \cdot U_T}{I_D} = \frac{1}{\frac{1}{2} + \sqrt{\frac{1}{4} + i_f}}$	(3.3.18)
---	----------

$\frac{g_{md} \cdot U_T}{I_D} = \frac{1}{\frac{1}{2} + \sqrt{\frac{1}{4} + i_r}}$	(3.3.19)
---	----------

Επίσης μπορούν να προκύψουν και άλλες σχέσεις ανάμεσα σε διαφορετικές διαγωγιμότητες:

$g_m = \frac{g_{ms} - g_{md}}{n}$	(3.3.20)
$g_{mb} = \frac{n - 1}{n} (g_{ms} - g_{md})$	(3.3.21)

3.3.4 Μοντελοποίηση MOS για ασθενή σήματα

Ας θεωρήσουμε ένα τρανζίστορ $nMOS$ πολωμένο με τάσεις V_G , V_S , V_D ως προς το υπόστρωμα. Μπορούμε να μελετήσουμε τα αποτελέσματα πολύ μικρών μεταβολών των τάσεων πόλωσης στο ρεύμα I_D μεταβάλλοντας αυτές τις τάσεις μία κάθε φορά, κρατώντας παράλληλα τις υπόλοιπες σταθερές.

3.3.4.1 Λειτουργία σε χαμηλές συχνότητες

Ενδιαφερόμαστε αρχικά μόνο για τη μεταβολή της τιμής του ρεύματος ΔI_D στη μόνιμη κατάσταση λειτουργίας (dc λειτουργία), δηλαδή μετά την αποκατάσταση ισορροπίας στο σύστημα. Στην περίπτωση αυτή είναι αμελητέες οι διάφορες παρασιτικές χωρητικότητες που εμφανίζονται εξαιτίας της συγκέντρωσης φορτίου στα διάφορα σημεία του τρανζίστορ. Έτσι λοιπόν μπορούμε να συσχετίσουμε αιτία και αποτέλεσμα (μεταβολές τάσεων ακροδεκτών του τρανζίστορ – μεταβολή του ρεύματος καναλιού) χρησιμοποιώντας τις παραμέτρους διαγωγιμότητας. Αυτές ορίζονται ως εξής:

I. Διαγωγιμότητα ασθενούς σήματος πύλης g_{mg} η οποία ισούται με:

$g_{mg} \equiv \left. \frac{\partial I_D}{\partial V_G} \right _{V_S, V_D}$	(3.3.22)
---	----------

όπου οι τάσεις που μπαίνουν στα δείκτες κρατούνται σταθερές.

II. Διαγωγιμότητα ασθενούς σήματος πηγής g_{ms} η οποία ισούται με:

$g_{ms} \equiv - \left. \frac{\partial I_D}{\partial V_S} \right _{V_G, V_D}$	(3.3.23)
---	----------

όπου το αρνητικό πρόσημο χρησιμοποιείται για να ληφθούν πιο «συμμετρικά» αποτελέσματα σε σχέση και με τη διαγωγιμότητα υποδοχής που θα οριστεί στη συνέχεια.

III. Διαγωγιμότητα ασθενούς σήματος υποδοχής g_{md} η οποία ισούται με:

$$g_{md} \equiv \left. \frac{\partial I_D}{\partial V_D} \right|_{V_G, V_S} \quad (3.3.24)$$

Αφήνοντας στη γενική περίπτωση όλες τις τάσεις ελεύθερες να μεταβληθούν μπορούμε να γράψουμε για τη μεταβολή του ρεύματος:

$$\Delta I_D = \left. \frac{\partial I_D}{\partial V_G} \right|_{V_S, V_D} \cdot \Delta V_G + \left. \frac{\partial I_D}{\partial V_S} \right|_{V_G, V_D} \cdot \Delta V_S + \left. \frac{\partial I_D}{\partial V_D} \right|_{V_G, V_S} \cdot \Delta V_D \quad (3.3.25)$$

ή χρησιμοποιώντας τους παραπάνω ορισμούς:

$$\Delta I_D = g_{mg} \cdot \Delta V_G - g_{ms} \cdot \Delta V_S + g_{md} \cdot \Delta V_D \quad (3.3.26)$$

Κάνοντας χρήση των σχέσεων για το ρεύμα I_D που δώσαμε παραπάνω (με τις τάσεις θεωρημένες ως προς το υπόστρωμα) για όλες τις περιοχές λειτουργίας του τρανζίστορ μπορούμε να υπολογίσουμε τις παραπάνω τιμές των διαγωγιμοτήτων. Έτσι προκύπτει ο συγκεντρωτικός Πίνακας 3.1 για τις διάφορες διαγωγιμότητες.

	Ι Σ Χ Υ Ρ Η	Α Ν Α Σ Τ Ρ Ο Φ Η	ΑΣΘΕΝΗΣ ΑΝΑΣΤΡΟΦΗ
	Γραμμική περιοχή	Ορθός κορεσμός	
g_{mg}	$\beta \cdot (V_D - V_S)$	$\beta \cdot (V_P - V_S) = \sqrt{\frac{2 \cdot \beta \cdot I_F}{n}}$	$\frac{I_D}{n \cdot \phi_T}$
g_{ms}	$n \cdot \beta \cdot (V_P - V_S) = \sqrt{2 \cdot n \cdot \beta \cdot I_F}$	$n \cdot \beta \cdot (V_D - V_S) = \sqrt{2 \cdot n \cdot \beta \cdot I_F}$	$\frac{I_F}{\phi_T}$
g_{md}	$n \cdot \beta \cdot (V_P - V_D) = \sqrt{2 \cdot n \cdot \beta \cdot I_R}$	≈ 0 (Αγνοώντας το φαινόμενο διαμόρφωσης καναλιού...)	$\frac{I_R}{\phi_T}$

Πίνακας 3.1 Διαγωγιμότητες σε ισχυρή και ασθενή αναστροφή (τάσεις ως προς το υπόστρωμα)

Παρατηρούμε ότι οι διαγωγιμότητες πηγής και υποδοχής είναι ανάλογες της τετραγωνικής ρίζας του ρεύματος στην ισχυρή αναστροφή ενώ είναι απλώς ανάλογες του ρεύματος για λειτουργία στην ασθενή αναστροφή, κάτι που θυμίζει τη λειτουργία των διπολικών τρανζίστορ. Μάλιστα αξίζει να σημειωθεί στο σημείο αυτό ότι στη βιβλιογραφία η περιοχή ασθενούς αναστροφής των MOS αναφέρεται και ως “Lateral Bipolar” περιοχή.

Στη συνέχεια θα παρουσιάσουμε τους ορισμούς και τις τιμές των διαγωγιμοτήτων με τις τάσεις θεωρημένες ως προς την πηγή και παράλληλα θα δώσουμε και τις σχέσεις που συνδέουν τις τελευταίες με αυτές που προκύπτουν με θεώρηση των τιμών ως προς το υπόστρωμα.

I. Διαγωγιμότητα ασθενούς σήματος πύλης g_m η οποία ισούται με:

$g_m \equiv \left. \frac{\partial I_D}{\partial V_{GS}} \right _{V_{BS}, V_{DS}} = g_{mg}$	(3.3.27)
--	----------

II. Διαγωγιμότητα ασθενούς σήματος υποστρώματος g_{mb} η οποία ισούται με:

$g_{mb} \equiv \left. \frac{\partial I_D}{\partial V_{BS}} \right _{V_{GS}, V_{DS}} = g_{ms} - g_{mg} - g_{md}$	(3.3.28)
---	----------

III. Αγωγιμότητα ασθενούς σήματος υποδοχής g_d η οποία ισούται με:

$g_d \equiv \left. \frac{\partial I_D}{\partial V_{DS}} \right _{V_{GS}, V_{BS}} = g_{md}$	(3.3.29)
--	----------

Με προφανή συλλογισμό πάλι γράφουμε για τη μεταβολή του ρεύματος:

$\Delta I_D = \left. \frac{\partial I_D}{\partial V_{GS}} \right _{V_{BS}, V_{DS}} \cdot \Delta V_{GS} + \left. \frac{\partial I_D}{\partial V_{BS}} \right _{V_{GS}, V_{DS}} \cdot \Delta V_{BS} + \left. \frac{\partial I_D}{\partial V_{DS}} \right _{V_{GS}, V_{BS}} \cdot \Delta V_{DS}$	(3.3.30)
---	----------

ή χρησιμοποιώντας τους παραπάνω ορισμούς:

$\Delta I_D = g_m \cdot \Delta V_{GS} + g_{mb} \cdot \Delta V_{BS} + g_d \cdot \Delta V_{DS}$	(3.3.31)
---	----------

Τελικά με χρήση των εξισώσεων που δώσαμε προηγουμένως, είτε με ακριβέστερες εξισώσεις, κατασκευάζουμε τον πίνακα 1.2 με τις τιμές των διαγωγιμοτήτων που ορίστηκαν παραπάνω.

	Ι Σ Χ Υ Ρ Η	Α Ν Α Σ Τ Ρ Ο Φ Η	Α Σ Θ Ε Ν Η Σ ΑΝΑΣΤΡΟΦΗ
	Γραμμική περιοχή	Ο ρ θ ό ς κ ο ρ ε σ μ ό ς	
g_m	$\frac{W}{L} \cdot \mu \cdot C'_{ox} \cdot V_{DS}$	$\frac{W}{L} \cdot \frac{\mu \cdot C'_{ox}}{1 + \delta} \cdot (V_{GS} - V_T) =$ $= \sqrt{2 \cdot \frac{W}{L} \cdot \frac{\mu \cdot C'_{ox}}{1 + \delta}} \cdot I_D =$ $= \frac{2 \cdot I_D}{V_{GS} - V_T}$	$\frac{I_D}{n \cdot \phi_T}$
g_{mb}	$b(V_{DS}) \cdot g_m$	$b(V_{DS} = V'_{DS}) \cdot g_m$	$\frac{n-1}{n} \cdot \frac{I_D}{\phi_T}$
g_d	$\frac{W}{L} \cdot \mu \cdot C'_{ox} \cdot [V_{GS} - V_T - (1 + \delta) \cdot V_{DS}]$	$\approx \frac{I_D}{V_A} \cdot \frac{1}{1 + (\sigma \tau \alpha \theta) \cdot (V_{GS} - V_T)}$	$\frac{e^{-V_{DS}/\phi_T}}{1 - e^{-V_{DS}/\phi_T}} \cdot \frac{I_D}{\phi_T}$

Πίνακας 3.2 Διαγωγιμότητες σε ισχυρή και ασθενή αναστροφή (τάσεις ως προς το υπόστρωμα)

Στο σημείο αυτό πρέπει να επεξηγήσουμε τον παράγοντα $b(V_{DS})$ που χρησιμοποιήσαμε στους παραπάνω ορισμούς. Θυμίζουμε επίσης, πριν

προχωρήσουμε, ότι η τάση V'_{DS} είναι η τάση υποδοχής ως προς την πηγή για την οποία έχουμε μετάβαση από τη γραμμική περιοχή στην περιοχή κορεσμού. Όσο για τον πολλαπλασιαστικό παράγοντα b έχουμε ότι:

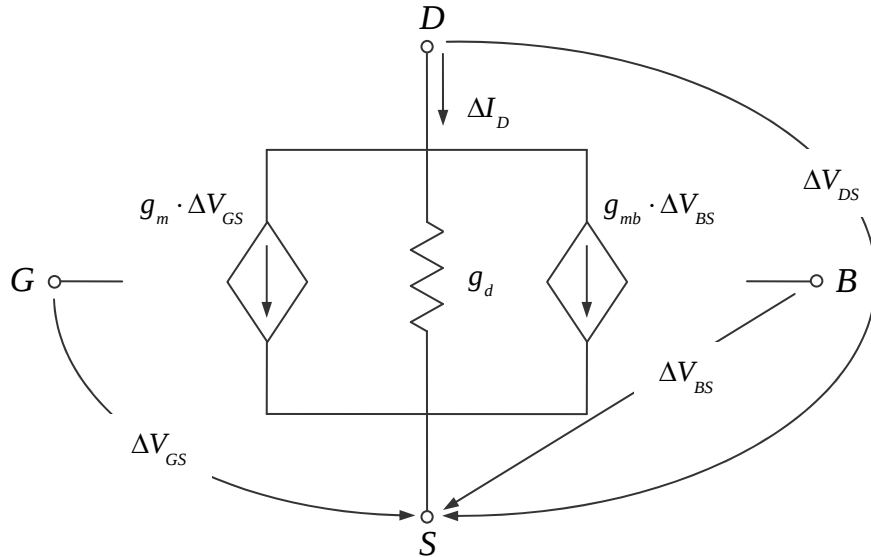
$b(V_{DS}, \dots) = \gamma \cdot \frac{\sqrt{V_{DS} + V_{SB} + \phi_B} - \sqrt{V_{SB} + \phi_B}}{V_{DS}}$	(3.3.32)
---	----------

Προφανώς για τον υπολογισμό της διαγωγιμότητας υποστρώματος g_{mb} αντικαθιστούμε στην (3.3.32) όπου V_{DS} τη σταθερή τιμή V'_{DS} .

Τέλος θυμίζουμε και την τάση Early V_A , η οποία χρησιμοποιείται στον ορισμό της αγωγιμότητας υποδοχής g_d . Παρατηρούμε όμως ότι έχουμε

συμπεριλάβει και έναν επιπλέον παράγοντα ίσο με: $\frac{1}{1 + (\sigma\theta) \cdot (V_{GS} - V_T)}$ έτσι ώστε να συμπεριλάβουμε και μια εξάρτηση του φαινομένου διαμόρφωσης καναλιού από την τάση V_{GS} .

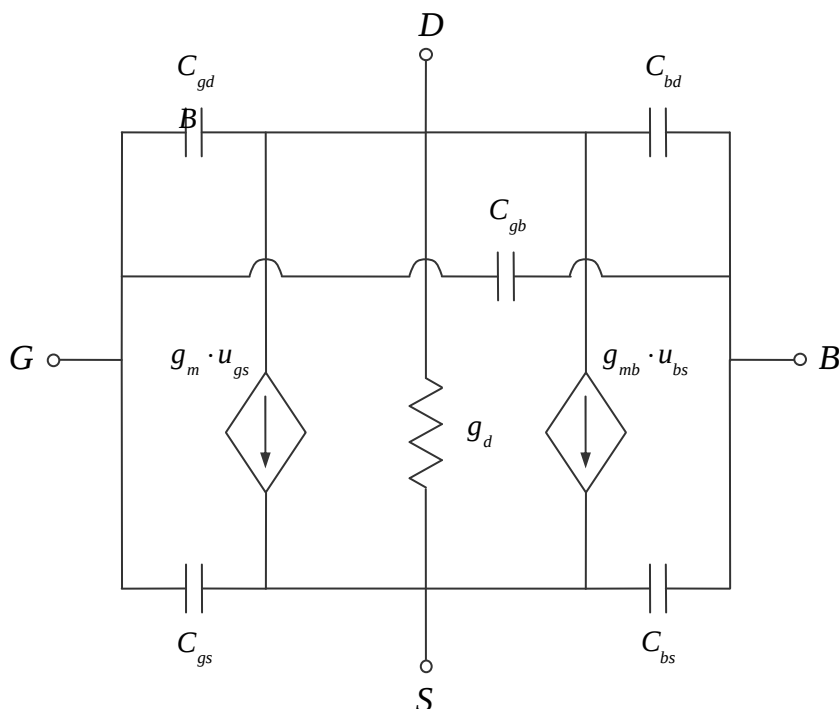
Από εδώ και στο εξής συνεχίζουμε την ανάλυση χρησιμοποιώντας αναφορά των τάσεων ως προς την πηγή. Ερμηνεύοντας τη σχέση (3.3.31) κυκλωματικά και σκεφτόμενοι ότι τα ρεύματα διαμέσου της πηγής και του σώματος είναι πρακτικά αμελητέα (δηλαδή έχουμε $\Delta I_G = 0$ και $\Delta I_B = 0$), καταλήγουμε στο παρακάτω ισοδύναμο κύκλωμα για το τρανζίστορ MOS για ασθενή σήματα και χαμηλές συχνότητες [15].



Σχήμα 2.3 Ισοδύναμο ασθενούς σήματος και χαμηλών συχνοτήτων του τρανζίστορ MOS.

3.3.4.2 Λειτουργία σε υψηλές συχνότητες

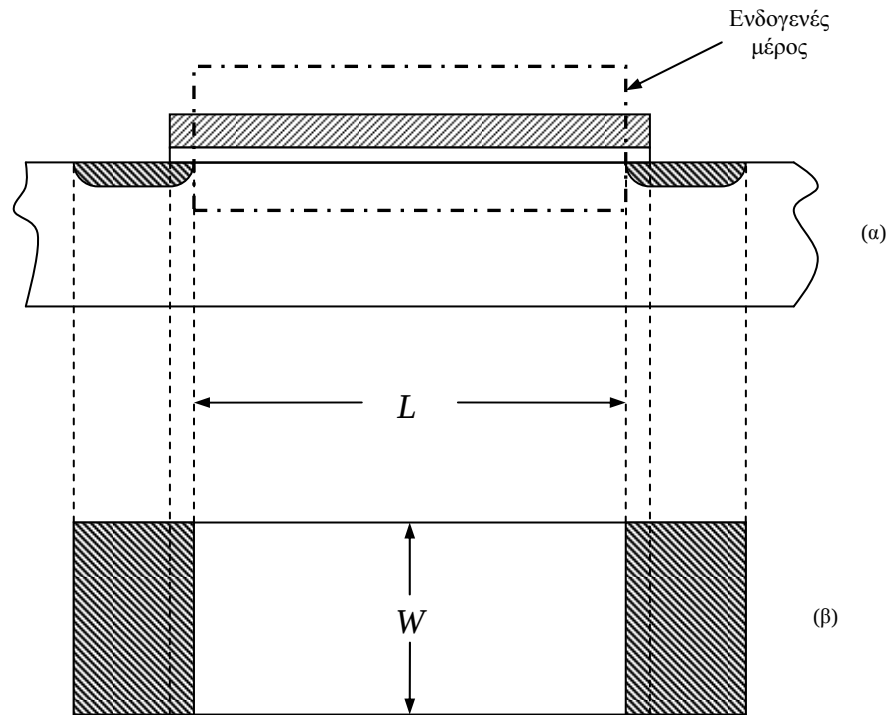
Για λειτουργία του τρανζίστορ στην περίπτωση που τα ασθενή σήματα τάσης στους ακροδέκτες του μεταβάλλονται γρήγορα σε συνάρτηση με το χρόνο, τα ρεύματα που διαρρέουν τους ακροδέκτες του μπορεί να είναι πολύ διαφορετικά από αυτά που προβλέπουν οι εξισώσεις που παρουσιάστηκαν στο υποκεφάλαιο 3.3.4.1. Αυτό οφείλεται στο γεγονός ότι επιπρόσθετα φαινόμενα (σε σχέση με ότι θεωρήσαμε προηγουμένως) λαμβάνουν χώρα, εξαιτίας της συγκέντρωσης φορτίων στις διάφορες περιοχές της συσκευής, με αποτέλεσμα να μην προλαβαίνει το σύστημα ποτέ να φτάσει την κατάσταση ισορροπίας. Όλα αυτά τα φαινόμενα μοντελοποιούνται εισάγοντας στο ισοδύναμο κύκλωμα του σχήματος 2.3 παρασιτικές χωρητικότητες ανάμεσα σε όλους τους κόμβους - ακροδέκτες. Έτσι προκύπτει το ισοδύναμο κύκλωμα του σχήματος 2.4. Στο σχήμα αυτό αντικαταστήσαμε τους όρους μεταβολών τάσης ΔV_{GS} και ΔV_{BS} του σχήματος 2.3 με τους όρους u_{gs} και u_{bs} αντίστοιχα οι οποίοι ως γνωστόν αντιπροσωπεύουν εναλλασσόμενα σήματα (υποθέτουμε κι εδώ ασθενείς μεταβολές)



Σχήμα 2.4 Ισοδύναμο ασθενούς σήματος, υψηλών συχνοτήτων του τρανζίστορ MOS.

Οι χωρητικότητες που εμφανίζονται έχουν ένα ενδογενή (intrinsic) και ένα εξωγενή (extrinsic) χαρακτήρα. Ο ενδογενής χαρακτήρας σχετίζεται με τη συσσώρευση φορτίου στις διάφορες περιοχές του τρανζίστορ θεωρώντας όμως τις περιοχές της πηγής και πύλης αδιάστατες. Με άλλα λόγια δε λαμβάνουμε υπόψη για το ενδογενές τμήμα τη γεωμετρία του τρανζίστορ αλλά μελετάμε τη μεταβολή των φορτίων στις διάφορες περιοχές σε συνάρτηση με τις μεταβολές των τάσεων στους ακροδέκτες (θυμίζουμε τον ορισμό μιας χωρητικότητας: $C = dQ/dU$, σύμφωνα με τον οποίο η χωρητικότητα ορίζεται ως η παράγωγος του φορτίου που συσσωρεύεται σε κάποια περιοχή ως προς τη διαφορά δυναμικού της περιοχής αυτής). Όσο αναφορά

τον εξωγενή χαρακτήρα των χωρητικότητων (ο οποίος υπερτίθεται στον ενδογενή για τον προσδιορισμό της συνολικής χωρητικότητας) αυτός οφείλεται στα γεωμετρικά χαρακτηριστικά του τρανζίστορ συμπεριλαμβάνοντας τις διαστάσεις των περιοχών υποδοχής και πηγής. Συμπεριλαμβάνει τη συνεισφορά των περιοχών που δεν περιορίζονται στην περιοχή ακριβώς κάτω από την πύλη (μαζί με το κανάλι). Διευκρινιστικά δίνουμε το σχήμα 2.5 στο οποίο γίνεται φανερό η συνεισφορά των διαφόρων περιοχών στη διαμόρφωση των συνολικών χωρητικότητων, σημειώνοντας ότι οι περιοχές που είναι εκτός του στικτού τετραγώνου, το οποίο υποδεικνύει το ενδογενές τμήμα των χωρητικότητων, συνεισφέρουν στο εξωγενές τμήμα.



Σχήμα 1.16 Ένα MOS τρανζίστορ: (α) σε τομή, (β) σε κάτοψη.

3.4 Φαινόμενα και σχετικές παράμετροι για το EKV3

Για να θεωρηθεί ένα μοντέλο των MOS τρανζίστορ ιδανικό θα πρέπει να είναι ικανό να χρησιμοποιηθεί από όλες τις δυνατές τεχνολογίες και για όλες τις γεωμετρίες. Για το λόγο αυτό θα πρέπει να λαμβάνει υπόψη όλα τα φαινόμενα τα οποία εμφανίζονται στις σύγχρονες CMOS τεχνολογίες. Τα φαινόμενα αυτά παρουσιάζονται στον Πίνακα 3.3. Αρκετά από αυτά θα αναλυθούν στο κεφάλαιο αυτό με βάση την κατηγορία στην οποία ανήκουν καθώς και οι παράμετροι του μοντέλου EKV3.0 οι οποίες είναι σχετικές με τα φαινόμενα αυτά [16] [17].

“Long-channel”	“Short-/Narrow channel”
Polydepletion (PD) effect	Reverse short-channel effect (RSCE)
Quantum mechanical (QM) effect	Inverse narrow width effect (INWE)
PD effect in accumulation in MOS varactors	Source/drain charge sharing
Continuous depletion/accumulation charge/transcapacitances	Drain induced barrier lowering (DIBL)
Vertical/lateral non-uniform doping	Weak inversion slope degradation
Vertical field dependent mobility based on effective field including Coulomb, phonon- and surface roughness scattering	Velocity saturation (variable order) channel length modulation
Output conductance degradation due to pocket/halo implants	Hot-carrier effects on short-channel thermal noise
NQS effects, consistent large- and small signal approach	2nd order scaling effects
Thermal noise, flicker noise	Matching
Induced gate- and substrate noise at NQS conditions.	Parasitic effects
	Bias-dependent series resistance
	Bias-dependent overlap & inner fringing charge/capacitance
	Gate tunnelling current
	Gate induced source/drain leakage
	Edge conduction effect

Πίνακας 3.3 Φαινόμενα τα οποία καλύπτονται από το μοντέλο EKV3.0

3.4.1 Φαινόμενα για μεγάλο και πλατύ μήκος καναλιού (long-wide) τρανζίστορ

I. Κβαντικό Φαινόμενο (Quantum Effect)

Καθώς μειώνεται ολοένα και περισσότερο το πάχος οξειδίου της πύλης, τα κβαντικά φαινόμενα τα οποία εμφανίζονται στην πύλη παίζουν σημαντικό ρόλο στη λειτουργία του τρανζίστορ. Το μικρό πάχος της πύλης οδηγεί σε ένα πιο έντονο ηλεκτρικό πεδίο στο κανάλι. Τα κβαντικά φαινόμενα προκαλούν τη δημιουργία μιας μικρότερης τιμής για την χωρητικότητα οξειδίου, στην συσσώρευση και στην αντιστροφή. Επίσης τα φαινόμενα αυτά επηρεάζουν το δυναμικό επιφάνειας και την τάση Pinch-off. Οι σχετικές παράμετροι με αυτό το φαινόμενο Παρουσιάζονται στον παρακάτω Πίνακα 3.4:

Parameter Name	Default Value	Short Description
AQMA	0.5	Quantum Effect Coefficient for Accumulation Region
AQMI	0.4	Quantum Effect Coefficient for Inversion Region
ETAQM	0.75	Quantum Effect Factor

Πίνακας 3.4 Παράμετροι σχετικές με το κβαντικό φαινόμενο

II. Φαινόμενο κινητικότητας στο κάθετο πεδίο (vertical field mobility)

Καθώς το φορτίο αντιστροφής δεν είναι ομογενές στο κανάλι υπάρχει εξάρτηση της κινητικότητας από το φαινόμενο κάθετου πεδίου. Η κινητικότητα επηρεάζεται από την ένταση του κάθετου πεδίου. Το φαινόμενο αυτό βασίζεται στις κατηγορίες φαινομένων surface, phonon και coulomb scattering.

a) Σκέδαση επιφάνειας (Surface scattering)

Ισχύει ότι η μέγιστη ένταση του πεδίου δεν καθορίζει την κινητικότητα αλλά μια μικρότερη τιμή εξαιτίας της ύπαρξης του φαινομένου σκέδασης επιφάνειας. Οι σχετικές παράμετροι με αυτό το φαινόμενο Παρουσιάζονται στον παρακάτω Πίνακα 3.5:

Parameter Name	Default Value	Short Description
KP	500.0E-06	Mobility multiplied by COX
E0	1.0E+10	First Order Coefficient for Mobility Reduction due to Vertical Field
E1	3.1E+08	Second Order Coefficient for Mobility Reduction due to Vertical Field
ETA	0.5	Mobility Reduction due to Vertical Field Factor

Πίνακας 3.5 Παράμετροι σχετικές με το φαινόμενο Σκέδασης επιφάνειας

b) Σκέδαση Coulomb

Ένας άλλος παράγοντας ο οποίος επηρεάζει την κινητικότητα των ηλεκτρονίων είναι το φαινόμενο σκέδαση coulomb. Το φαινόμενο αυτό εμφανίζεται κυρίως σε χαμηλές θερμοκρασίες και υψηλή πυκνότητα νόθευσης του υποστρώματος. Οι σχετικές παράμετροι με αυτό το φαινόμενο Παρουσιάζονται στον παρακάτω Πίνακα 3.6:

Parameter Name	Default Value	Short Description
ZC	1.0E-6	Coulomb Scattering coefficient
THC	0.0	Coulomb Scattering coefficient

Πίνακας 3.6 Παράμετροι σχετικές με το φαινόμενο σκέδασης Coulomb

III. Εξάντλησης πύλης (Gate depletion)

Στις σύγχρονες CMOS τεχνολογίες το υλικό που χρησιμοποιείται περισσότερο για τη διαμόρφωση της πύλης είναι το πολυκρυσταλικό πυρίτιο με μεγάλη νόθευση, έτσι ώστε να συμπεριφέρεται σαν μέταλλο. Ωστόσο δεν είναι δυνατό να νοθευτεί το πολυπυρίτιο στην πύλη με αυθαίρετο τρόπο. Στην νόθευση αυτή οφείλεται και το φαινόμενο εξάντλησης πύλης. Οι σχετικές παράμετροι με αυτό το φαινόμενο Παρουσιάζονται στον παρακάτω Πίνακα 3.7:

Parameter Name	Default Value	Short Description
GAMMAG	4.1	Body Effect Coefficient for Gate

Πίνακας 3.7 Παράμετροι σχετικές με το φαινόμενο Gate depletion

IV. Μετακίνηση της τάσης κατωφλίου λόγω τάσης στον ακροδέκτη (Drain induced threshold swift)

Σε τρανζίστορ μικρού μήκους καναλιού παρατηρείται ένα είδος κατάρρευσης γνωστό ως punchthrough. Το φαινόμενο αυτό βασίζεται στη σύνδεση της πηγής με την υποδοχή όχι μέσω του καναλιού αλλά μέσω της επέκτασής τους, η οποία σχετίζεται με την αύξηση της τάσης V_{SB} και ιδιαιτέρως της V_{DB} . Για να αντιμετωπιστεί το punchthrough εμφυτεύματα ιόντων χρησιμοποιούνται για να αυξήσουν επιλεκτικά τη νόθευση στο υπόστρωμα στις άκρες του καναλιού ελαφρώς περισσότερο από ότι είναι στην πηγή και στην υποδοχή. Αυτές οι περιοχές εκκένωσης ονομάζονται «rocket implants» και έχουν σαν αποτέλεσμα το κανάλι να είναι μη ομογενές και σε μία αύξηση της τάσης κατωφλίου V_{TH} . Οι σχετικές παράμετροι με αυτό το φαινόμενο Παρουσιάζονται στον παρακάτω Πίνακα 3.8:

Parameter Name	Default Value	Short Description
FPROUT	1.0E6	Output resistance for DITS effect
PDITS	0.0	DITS parameter
PDITSL	0.0	DITS dependence on length
PDITSD	1.0	DITS dependence on drain bias
DDITS	0.3	Smooth factor of DITS effect

Πίνακας 3.8 Παράμετροι σχετικές με το φαινόμενο Drain induced threshold swift

3.4.2 Φαινόμενα μικρού μήκους καναλιού

Μέχρι τώρα έχουμε μελετήσει τα φαινόμενα για τρανζίστορ με μεγάλες διαστάσεις. Ωστόσο τα τρανζίστορ με μικρό μήκος καναλιού είναι τα πιο σημαντικά στο σχεδιασμό αναλογικών και ψηφιακών κυκλωμάτων. Παρακάτω παρουσιάζονται τα κυριότερα φαινόμενα για τα τρανζίστορ μικρού μήκους καναλιού.

I. Φαινόμενο Κορεσμός ταχύτητας (Velocity saturation)

Το φαινόμενο κορεσμού ταχύτητας είναι το κυριότερο φαινόμενο το οποίο περιορίζει την κινητικότητα και επομένως και το διαθέσιμο ρεύμα στο drain, το φαινόμενο αυτό είναι κυρίως αισθητό σε ισχυρή αναστροφή υπό συνθήκες κορεσμού. Η κινητικότητα των φορέων του καναλιού σχετίζεται με την σχέση :

$\mu = v_d / E_{II}$	(3.3.32)
----------------------	----------

Όπου $E_{II} = \partial \Psi_s / \partial x$ είναι το πεδίο το οποίο δημιουργείται κατά μήκος του καναλιού. Το γραμμικό φορτίο αναστροφής ως προς το επιφανειακό δυναμικό δίνεται από $\partial \Psi_s \cong \partial Q'_i / n_q$. Οι σχετικές παράμετροι με αυτό το φαινόμενο Παρουσιάζονται στον παρακάτω Πίνακα 3.9:

Parameter Name	Default Value	Short Description
UCRIT	5.0E+06	Critical Velocity of Electrons
DELTA	2.0	Order of velocity saturation model (variable order model 1 ~ 2)

Πίνακας 3.9 Παράμετροι σχετικές με το φαινόμενο velocity saturation

II. Φαινόμενο Διαμόρφωσης μήκους καναλιού (channel length modulation)

Ισχύει ότι το κανάλι μπορεί χωριστεί σε μέρη, ένα με κορεσμό ταχύτητας και ένα με γραμμικό. Έτσι εκτός από την τάση στα άκρα του γραμμικού μέρους, πρέπει να υπολογιστεί και το μήκος του, αυτή η διαδικασία ονομάζεται διαμόρφωση καναλιού και οι σχετικές παράμετροι είναι στο πίνακα 3.10:

Parameter Name Default Value Short Description

LAMBDA	0.5	Early effect factor
ACLM	0.83	Channel Length Modulation Factor

Πίνακας 3.10 *Παράμετροι σχετικές με το φαινόμενο διαμόρφωσης καναλιού*

III. Ανάστροφο φαινόμενο για κοντό κανάλι (reverse short channel)

Η μη ομογενής νόθευση του καναλιού κατά μήκος του γίνεται περισσότερο αισθητή στις συσκευές με μικρό μήκος, καθώς τα εμφυτεύματα νόθευσης καλύπτουν μεγαλύτερο μέρος του καναλιού. Αυτό επιδρά στην τάση κατωφλίου στην τάση Fermi και στον συντελεστή του φαινομένου σώματος. Το φαινόμενο αυτό ονομάζεται reverse short channel και οι σχετικές παράμετροι παρουσιάζονται στον παρακάτω πίνακα 3.11:

Parameter Name Default Value Short Description

LR	50.0E-9	Length Factor for RSCE
QLR	0.5E-3	Threshold Voltage Factor of RSCE
NLR	10.0E-3	Body Effect Coefficient Factor of RSCE
FLR	0.0	Bulk Fermi Potential of RSCE

Πίνακας 3.11 *Παράμετροι σχετικές με το φαινόμενο reverse short channel*

IV. Φαινόμενο συνδιαμόρφωσης φορτίου (charge sharing)

Ένα φαινόμενο το οποίο εμφανίζεται σε short και narrow συσκευές είναι το charge sharing. Το φορτίο στο κανάλι για μια συσκευή με μεγάλο μήκος επηρεάζεται κυρίως από την πύλη και το υπόστρωμα. Ωστόσο στα άκρα του καναλιού επηρεάζεται επίσης από τα source και drain. Αυτό είναι σημαντικό για συσκευές με μικρό μήκος καναλιού, καθώς οι περιοχές οι οποίες επηρεάζονται από τα source και drain αποτελούν ένα μεγάλο ποσοστό του καναλιού. Ισοδύναμα αυτό συμβαίνει και για το πλάτος της συσκευής. Αυτό έχει σαν αποτέλεσμα μία μείωση του body effect γ και σε μία αύξηση των V_{SB} και V_{DB} . Οι σχετικές παράμετροι με το φαινόμενο charge sharing παρουσιάζονται στον παρακάτω πίνακα 3.12:

Parameter Name Default Value Short Description

LETA	500.0E-3	Short Channel Charge Sharing Coefficient
LETA0	0.0	Long Channel Charge Sharing Coefficient
LETA2	0.0	Short Channel Scaling Coefficient
WETA	200.0E-3	Narrow Channel Charge Sharing Coefficient
NCS	1.0	Slope Factor Dependence from Charge Sharing

Πίνακας 3.11 *Παράμετροι σχετικές με το φαινόμενο reverse charge sharing*

V. Φαινόμενο πτώσης φράγματος λόγω της τάσης στο drain (drain induced barrier lowering (DIBL) effect)

Εκτός από το συντελεστή σώματος (body effect) η τάση στα άκρα του καναλιού επηρεάζει και την επιφανειακή τάση σε όλο το μήκος του καναλιού. Καθώς συνήθως η τάση στο drain είναι υψηλότερη από την τάση στο source, το φαινόμενο ονομάζεται drain induced barrier lowering ή φαινόμενο DIBL. Το φαινόμενο αυτό έχει σαν αποτέλεσμα μείωση της τάσης Pinch-off V_P ενώ η τάση στο drain αυξάνεται. Οι σχετικές παράμετροι με αυτό το φαινόμενο Παρουσιάζονται στον παρακάτω Πίνακα 3.12:

Parameter Name	Default Value	Short Description
ETAD	1.0	Primary DIBL Coefficient
SIGMAD	1.0	Secondary DIBL Coefficient

Πίνακας 3.12 Παράμετροι σχετικές με το φαινόμενο drain induced barrier lowering

VI. Χωρητικότητες επικάλυψης (Overlap Capacitances)

Το οξείδιο κάτω από την πύλη δημιουργεί την χωρητικότητα ανάμεσα στο υπόστρωμα και την πύλη και μέσω αυτής της χωρητικότητας δημιουργείται το κανάλι. Ωστόσο το οξείδιο αυτό είναι συνήθως μεγαλύτερο από την απόσταση από το source και το drain και για αυτό τα άκρα του είναι ανάμεσα στην πύλη το την πηγή και την υποδοχή. Σε αυτές τις περιοχές δημιουργούνται χωρητικότητες επικάλυψης, οι οποίες σε συσκευές με μικρό μήκος δε μπορούν να θεωρηθούν αμελητέες. Οι σχετικές παράμετροι για τις χωρητικότητες επικάλυψης παρουσιάζονται στον πίνακα 3.13

Parameter Name	Default Value	Short Description
GAMMAOV	1.6	Body effect coefficient of the overlap area
GAMMAGOV	10.0	Body effect coefficient of the gate of the overlap area
VFBOV	0.0	Flat-band voltage of the overlap area
LOV	20.0E-9	Length of the overlap area
VOV	1.0	
CGSO	0.0	Bias-independent gate to source overlap capacitance
CGDO	0.0	Bias-independent gate to drain overlap capacitance
CGBO	0.0	Bias-independent gate to bulk overlap capacitance

Πίνακας 3.13 Παράμετροι σχετικές με overlap capacitances

VII. Χωρητικότητες θυσάνωσης (Fringing Capacitances)

Εκτός από τις χωρητικότητες επικάλυψης υπάρχει και άλλη μια παρασιτική σύνδεση ανάμεσα στην πύλη την πηγή και την υποδοχή, η οποία ονομάζεται χωρητικότητα θυσάνωσης. Πρόκειται για την εσωτερική χωρητικότητα, η οποία οφείλεται στο ηλεκτρικό πεδίο ανάμεσα στην πύλη την πηγή και την υποδοχή. Η τιμή της εσωτερικής χωρητικότητας θυσάνωσης βασίζεται στη συγκέντρωση φορτίου στο κανάλι. Επιπλέον υπάρχει και η εξωτερική χωρητικότητα θυσάνωσης η οποία δημιουργείται ανάμεσα ,στην πύλη και την πηγή, την υποδοχή και την πάνω πλευρά

του υποστρώματος. Αυτό το είδος χωρητικότητας θυσάνωσης οφείλεται στα υλικά και όχι στις τάσεις που υπάρχουν στα τερματικά. Οι σχετικές παράμετροι για τις χωρητικότητες θυσάνωσης παρουσιάζονται στον πίνακα 3.14

Parameter Name	Default Value	Short Description
KJF	0.0	Fringing capacitance factor
CJF	0.0	Fringing capacitance bias factor
VFR	0.0	Built-in correction for fringing capacitance
DFR	1.0E-3	Smooth factor of fringing capacitance model

Πίνακας 3.13 Παράμετροι σχετικές *fringing capacitances*

VIII. Εν σειρά αντίσταση (Serial resistance)

Παρά το γεγονός ότι για τις μεγάλου μήκους συσκευές η αντίσταση στα source και drain μπορεί να θεωρηθεί ως αμελητέα, στις συσκευές μικρού μήκους καναλιού η αντίσταση που δημιουργείται στο εσωτερικό των source και drain περιοχών είναι σημαντική. Η αντίσταση αυτή δημιουργείται εξαιτίας της σύνδεσης μετάλλου στα τερματικά source και drain. Η εν σειρά αντίσταση έχει σαν αποτέλεσμα τη μείωση της τάσης ανάμεσα στα source και drain. Οι παράμετροι που αφορούν την εν σειρά αντίσταση παρουσιάζονται στον πίνακα 3.14:

Parameter Name	Default Value	Short Description
HDIF	0.0e-6	Half length of active area
RSH	0.0	Square resistance of active area
LDIF	0.0	Distance between the middle of the active area and the start of the channel
RS	0.0	LDD Source series resistance
RD	0.0	LDD Drain series resistance

Πίνακας 3.14 Παράμετροι σχετικές *serial resistance*

3.4.3 Φαινόμενα για στενό κανάλι (Narrow channel effects)

I. Αντίστροφο φαινόμενο στενού καναλιού (Inverse channel effect)

Στις πραγματικές συσκευές χρησιμοποιούνται κάποιες μέθοδοι για να επιτευχθεί ηλεκτρική μόνωση. Σε αυτές τις μεθόδους μειώνεται το πάχος οξειδίου και γίνεται ίσο με το πάχος του καναλιού. Υπάρχουν δύο διαφορετικές μέθοδοι:

- LOCOS μόνωση (local oxidation of silicon), η οποία έχει σαν αποτέλεσμα τη βαθμιαία μετάβαση από το παχύ οξείδιο στο λεπτό οξείδιο και την αύξηση της τάσης κατωφλίου
- Shallow-trench μόνωση (STI) και έχει σαν αποτέλεσμα την μείωση της τάσης κατωφλίου ιδιαίτερα σε συσκευές με στενό κανάλι.

Το φαινόμενο αυτό είναι ισοδύναμο με το ανάστροφο φαινόμενο για short-channel.

II. Φαινόμενο πλευρικής αγωγής(Edge conductance)

Στις συσκευές με στενό πλάτος καναλιού εμφανίζεται το φαινόμενο συνδιαμόρφωσης φορτίου (charge sharing) και επίσης εμφανίζεται το φαινόμενο edge-conductance. Το κανάλι δεν μπορεί να προσδιοριστεί ως ομογενές, κάτι το οποίο σημαίνει τα άκρα του καναλιού έχουν μικρότερη τάση κατωφλίου απ' ό,τι το κύριο μέρος του μοντέλου. Σε ασθενή αναστροφή τα άκρα αυτά συνδέονται και επομένως το ρεύμα τους κυριαρχεί. Το φαινόμενο αυτό ονομάζεται φαινόμενο πλευρικής αγωγής και οι σχετικές παράμετροι για το φαινόμενο αυτό παρουσιάζονται στον πίνακα 3.15 .

Parameter Name	Default Value	Short Description
WEDGE	0.0	Width of edge conduction area
DGAMMAEDGE	0.0	Difference of body effect coefficient of edge conduction area with respect to the main part of the channel
DPHIEDGE	0.0	Difference of fermi potential of edge conduction area with respect to the main part of the channel

Πίνακας 3.15 Παράμετροι σχετικές με το φαινόμενο edge conductance

3.4.4 Φαινόμενα σχετικά με τη θερμοκρασία

Τα χαρακτηριστικά των MOS τρανζίστορ εξαρτώνται σε μεγάλο βαθμό από τη θερμοκρασία. Η τάση Fermi εξαρτάται γραμμικά από τη θερμοκρασία και αυτό επηρεάζει την τάση V_{FB} και επομένως την τάση κατωφλίου. Ιδιαίτερα με την αύξηση της θερμοκρασίας η τάση κατωφλίου μειώνεται και σαν αποτέλεσμα υπάρχει μια αύξηση του ρεύματος για μικρές τάσεις πύλης. Λεπτομερέστερα η αύξηση της θερμοκρασίας, οδηγεί σε μείωση της κινητικότητας των φορέων του καναλιού. Οι παράμετροι οι οποίες σχετίζονται με τη θερμοκρασία παρουσιάζονται στον παρακάτω πίνακα 3.16:

Parameter Name	Default Value	Short Description
TNOM	27.0	Nominal Temperature (in Celsius degrees)
TETA	-0.9E-3	Temperature dependence of ETA
TLAMBDA	0.0	Temperature dependence of LAMBDA
TCV	600.0E-6	Temperature dependence of VTO (threshold voltage)
BEX	-1.5	Temperature dependence of KP (mobility)
UCEX	1.5	Temperature dependence of UCRIT
TE0EX	0.5	Temperature dependence of E0
TE1EX	0.5	Temperature dependence of E1
IBBT	800.0E-6	Temperature dependence of IBB
TR	0.0	First order temperature coefficient of resistors
TR2	0.0	Second order temperature coefficient of resistors

Πίνακας 3.16 Παράμετροι σχετικές με τη θερμοκρασία

3.4.5 Διάφορα άλλα παρασιτικά φαινόμενα

I. Φαινόμενο απομόνωσης ρηχής τάφρου πίεσης δομής (Shallow trench isolation stress (STI) effects)

Σύμφωνα με αυτά που έχουμε περιγράψει μέχρι τώρα παρατηρήσαμε ότι το κανάλι δε συμπεριφέρεται το ίδιο στα άκρα του. Όταν χρησιμοποιήσουμε την τεχνική shallow trench για μόνωση σε ένα τρανζίστορ με μικρό πλάτος καναλιού τότε αυτό συμπεριφέρεται διαφορετικά απ' ότι ένα τρανζίστορ με παχύ πλάτος καναλιού. Πιο αναλυτικά η τεχνική STI επηρεάζει τις ηλεκτρικές ιδιότητες του υποστρώματος. Η τεχνική αυτή έχει επίδραση στην κινητικότητα των φορέων και σαν αποτέλεσμα στο φαινόμενο DIBL, στο φαινόμενο velocity saturation αλλά και σε άλλα φαινόμενα μικρού μήκους καναλιού. Η αλλαγή της νόθευσης στα άκρα του καναλιού επηρεάζει την τάση κατωφλίου και το body effect. Οι σχετικές παράμετροι με το φαινόμενο STI παρουσιάζονται στον πίνακα 3.17

Parameter Name	Default Value	Short Description
SA, SB	0, 0	Distance from STI
WLOD	0.0	Width of common area between device and STI
KKP	0.0	Mobility dependence on STI
LKKP	0.0	Length scaling of mobility dependence on STI
WKKP	0.0	Width scaling of mobility dependence on STI
PKKP	0.0	Area scaling (fine tuning for short and narrow channel devices) of mobility dependence on STI
TKKP	0.0	Temperature scaling of mobility dependence on STI
LLODKKP	1.0	Exponent of length scaling of mobility dependence on STI
WLODKKP	1.0	Exponent of width scaling of mobility dependence on STI
KVTO	0.0	Threshold voltage dependence on STI
LKVTO	0.0	Length scaling of threshold voltage dependence on STI
WKVTO	0.0	Width scaling of threshold voltage dependence on STI
PKVTO	0.0	Area scaling (fine tuning for short and narrow channel devices) of threshold voltage dependence on STI
LLODKVTO	1.0	Exponent of length scaling of threshold voltage dependence on STI
WLODKVTO	1.0	Exponent of width scaling of threshold voltage dependence on STI

Πίνακας 3.17 Παράμετροι σχετικές με το φαινόμενο STI

II. Ρεύμα ιονισμού πρόσπτωσης (Impact ionization current)

Καθώς οι φορείς επιταχύνουν εξαιτίας της διαφοράς δυναμικού ανάμεσα στην πηγή και την υποδοχή, μεγιστοποιούν την ταχύτητα τους. Κοντά στο drain οι φορείς αυτοί, οι οποίοι κινούνται γρήγορα επιδρούν στα άτομα του πυριτίου και μπορούν να τα ιονίσουν, δημιουργώντας έτσι ελεύθερους φορείς ρεύματος. Αυτό ονομάζεται ιονισμός πρόσπτωσης και αυτοί οι ελεύθεροι φορείς εξαιτίας της τάσης V_{DB} , ίσως να δημιουργήσουν ρεύμα από την υποδοχή στο υπόστρωμα (I_{DB}). Το ρεύμα αυτό ονομάζεται ρεύμα ιονισμού πρόσπτωσης και οι παράμετροι οι οποίες σχετίζονται με το ρεύμα παρουσιάζονται στον πίνακα 3.18:

Parameter Name	Default Value	Short Description
IBA	000.0E+06	Impact Ionization Current first parameter
IBB	300.0E+06	Impact Ionization Current second parameter
IBN	1.0	Impact Ionization Current coefficient

Πίνακας 3.18 Παράμετροι σχετικές με το ρεύμα impact ionization

III. Ρεύμα πύλης (gate tunneling/overlap current)

Το οξειδίο της πύλης στα MOSFET εξαιτίας του ότι εμφανίζει ένα όριο δυνητικής ενέργειας το οποίο εμποδίζει τη μεταφορά από την επιφάνεια του πυριτίου προς την πύλη. Ωστόσο στις σύγχρονες τεχνολογίες MOSFET, όπου το πάχος οξειδίου είναι πολύ μικρό, το οξειδίο γίνεται αρκετά αγώγιμο και έτσι το ρεύμα της πύλης δε μπορεί να θεωρηθεί αμελητέο. Το ρεύμα αυτό αναφέρεται στο φαινόμενο tunneling-effect και αποτελεί διαφορετικό ρεύμα από το ρεύμα overlap το οποίο ρέει μέσω του οξειδίου στην περιοχή ανάμεσα στην πύλη, στην πηγή και στην υποδοχή στις άκρες του καναλιού. Οι σχετικές παράμετροι με τα ρεύματα πύλης παρουσιάζονται στον παρακάτω πίνακα 3.19:

Parameter Name	Default Value	Short Description
XB	3.1	Silicon to Silicon oxide tunneling barrier height
EB	29.0E+09	Characteristic electrical field
KG	00.0E-6	Mobility for Gate Current
LOVIG	20.0E-9	Overlap Length for Gate current

Πίνακας 3.19 Παράμετροι σχετικές με τα ρεύματα πύλης

3.4.6 Θόρυβος

Ο θόρυβος παίζει σημαντικό ρόλο στη λειτουργία και στη συμπεριφορά των κυκλωμάτων. Η σωστή πρόβλεψη της τιμής του θορύβου και τις σχέσης του με τα διάφορα φαινόμενα είναι μια πολύπλοκη διαδικασία.

Οι κυριότερες κατηγορίες θορύβου που εμφανίζονται στα MOS τρανζίστορ είναι:

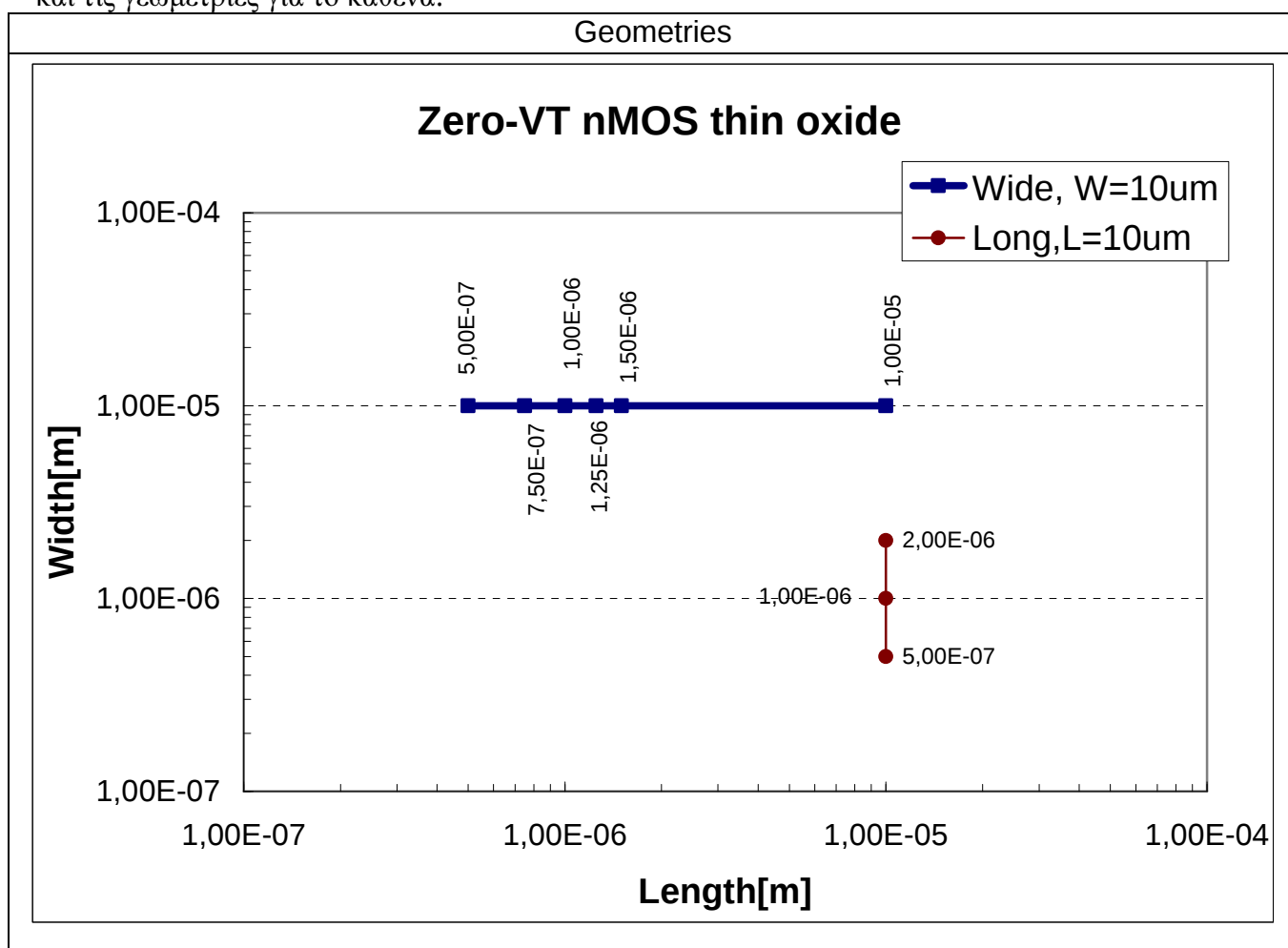
- Θερμικός θόρυβος
- Μη-στατικός θόρυβος
- Θόρυβος πύλης και υποστρώματος σε non-quasistatic συνθήκες
- Θόρυβος χαμηλών συχνοτήτων
- Θόρυβος βολής (shot noise)

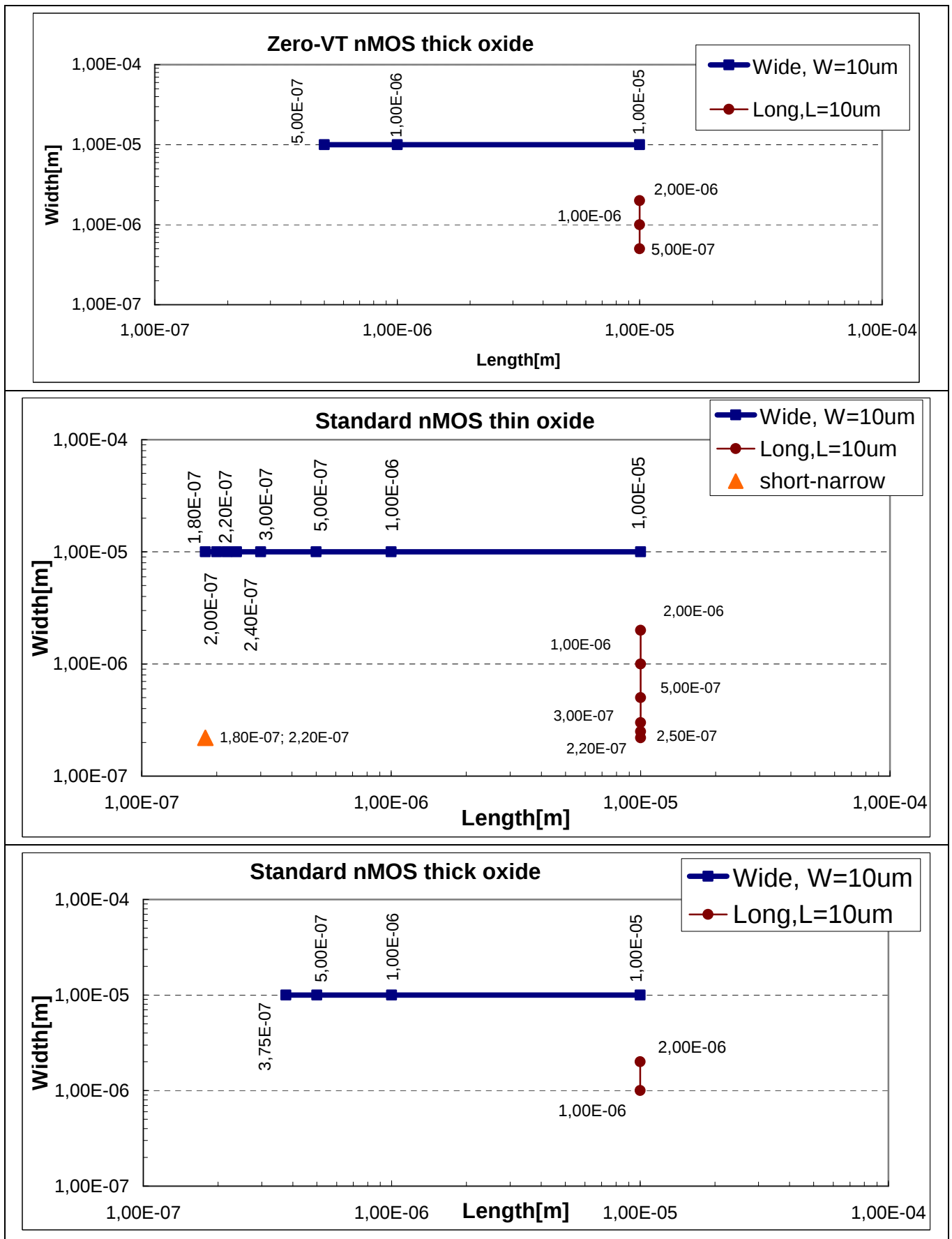
ΚΕΦΑΛΑΙΟ 4^ο

4 Εξαγωγή παραμέτρων για το μοντέλο EKV 3.0

4.1 Τα τρανζίστορ για τα οποία έγινε η εξαγωγή παραμέτρων

Κατά τη διάρκεια της υλοποίησης της παρούσας εργασίας απαιτήθηκε η προσομοίωση κάποιων τρανζίστορ MOSFET. Επομένως ήταν απαραίτητη η εξαγωγή των τιμών κάποιων παραμέτρων ώστε να περιγραφούν τα φυσικά φαινόμενα που λαμβάνουν χώρα στα τρανζίστορ αυτά. Το μοντέλο που χρησιμοποιήθηκε για την προσομοίωση είναι το EKV301.02 . Οι μετρήσεις οι οποίες είχαμε για τα συγκεκριμένα τρανζίστορ είναι **σε τεχνολογία CMOS 180nm** και χωρίζονται σε δύο κατηγορίες, οι οποίες είναι οι εξής : **Zero VT nMOS τρανζίστορ** και **STANDARD nMOS & pMOS τρανζίστορ**. Και για τις δύο ομάδες είχαμε μικρό και μεγάλο πάχος οξειδίου και τρεις διαφορετικές θερμοκρασίες λειτουργίας (25°C, 85°C, 125°C). Η πρώτη ομάδα τρανζίστορ αναφέρεται στα zero-threshold-voltage MOSFET τρανζίστορ και η δεύτερη στα συμβατικά (standard) τρανζίστορ. Ο παρακάτω πίνακας 4.1 παρουσιάζει τα τρανζίστορ που χρησιμοποιήθηκαν και τις γεωμετρίες για το καθένα:





Πίνακας 4.1 Τα τρανζίστορ που χρησιμοποιήθηκαν κατά τη διάρκεια της άσκησης

4.2 Μεθοδολογία εξαγωγής των παραμέτρων

Όπως περιγράψαμε παραπάνω τα φυσικά φαινόμενα που λαμβάνουν χώρα στο MOSFET περιγράφονται με τη χρήση παραμέτρων, οι οποίες σχετίζονται με τα φυσικά εσωτερικά μεγέθη του στοιχείου και τα οποία με τη σειρά τους σχετίζονται με τη διαδικασία κατασκευής του στοιχείου και τα υλικά της τεχνολογίας. Οι παράμετροι χωρίζονται σε δύο κατηγορίες. Στη μία ανήκουν οι παράμετροι του στοιχείου (instance), οι οποίες αναφέρονται σε κάθε ένα τρανζίστορ χωριστά, περιγράφοντας το μέσω των διαστάσεων του. Οι χαρακτηριστικότερες παράμετροι ενός τρανζίστορ είναι το μήκος και το πλάτος της πύλης του. Ενώ στη δεύτερη ομάδα ανήκουν οι παράμετροι οι οποίες ονομάζονται παράμετροι μοντέλου (model parameters). Αυτές οι παράμετροι χαρακτηρίζουν μια συγκεκριμένη τεχνολογία και συνεπώς όλα τα τρανζίστορ αυτής της τεχνολογίας, ασχέτως των ειδικών διαστάσεων τους. Οι παράμετροι αυτές δεν ορίζονται από τον χρήστη, αλλά εξάγονται βάσει μετρήσεων, τόσο στατικών όσο και σε χαμηλές και υψηλές συχνότητες, και σε ένα ευρύ πλήθος διατάξεων, διαφόρων διαστάσεων, μιας τεχνολογίας. Οι παράμετροι αυτής της κατηγορίας σχετίζονται εν γένει, με τα υλικά της τεχνολογίας καθώς και την διαδικασία κατασκευής των ολοκληρωμένων δομών. Χαρακτηριστικό παράδειγμα παραμέτρων μοντέλου αποτελεί η κινητικότητα των φορέων ρεύματος του ημιαγωγού σε χαμηλό πεδίο.

Η διαδικασία εξαγωγής των παραμέτρων για κάποια συγκεκριμένη τεχνολογία, δεν μπορεί να θεωρηθεί απλά σαν ένα μονοκόμματο μαθηματικό πρόβλημα ελαχιστοποίησης ενός σφάλματος, δηλαδή της απόκρισης του μοντέλου σε σχέση με τις μετρήσεις. Ωστόσο το μοντέλο EKV3, έχει τις λιγότερες παραμέτρους προς εξαγωγή, σε σύγκριση με άλλα μοντέλα. Πολλά από τα φαινόμενα τα οποία επηρεάζουν τη βέλτιστη τιμή των παραμέτρων κάνουν τη διαδικασία εξαγωγής μια δύσκολη εργασία όταν τα βήματα τα οποία πρέπει να ακολουθηθούν δεν έχουν προκαθοριστεί. Έτσι για τις απαιτήσεις της διαδικασίας εξαγωγής παραμέτρων είναι απαραίτητο να δομηθεί μια διαδικασία εξαγωγής των τιμών των παραμέτρων ενός μοντέλου η οποία να είναι εύχρηστη και κατά το δυνατόν μικρής πολυπλοκότητας. Μια τέτοια μεθοδολογία πρέπει να εκμεταλλευτεί την ιδιαίτερη φυσική θέση της κάθε παραμέτρου μέσα σε ένα μοντέλο και να ανιχνεύσει την πτυχή της απόκρισης του μοντέλου που η κάθε παράμετρος επηρεάζει περισσότερο. **Συγκρίνοντας** αυτήν τη συγκεκριμένη απόκριση του μοντέλου με τις αντίστοιχες μετρήσεις, είναι λογικό να εξάγεται κατά τον καλύτερο τρόπο η τιμή μιας συγκεκριμένης παραμέτρου.

Από την άλλη πολλά φαινόμενα επηρεάζουν ταυτόχρονα την ίδια πτυχή της συμπεριφοράς ενός στοιχείου. Σε αυτές τις περιπτώσεις πρέπει να γίνεται προσπάθεια ανεύρεσης ειδικών συνθηκών που επικρατεί το ένα φαινόμενο στο άλλο, και αφού εξαχθούν, υπό αυτές τις συνθήκες, οι παράμετροι που σχετίζονται με το μεν, να συνεχίσει η διαδικασία με την εξαγωγή των υπολοίπων παραμέτρων.

Ο όρος μεθοδολογία εξαγωγής παραμέτρων αναφέρεται σε μία ημιαυτοματοποιημένη διαδικασία ιεραρχικά δομημένων συγκρίσεων που οδηγούν στην εξαγωγή ιδανικών τιμών των παραμέτρων ενός μοντέλου με βάση μετρήσεις κάποιας συγκεκριμένης τεχνολογίας. Αυτή η διαδικασία πρέπει να ακολουθηθεί ξεχωριστά για τα nMOS τρανζίστορ και για τα pMOS τρανζίστορ καθώς είναι κατασκευασμένα από διαφορετικά υλικά και διαφορετικές διαδικασίες.

Για την εργασία αυτή χρησιμοποιήθηκε η μεθοδολογία εξαγωγής παραμέτρων για nMOS τρανζίστορ όπως παρουσιάζεται στη διδακτορική διατριβή του Αντώνιου Μπαζίγου με θέμα «Μοντελοποίηση MOS τρανζίστορ σε υψηλές συχνότητες». Τα βήματα της μεθοδολογίας αυτής παρουσιάζονται παρακάτω [18].

4.3 Βήματα μεθοδολογίας εξαγωγής παραμέτρων

Στο υποκεφάλαιο αυτό θα αναλύσουμε τα βήματα που ακολουθήσαμε για την εξαγωγή των τιμών των παραμέτρων των nMOS τρανζίστορ τα οποία χρησιμοποιήθηκαν στην παρούσα άσκηση. Όπως προαναφέραμε η μεθοδολογία εξαγωγής των τιμών των παραμέτρων στηρίζεται στη σύγκριση των τιμών διαφόρων χαρακτηριστικών του τρανζίστορ (όπως I_D), που προκύπτουν από την προσομοίωση μέσω του μοντέλου, με τιμές από μετρήσεις για την ίδια τεχνολογία και τις ίδιες διαστάσεις τρανζίστορ. Τα προκαθορισμένα βήματα της μεθοδολογίας συνοψίζονται στον παρακάτω πίνακα 4.2 [18] :

$C_{GG} \text{ vs. } V_G$ $I_D \text{ vs. } V_G \text{ (lin)}$ $I_D \text{ vs. } V_G \text{ (sat)}$ $I_D \text{ vs. } V_D$ $I_G \text{ vs. } V_G$ $I_B \text{ vs. } V_D$	1. $W = W_{MAX}$ $L = L_{MAX}$	2. $W = W_{MAX}$ $L = L_{MIN}$	3. $W = W_{MAX}$ <i>vs. L</i>
	COX, VTO, PHIF, GAMMA, GAMMAG	DL, LOV, GAMMAOV, KJF, CJF	
	KP, EO, E1, ETA, THC, ZC	DL, RLX	QLR, NLR, LR
	KP, EO, E1, ETA	ETAD, SIGMAD, LETA	KA, LA, KB, LB
		UCRIT, LAMBDA, DELTA	
	KG, XB, EB	LOVIG	
		IBA, IBB, IBN	
$I_D \text{ vs. } V_G \text{ (lin)}$ $I_D \text{ vs. } V_G \text{ (sat)}$ $I_D \text{ vs. } V_D$	4. $W = W_{MIN}$ $L = L_{MAX}$	5. <i>vs. W</i> $L = L_{MAX}$	6. $W = W_{MIN}$ $L = L_{MIN}$
	DW, WEO, WE1	QWR, NWR, WR	WDL, WRLX
	WETA		
			WUCRIT
$I_D \text{ vs. } V_G \text{ (lin)}$ $I_D \text{ vs. } V_G \text{ (sat)}$ $I_D \text{ vs. } V_D$	7.1. $W = W_{MAX}$ $L = L_{MAX}$ <i>vs. T</i>		7.2. $W = W_{MAX}$ $L = L_{MIN}$ <i>vs. T</i>
	TCV, BEX, TEOEX, TE1EX		TCVL, TR
	BEX, TEOEX, TE1EX		
			UCEX

Πίνακας 4.2 Πίνακας μεθοδολογίας εξαγωγής παραμέτρων. Τα βήματα της μεθοδολογίας αντιστοιχούν στα κελιά του πίνακα και η σειρά προτεραιότητας είναι πρώτα ως προς τις στήλες και έπειτα ως προς τις σειρές.

Στη παρακάτω ανάλυση της μεθοδολογίας οι γραφικές αντιστοιχούν στο ZVT MOSFET τρανζίστορ για λεπτό πάχος οξειδίου (thin oxide) στους 25°C. Το μοντέλο που χρησιμοποιήσαμε είναι το EKV301.02. Τα διαφορετικά χρώματα στις γραφικές αντιστοιχούν στις μετρήσιμες τιμές και τιμές που προκύπτουν μέσω της προσομοίωσης όπως δείχνει ο παρακάτω πίνακας 4.3:

Κόκκινο : τιμές μετρήσεων
Κίτρινο : αυξημένη τιμή παραμέτρου
Μπλε : βέλτιστη εξαγόμενη τιμή παραμέτρου
Μαύρο : μειωμένη τιμή παραμέτρου

Πίνακας 4.3 Πίνακας αντιστοίχισης τιμών στις γραφικές.

4.4 Συσκευές μεγάλου μήκους και μεγάλου πλάτους καναλιού (Long-Wide devices)

Ξεκινάμε τη διαδικασία εξαγωγής των τιμών των παραμέτρων με διατάξεις μεγάλων διαστάσεων, για το λόγο ότι σε αυτές δε παρατηρούνται φαινόμενα μικρών διαστάσεων. Επίσης είναι μικρότερος ο αριθμός των παραμέτρων που επηρεάζει τη συμπεριφορά των τρανζίστορ μεγάλων διαστάσεων

I. Ανάλυση C_{GG} vs V_{GB}

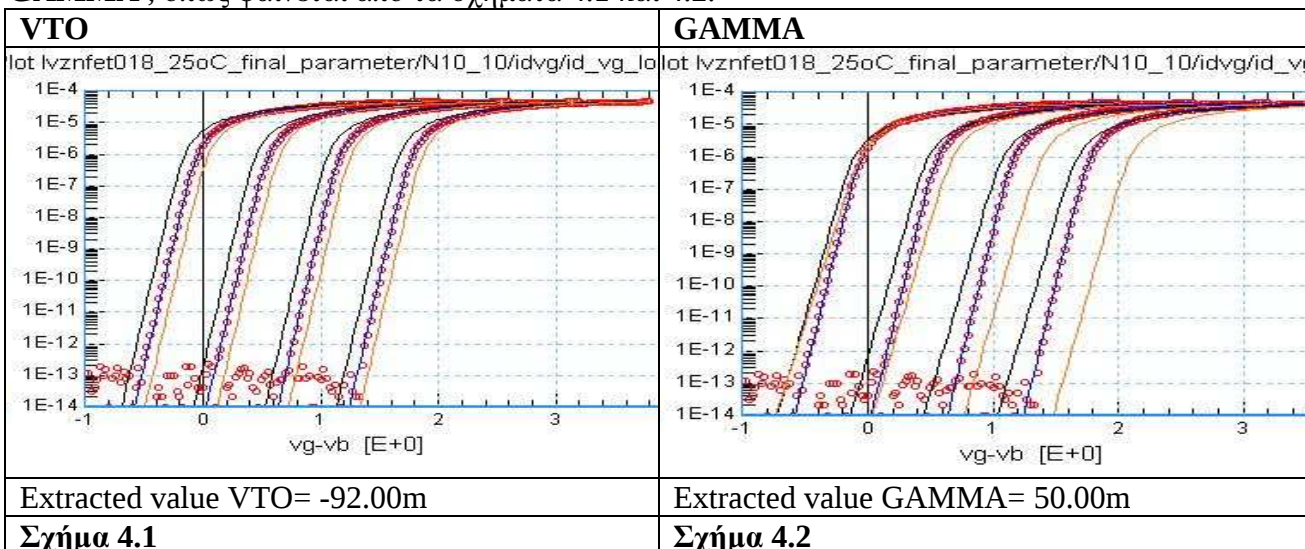
Για το λόγο ότι τα τρανζίστορ που μελετήσαμε δεν περιείχαν μετρήσεις χωρητικότητας δεν έγινε η ανάλυση αυτή.

II. Ανάλυση I_D , g_m vs V_G

Στην ανάλυση αυτή γίνεται μελέτη στατικού ρεύματος καναλιού και της διαγωγιμότητας πύλης για συσκευές μεγάλων διαστάσεων και δίνεται έμφαση στην εξάρτησή τους από την τάση στην πύλη. Οι γραφικές παρατάσεις αντιστοιχούν στο τρανζίστορ με **πλάτος=10 μ m** και **μήκος=10 μ m**.

a) Εξαγωγή τιμών για τις παραμέτρους **VTO** και **GAMMA**

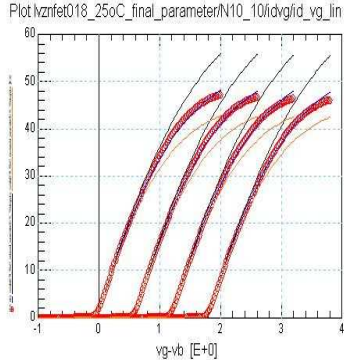
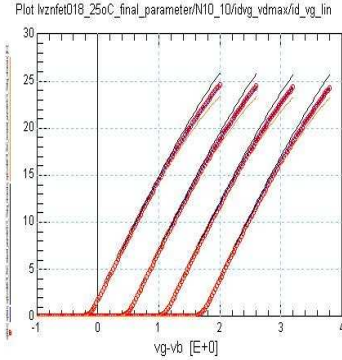
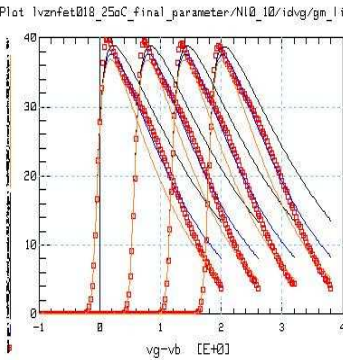
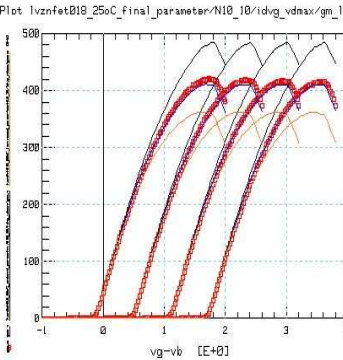
Μελέτη σε λογαριθμική κλίμακα τις γραφικές του ρεύματος και έχοντας την ανάλυση για διάφορες τιμές της τάσης V_{SB} γίνεται η ρύθμιση των τιμών για τις παραμέτρους **VTO** και **GAMMA**, όπως φαίνεται από τα σχήματα 4.1 και 4.2.



b) Εξαγωγή για της παραμέτρους **KP**, **E0**, **E1** και **ETA**

Η μελέτη του ρεύματος του καναλιού σε γραμμική κλίμακα και της ανάλυσης g_m vs V_G επιτρέπει την εξαγωγή των παραμέτρων **KP** η οποία αντιστοιχεί στη κινητικότητα μ σε χαμηλό πεδίο με βάση τη σχέση $KP = \mu \cdot COX$. Επίσης η μελέτη αυτή επιτρέπει την εξαγωγή των παραμέτρων του φαινομένου σκέδασης επιφάνειας **E0**, **E1** και **ETA**. Η μελέτη γίνεται στη γραμμική περιοχή και στην περιοχή κορεσμού. Η διαδικασία παρουσιάζεται στα παρακάτω σχήματα 4.3 έως 4.18:

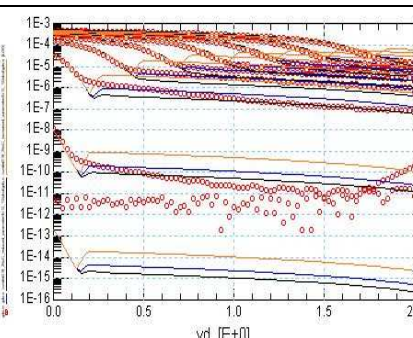
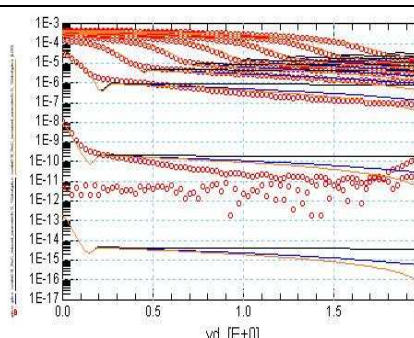
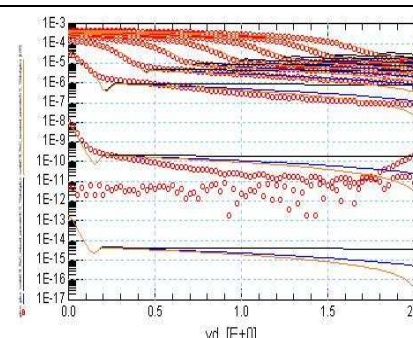
KP γραμμική περιοχή I_D VS V_G	KP κορεσμός I_D VS V_G	KP γραμμική περιοχή g_m VS V_G	KP κορεσμός g_m VS V_G
Τελική τιμή KP= 509.6u			
Σχήμα 4.3 E0 γραμμική περιοχή I_D VS V_G	Σχήμα 4.4 E0 κορεσμός I_D VS V_G	Σχήμα 4.5 E0 γραμμική περιοχή g_m VS V_G	Σχήμα 4.6 E0 κορεσμός g_m VS V_G
Τελική τιμή E0= 650.6MEG			
Σχήμα 4.7	Σχήμα 4.8	Σχήμα 4.9	Σχήμα 4.10
E1 γραμμική περιοχή I_D VS V_G	E1 κορεσμός I_D VS V_G	E1 γραμμική περιοχή g_m VS V_G	E1 κορεσμός g_m VS V_G
Τελική τιμή E1= 650.6MEG			
Σχήμα 4.11	Σχήμα 4.12	Σχήμα 4.13	Σχήμα 4.14

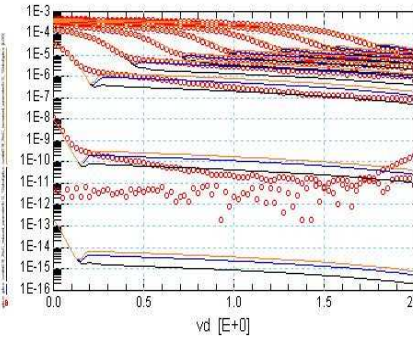
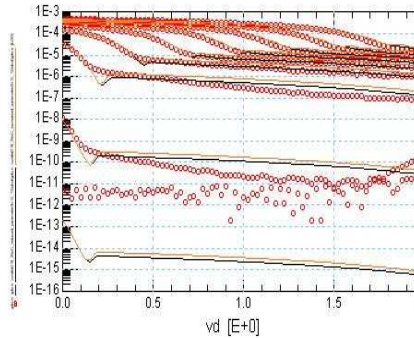
ETA γραμμική περιοχή I_D VS V_G	ETA κορεσμός I_D VS V_G	ETA γραμμική περιοχή g_m VS V_G	ETA κορεσμός g_m VS V_G
			
Τελική τιμή ETA= 1.686			
Σχήμα 4.15	Σχήμα 4.16	Σχήμα 4.17	Σχήμα 4.18

III. Ανάλυση I_D , g_{ds} vs V_D

Εξαιτίας των rocket-implants τα οποία έχουν δημιουργηθεί για την αντιμετώπιση φαινομένων όπως η μετακίνηση της τάσης κατωφλίου λόγω της τάσης στον ακροδέκτη drain, επηρεάζεται η αγωγιμότητα εξόδου $\left(g_{ds} = \frac{\partial I_D}{\partial V_D} \right)$. Επίσης εξαιτίας της μη ομοιόμορφης νόθευσης εμφανίζεται και

το φαινόμενο συνδιαμόρφωσης φορτίου, αν και είναι συνηθέστερο για διατάξεις μικρού μήκους καναλιού. Έτσι οι σχετικές παράμετροι των δύο αυτών φαινομένων εξάγονται μέσω της ανάλυσης g_{DS} vs V_D για διάφορες τιμές του V_G . Για το φαινόμενο μετακίνηση της τάσης κατωφλίου λόγω της τάσης στον ακροδέκτη drain οι παράμετροι που εξάγονται είναι οι **PDITS**, **PDITSP**, **DDITS** και **FPROUT** και για το φαινόμενο συνδιαμόρφωσης φορτίου εξάγεται η τιμή της παραμέτρου **LETA0**. Στα παρακάτω σχήματα 4.19 έως 4.23 παρουσιάζεται η ανάλυση αυτή.

PDITS g_{ds} VS V_D	PDITSP g_{ds} VS V_D	DDITS g_{ds} VS V_D
		
PDITS= 1.109m	PDITSP = 564.7m	DDITS= 3.413m
Σχήμα 4.19	Σχήμα 4.20	Σχήμα 4.21

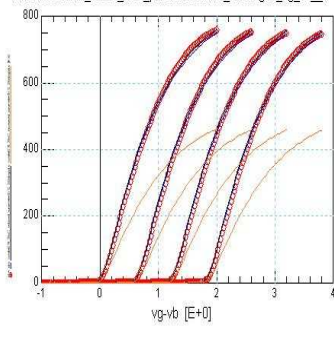
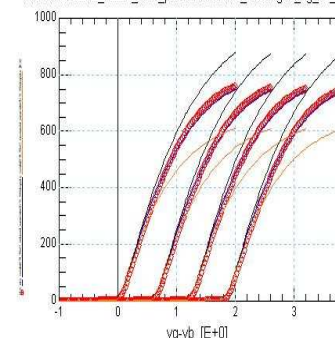
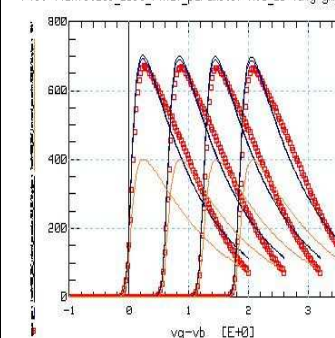
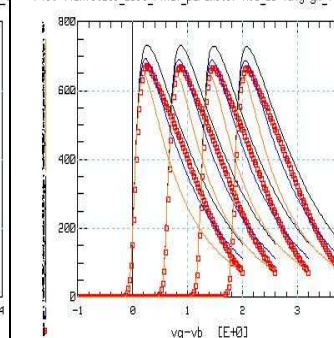
FPROUT g_{ds} VS V_D	LETA0 g_{ds} VS V_D
	
FPROUT = 21.33K	LETA0= 444.1p
Σχήμα 4.22	Σχήμα 4.23

4.4.1 Διατάξεις μικρού μήκους και μεγάλου πλάτους καναλιού (short-wide devices)

Αφού έχουμε κάνει την εξαγωγή των παραμέτρων για διατάξεις με μεγάλο μήκος και μεγάλο πλάτος καναλιού, στη συνέχεια κάνουμε την εξαγωγή παραμέτρων για διατάξεις με μικρό μήκος και μεγάλο πλάτος καναλιού. Η εξαγωγή των παραμέτρων έγινε στο τρανζίστορ με το μικρότερο μήκος και μεγάλο πλάτος συγκεκριμένα οι διαστάσεις του τρανζίστορ είναι: **πλάτος=10μm** και **μήκος=500nm**.

I. Ανάλυση I_D , g_m vs V_G (γραμμική περιοχή)

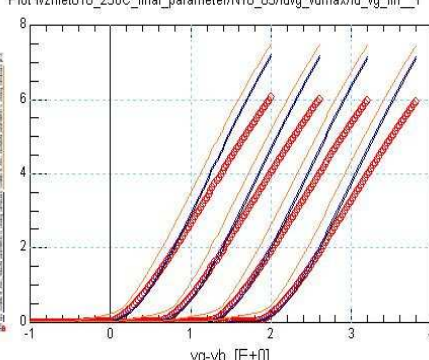
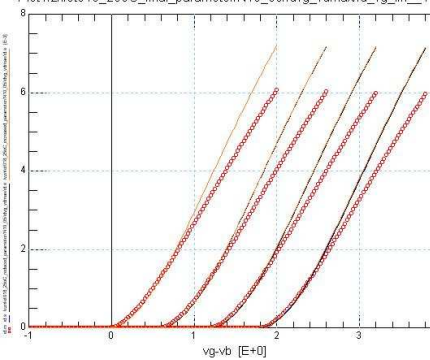
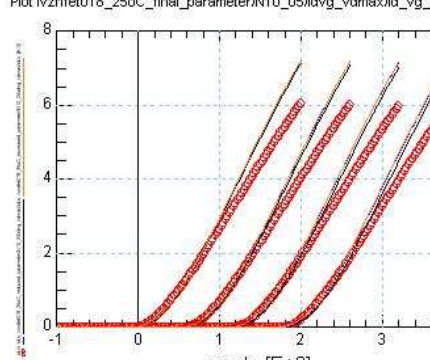
Από την ανάλυση I_D vs V_G και την g_m vs V_G στην γραμμική περιοχή οι σχετικές παράμετροι με την εν σειρά αντίσταση **RLX**, η οποία προσδιορίζει την αντίσταση ανά μονάδα πλάτους μπορεί να εξαχθεί. Επίσης επιβεβαιώνεται και η τιμή του ενεργού μήκους καναλιού, σε σχέση με το μήκος σχεδίασης **DL**. Παρακάτω παρουσιάζονται οι αντίστοιχες γραφικές :

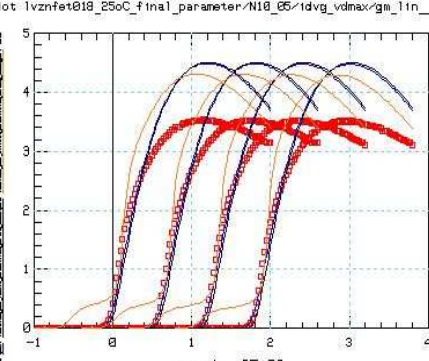
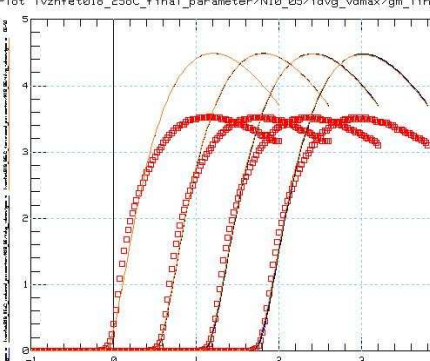
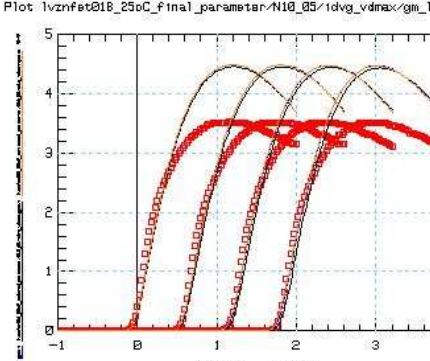
RLX γραμμική περιοχή I_D VS V_G	DL γραμμική περιοχή I_D VS V_G	RLX γραμμική περιοχή g_m VS V_G	DL γραμμική περιοχή g_m VS V_G
			
RLX=-2.094n	DL= 148.6u		
Σχήμα 4.24	Σχήμα 4.25	Σχήμα 4.26	Σχήμα 4.27

II. Ανάλυση I_D , g_m vs V_G (κορεσμός)

Το δυναμικό στο drain επηρεάζει επίσης σημαντικά την τάση pinch-off (V_P). Αυτό οδηγεί στην εξάρτηση της τάσης κατωφλίου (V_{th}) από την τάση V_{DS} και συγκεκριμένα τη μείωση της V_{th} για υψηλότερες τιμές της V_{DS} , στην περιοχή κορεσμού. Πρόκειται για το φαινόμενο πτώσης του φράγματος λόγω της τάσης στο drain (DIBL) και οι σχετικές παράμετροι που εξάγονται είναι οι **ETAD** και **SIGMAD** μέσω της ανάλυσης I_D vs V_G και g_m vs V_G .

Επίσης στην ανάλυση αυτή εμφανίζεται και το φαινόμενο συνδιαμόρφωσης φορτίου, το οποίο επηρεάζει την τιμή της V_{th} και του συντελεστή body-effect για τα τρανζίστορ κοντού καναλιού με βάση τις τάσεις στους ακροδέκτες στα άκρα του καναλιού. Η παράμετρος που εξάγεται από την ανάλυση αυτή στον κορεσμό είναι η **LETA**. Παρακάτω παρουσιάζονται οι γραφικές I_D vs V_G και g_m vs V_G στον κορεσμό, για το τρανζίστορ (10um X 500nm) για τις τιμές των παραμέτρων ETAD, SIGMAD και LETA.

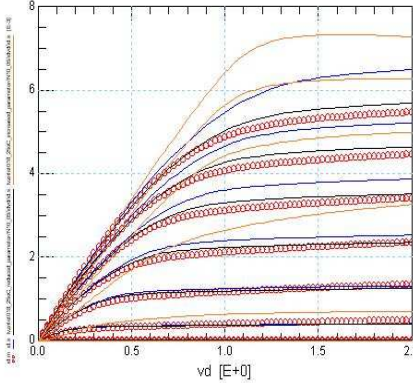
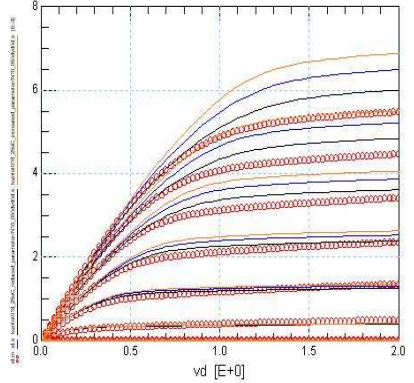
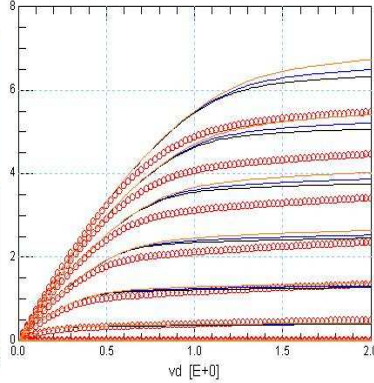
ETAD κορεσμός I_D VS V_G	SIGMAD κορεσμός I_D VS V_G	LETA κορεσμός I_D VS V_G
		
ETAD=1.384	SIGMAD= 267.3m	LETA= 477.5m
Σχήμα 4.28	Σχήμα 4.29	Σχήμα 4.30

ETAD κορεσμός g_m VS V_G	SIGMAD κορεσμός g_m VS V_G	LETA κορεσμός g_m VS V_G
		
ETAD=1.384	SIGMAD= 267.3m	LETA= 477.5m
Σχήμα 4.31	Σχήμα 4.32	Σχήμα 4.33

III. Ανάλυση I_D vs V_D

Η περιοχή λειτουργίας του κορεσμού των τρανζίστορ με κοντό κανάλι εμφανίζεται το φαινόμενο κορεσμού ταχύτητας. Το κρίσιμο ηλεκτρικό πεδίο, για το οποίο το φαινόμενο εμφανίζεται, προσδιορίζεται από τις παραμέτρους **UCRIT** και **DELTA**. Το φαινόμενο αυτό συνοδεύεται από το φαινόμενο διαμόρφωσης μήκος καναλιού και προσδιορίζεται από την παράμετρο **LAMBDA**.

Η αγωγιμότητα εξόδου g_{ds} εξαρτάται από αυτά τα δύο φαινόμενα αλλά και από τα φαινόμενα συνδιαμόρφωσης φορτίου και πτώσης φράγματος λόγω της τάσης στο drain. Παρακάτω παρουσιάζονται οι γραφικές I_D vs V_D για την εξαγωγή των παραμέτρων **UCRIT**, **DELTA** και **LAMBDA**.

UCRIT I_D vs V_D	DELTA I_D vs V_D	LAMBDA I_D vs V_D
		
UCRIT=3.584MEG	DELTA= 1.687	LAMBDA= 596.2m
Σχήμα 4.34	Σχήμα 4.35	Σχήμα 4.36

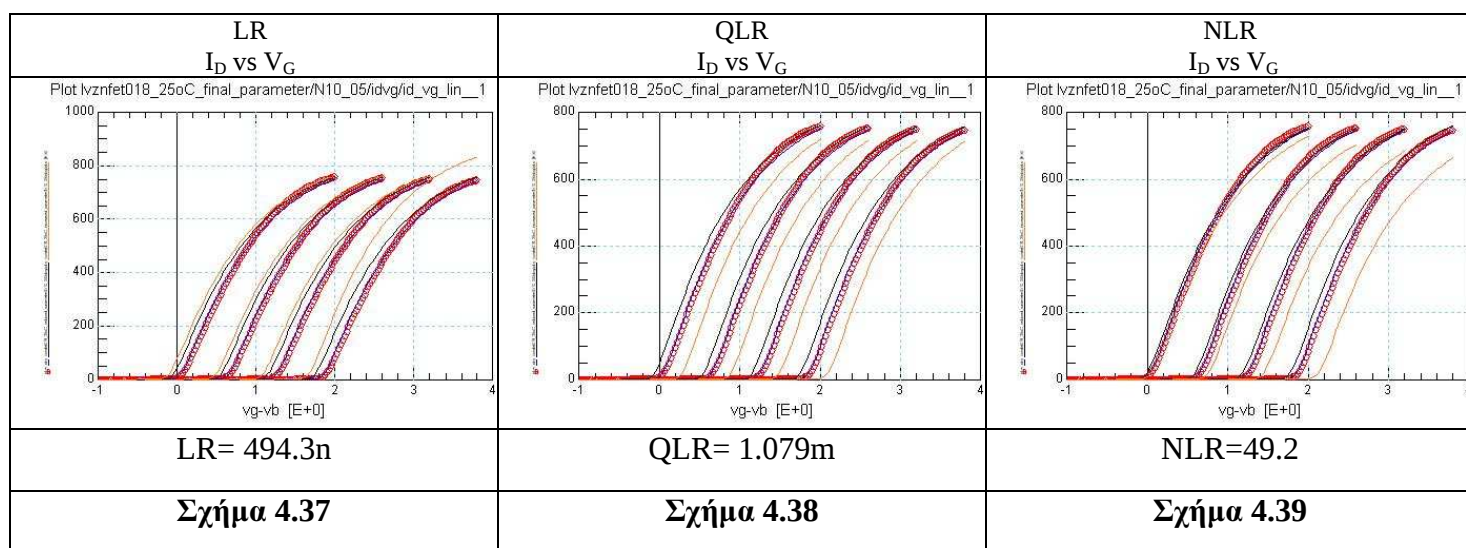
4.4.2 Διατάξεις μεγάλου πλάτους και διαφόρων μηκών καναλιού

Οι παράμετροι που περιγράφηκαν παραπάνω, εξάγονται για μια συγκεκριμένη διάταξη με προκαθορισμένη γεωμετρία, συγκεκριμένα έχουν εξαχθεί παράμετροι για διατάξεις μεγάλου μήκους και μικρού μήκους. Ωστόσο δεν έχουν προσεγγιστεί και μελετηθεί από το μοντέλο τρανζίστορ με ενδιάμεσο μήκος καναλιού. Έτσι αφού γίνει η εξαγωγή για παραμέτρους οι οποίες σχετίζονται με φαινόμενα για τρανζίστορ, μεγάλου μήκους και μεγάλου πλάτους καναλιού και για τρανζίστορ με μεγάλο πλάτος και μικρό μήκος καναλιού, στη συνέχεια θα πρέπει να μελετηθούν τρανζίστορ με ενδιάμεσο μήκος καναλιού. Παρακάτω περιγράφεται η διαδικασία για την εξαγωγή των παραμέτρων που σχετίζονται με την κλιμάκωση (scaling) του μοντέλου με βάση το μήκος του καναλιού, για διατάξεις με μεγάλο πλάτος καναλιού.

Στην παρούσα εργασία η εξαγωγή των παραμέτρων, οι οποίες σχετίζονται με ενδιάμεσα μήκη καναλιού, γίνονται εξαγωγή μέσω της γεωμετρίας με **πλάτος=10um** και **μήκος=1um** για ZVT MOSFET με λεπτό οξείδιο, και όπως φαίνεται από τον πίνακα 4.1 η γεωμετρία αυτή έχει ενδιάμεσο μήκος.

Ανάλυση I_D vs V_G

Όπως έχουμε ήδη προαναφέρει η υψηλή ποσότητα rocket-implants που υπάρχουν στα άκρα του καναλιού επηρεάζουν την τάση κατωφλίου των τρανζίστορ και τον παράγοντα του φαινομένου σώματος. Έτσι οι παράμετροι που απομένουν σχετικές με το φαινόμενο κοντού καναλιού **LR**, **QLR** και **NLR** μπορούν να εξαχθούν μέσω της ανάλυσης I_D vs V_G , στη γραμμική περιοχή λειτουργίας, για διάφορες τιμές της V_{SB} . Παρακάτω παρουσιάζονται οι γραφικές I_D vs V_G ως προς τις παραμέτρους.



4.4.3 Διατάξεις μικρού πλάτους και μεγάλου μήκους καναλιού (narrow-long)

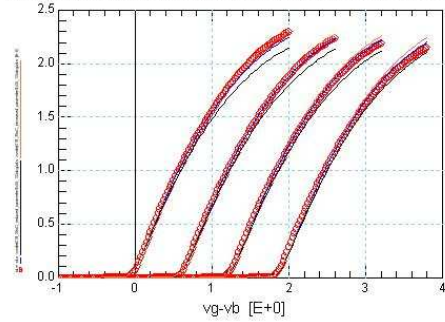
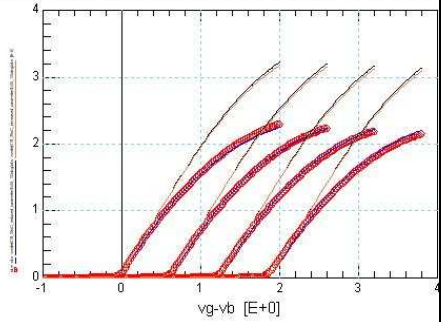
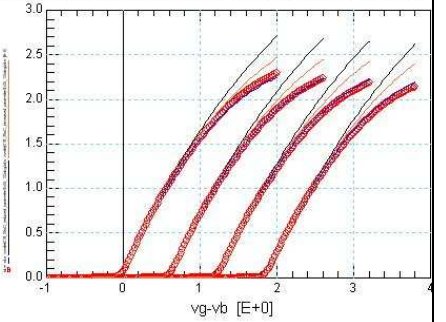
Μετά την εξαγωγή παραμέτρων οι οποίες σχετίζονται με την κλιμάκωση του μήκους καναλιού των τρανζίστορ, σειρά έχουν να μελετηθούν φαινόμενα τα οποία εμφανίζονται σε διατάξεις με μικρό πλάτος και μεγάλο μήκος καναλιού. Στην παρούσα άσκηση η εξαγωγή των παραμέτρων που σχετίζονται με τα φαινόμενα αυτά έγινε για το τρανζίστορ με το μικρότερο πλάτος και με μεγάλο μήκος καναλιού: **πλάτος=500nm** και **μήκος=10um**.

I. Ανάλυση I_D vs V_D (Γραμμική περιοχή)

Από την ανάλυση I_D vs V_G στη γραμμική περιοχή λειτουργίας, για διάφορες τιμές της V_{SB} μπορεί να γίνει εξαγωγή των παραμέτρων:

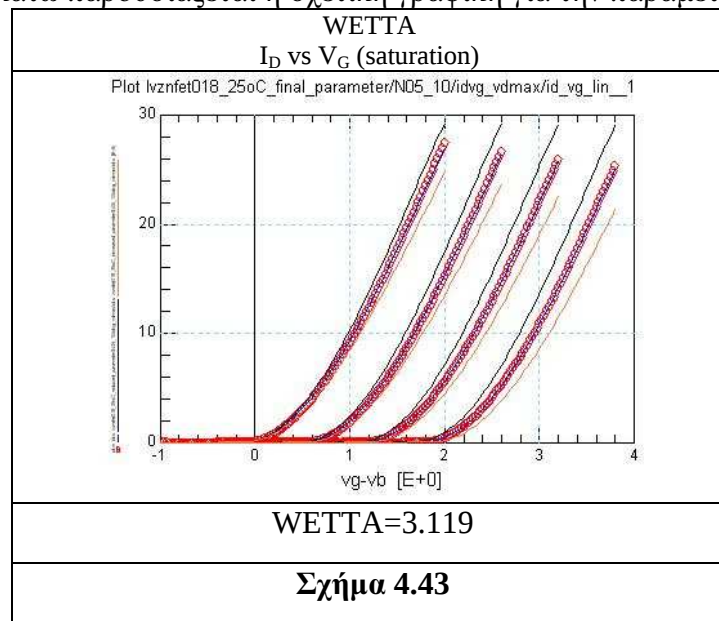
- **DW**, η οποία έχει παρόμοιο ρόλο με την παράμετρο **DL** για το πλάτος πύλης,
- και παραμέτρων κλιμάκωσης όπως οι **WE0** και **WE1** οι οποίες επηρεάζουν την κινητικότητα σε τέτοιες διατάξεις.

Στις παρακάτω γραφικές παρουσιάζονται οι γραφικές οι οποίες προκύπτουν από την εξαγωγή των παραμέτρων αυτών.

DW I_D vs V_G (linear operation)	WE0 I_D vs V_G (linear operation)	WE1 I_D vs V_G (linear operation)
Plot lvznfet018_25oC_final_parameter/N05_10/ldvg/id_vg_li 	Plot lvznfet018_25oC_final_parameter/N05_10/ldvg/id_vg_li 	Plot lvznfet018_25oC_final_parameter/N05_10/ldvg/id_vg_li 
DW=-9.833n	WE0= -2.850n	WE1=222.1p
Σχήμα 4.40	Σχήμα 4.41	Σχήμα 4.42

II. Ανάλυση I_D vs V_D (Κορεσμός)

Από την ανάλυση I_D vs V_G στην περιοχή κορεσμού μπορεί να εξαχθεί η τιμή της παραμέτρου **WETA**, η οποία αποτελεί το συντελεστή συνδιαμόρφωσης φορτίου στενού καναλιού, καθώς το φαινόμενο συνδιαμόρφωσης φορτίου σχετιζόμενο με το πλάτος εμφανίζεται σε αυτές τις διατάξεις (narrow-long). Παρακάτω παρουσιάζεται η σχετική γραφική για την παράμετρο αυτή:

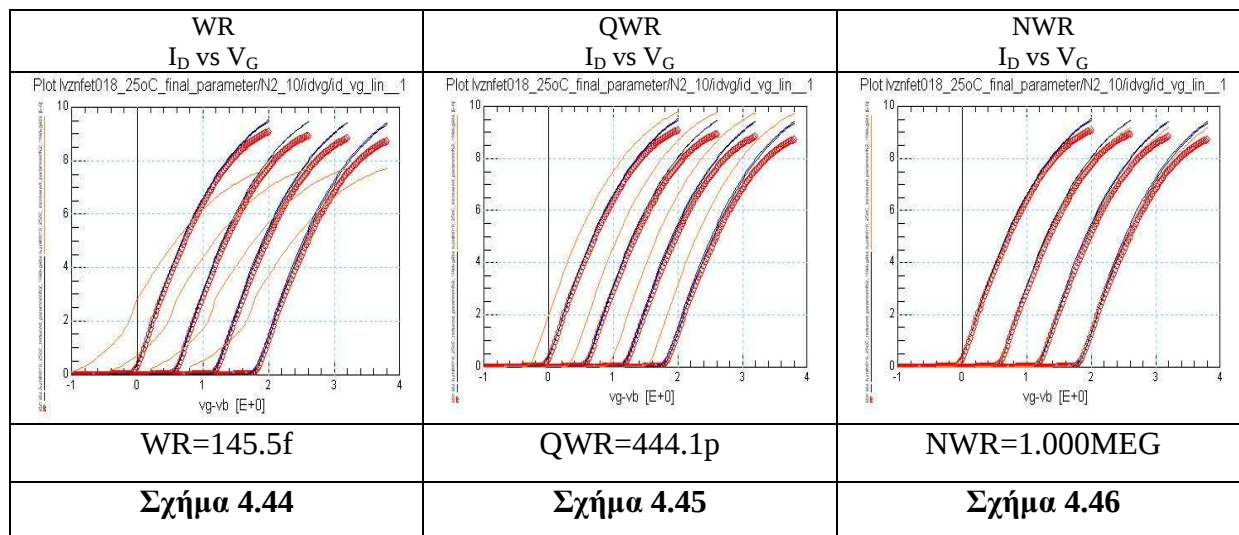


4.4.4 Διατάξεις μεγάλου μήκους και διαφόρων πλατών καναλιού (narrow-long)

I. Ανάλυση I_D vs V_G

Για τις διατάξεις μικρού πλάτους και μεγάλου μήκους καναλιού εμφανίζεται το αντίστροφο φαινόμενο στενού καναλιού το οποίο είναι ισοδύναμο με το ανάστροφο φαινόμενο κοντού καναλιού. Το φαινόμενο αυτό σχετίζεται με τη μόνωση, η οποία χρησιμοποιείται στα MOSFET και αλλάζει τη συμπεριφορά τους ανάλογα με τον τύπο μόνωσης όπως LOCOS ή STI. Η διαδικασία που

χρησιμοποιείται από το μοντέλο είναι όμοια με την περίπτωση για το ανάστροφο φαινόμενο κοντού καναλιού. οι σχετικές παράμετροι οι οποίες εξάγονται μέσω αυτής της ανάλυσης είναι οι **QWR**, **NWR** και **WR**. Η διαδικασία της εξαγωγής των παραμέτρων πραγματοποιήθηκε για ένα τρανζίστορ με μεγάλο μήκος και ενδιάμεσο πλάτος και συγκεκριμένα οι διαστάσεις του είναι: **πλάτος=1μm** και **μήκος=10μm**. Παρακάτω παρουσιάζονται οι σχετικές γραφικές για τις παραμέτρους αυτές:



4.4.5 Εξαγωγή παραμέτρων σχετικές με τη θερμοκρασία

Παραπάνω περιγράψαμε τη διαδικασία που ακολουθήσαμε για την εξαγωγή των παραμέτρων, οι οποίες περιγράφουν τη συμπεριφορά μιας τεχνολογίας ως προς τις διάφορες γεωμετρίες των διατάξεών της. Ωστόσο έχει αγνοηθεί η εξάρτηση της συμπεριφοράς της τεχνολογίας, από τη θερμοκρασία. Η διαδικασία εξαγωγής των παραμέτρων αυτών είναι ίδια με τη διαδικασία που ακολουθήσαμε παραπάνω. Οπότε μελετώνται πρώτα οι διατάξεις μεγάλων διαστάσεων στις οποίες εμφανίζονται λιγότερα φαινόμενα, και ακολουθούν οι υπόλοιπες γεωμετρίες.

Για την εξαγωγή που κάναμε παραπάνω με βάση τη γεωμετρία διατάξεων είχα με σε όλες τις διατάξεις ίδια θερμοκρασία $T=25^{\circ}\text{C}$. Για την εξαγωγή των παραμέτρων ως προς τη θερμοκρασία έχουμε την ίδια τεχνολογία ZVT με λεπτό πάχος οξειδίου και η θερμοκρασία είναι $T=85^{\circ}\text{C}$. Πρέπει να επισημάνουμε ότι για κάθε θερμοκρασία έχουμε διαφορετική τιμή της θερμικής τάσης U_T , η οποία δίνεται από τον τύπο

$U_T = \frac{kT}{q}$	(4.4.1)
----------------------	---------

Όπου q είναι το μέτρο του φορτίου ενός ηλεκτρονίου, όπου $q=1.602\text{E}-19$, k είναι η σταθερά του Boltzmann, $k=1.38\text{E}-23$ και T είναι η απόλυτη θερμοκρασία της επαφής p-n σε Kelvin οπότε $T=\text{TEMP}+273.15$ K. Επομένως οι τιμές της θερμικής τάσης U_T που χρησιμοποιήσαμε δίνεται από τον παρακάτω πίνακα:

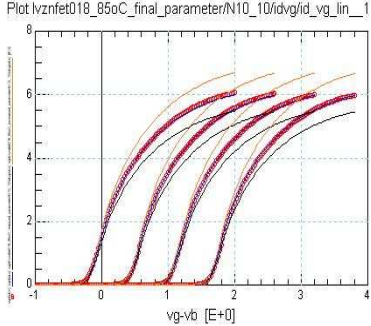
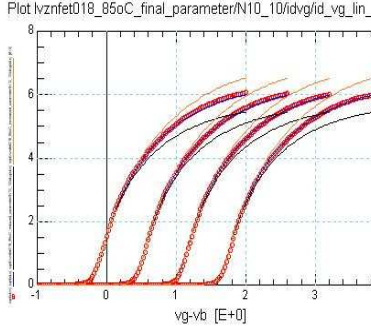
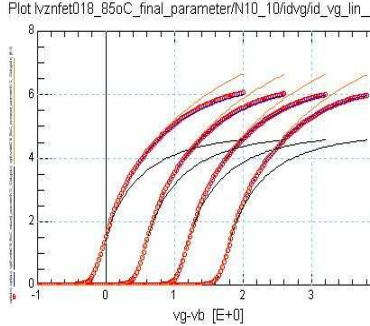
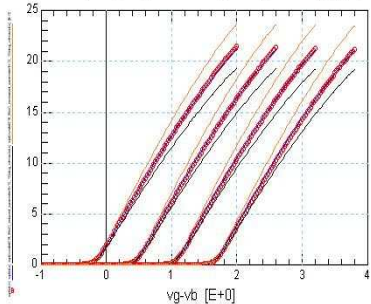
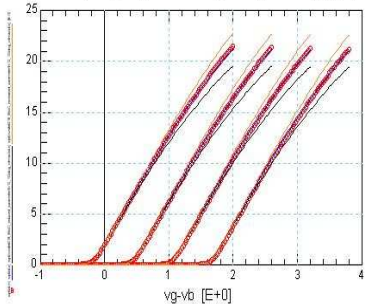
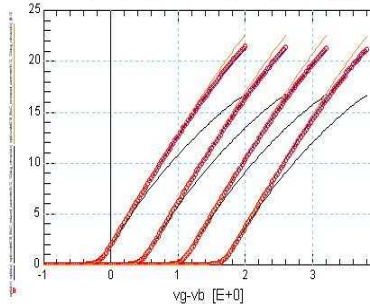
T	U_T
25°C	0.0258 V
85°C	0.0308 V
125°C	0.0343 V

Πίνακας 4.3 Τιμές των θερμικών τάσεων για τις διάφορες θερμοκρασίες.

I. Τρανζίστορ μεγάλου πλάτους και μεγάλου μήκους καναλιού

Ανάλυση I_D vs V_G

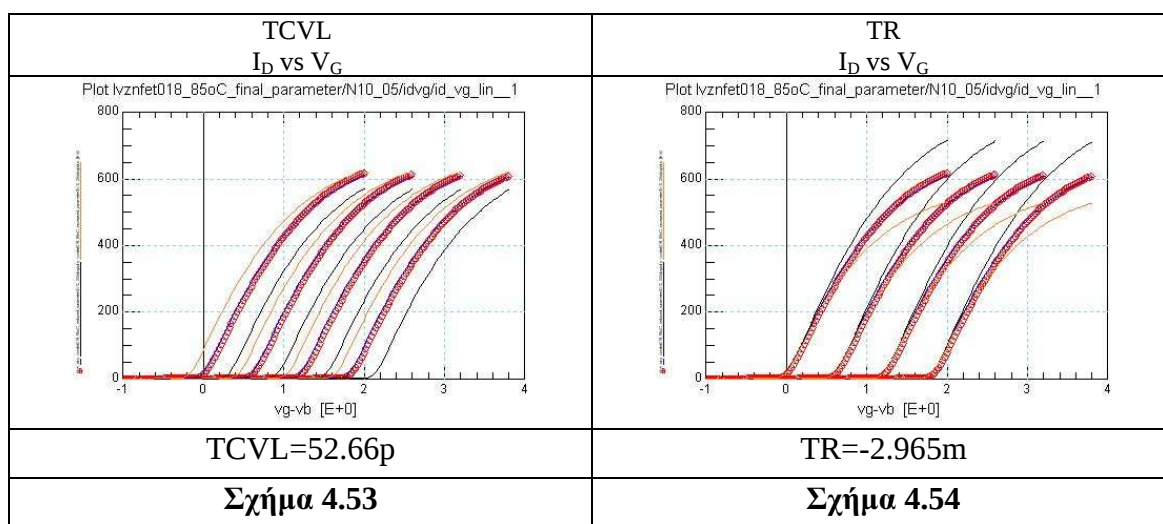
Από την ανάλυση I_D vs V_G στην ισχυρή αναστροφή για τη γραμμική περιοχή λειτουργίας και την περιοχή κορεσμού εξάγονται οι τιμές για την κινητικότητα και το φαινόμενο κινητικότητας στο κάθετο πεδίο όπου αυτά σχετίζονται με τη θερμοκρασία. Η εξάρτηση της κινητικότητας από τη θερμοκρασία καθορίζεται από την παράμετρο **BEX**. Επίσης οι παράμετροι του φαινομένου κινητικότητας στο κάθετο πεδίο οι παράμετροι **TE0EX** και **TE1EX**, επιτρέπουν την αλλαγή των ενεργών τιμών των $E0$ και $E1$, ανάλογα με τη θερμοκρασία. Παρακάτω παρουσιάζονται οι γραφικές για την ανάλυση I_D vs V_G για γραμμική περιοχή και για περιοχή κορεσμού ως προς τις παραμέτρους **BEX**, **TE0EX** και **TE1EX** για μια διάταξη με μεγάλο πλάτος=10 μ m και μήκος=10 μ m .

BEX I_D vs V_G(linear operation) 	TE0EX I_D vs V_G(linear operation) 	TE1EX I_D vs V_G(linear operation) 
BEX=-1.774	TE0EX=-444.1p	TE0EX=270.8p
Σχήμα 4.47	Σχήμα 4.48	Σχήμα 4.49
BEX I_D vs V_G(saturation) 	TE0EX I_D vs V_G(saturation) 	TE1EX I_D vs V_G(saturation) 
Σχήμα 4.50	Σχήμα 4.51	Σχήμα 4.52

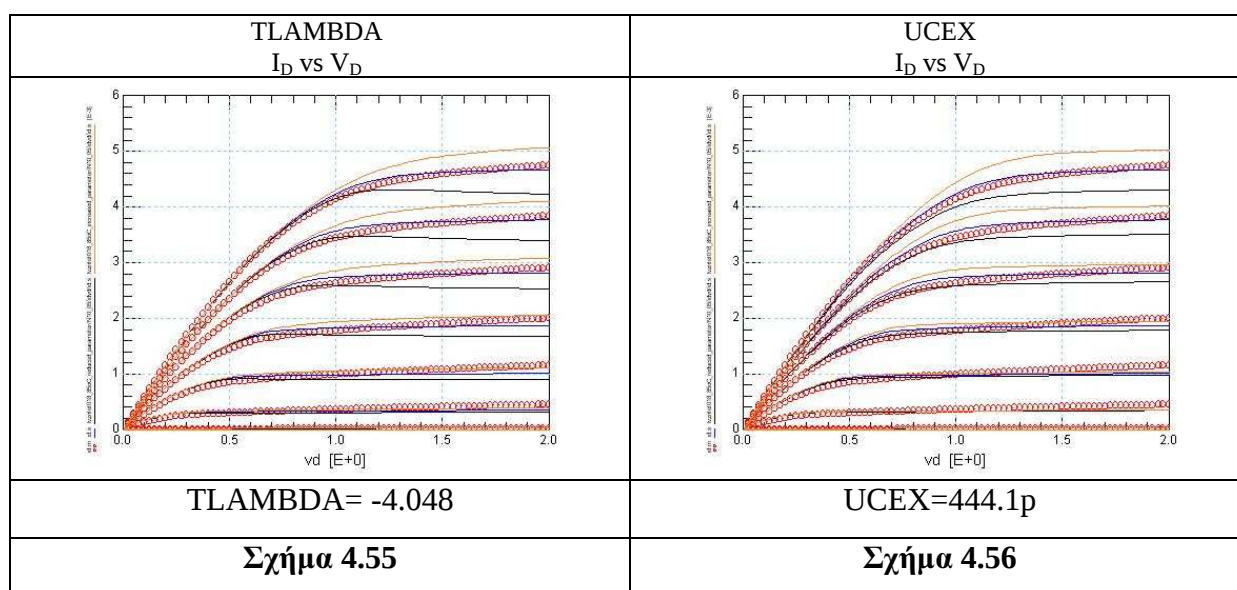
4.4.5.1 Τρανζίστορ μεγάλου πλάτους και μικρού μήκους καναλιού

α) Ανάλυση I_D vs V_G

Από την ανάλυση I_D vs V_G για ένα τρανζίστορ με μεγάλο πλάτος και μικρό μήκος μπορεί να γίνει εξαγωγή της παραμέτρου **TCVL**, η οποία επιτρέπει την προσαρμογή της τάσης κατωφλίου από τη θερμοκρασία στα τρανζίστορ μικρού μήκους. Επίσης μπορεί να γίνει εξαγωγή της τιμής της παραμέτρου **TR** η οποία προσδιορίζει την εξάρτηση της εξωτερικής σειριακής αντίστασης από τη θερμοκρασία. Παρακάτω παρουσιάζονται οι αντίστοιχες γραφικές για τις δύο αυτές παραμέτρους:

β) Ανάλυση I_D vs V_D

Από την ανάλυση I_D vs V_D για τρανζίστορ μεγάλου πλάτους και μικρού μήκους μπορεί να γίνει εξαγωγή της παραμέτρου **TLAMBDA**, η οποία σχετίζεται με το φαινόμενο κορεσμού ταχύτητας και είναι η εξάρτηση της παραμέτρου LAMBDA ως προς τη θερμοκρασία. Επίσης μπορεί να γίνει εξαγωγή της παραμέτρου **UCEX**, η οποία περιγράφει την εξάρτηση της κρίσιμης ταχύτητας (UCRIT) του φαινομένου κορεσμού ταχύτητας ως προς τη θερμοκρασία. Παρακάτω παρουσιάζονται οι αντίστοιχες γραφικές:



ΚΕΦΑΛΑΙΟ 5^ο

5 Παρουσίαση των αποτελεσμάτων της μελέτης των Zero-VT MOS τρανζίστορ και των Standard MOS (nMOS και pMOS) Τρανζίστορ και σύγκριση μεταξύ τους.

Στο κεφάλαιο αυτό θα παρουσιάσουμε τη μελέτη και ανάλυση που έγινε κατά τη διάρκεια αυτής της εργασίας πάνω στα Zero-VT MOS τρανζίστορ. Θα παρουσιαστούν τα αποτελέσματα από τη μελέτη των Zero-VT MOS τρανζίστορ για μεγάλο και μικρό πάχος οξειδίου (thin/thick oxide). Θα γίνει ανάλυση της συμπεριφοράς των Zero-VT MOS και των Standard nMOS και pMOS* τρανζίστορ ως προς το μήκος καναλιού, και έπειτα θα γίνει σύγκριση. Έπειτα θα γίνει μια ανάλυση ως προς τη θερμοκρασία λειτουργίας των Zero-VT MOS και των Standard MOS τρανζίστορ.

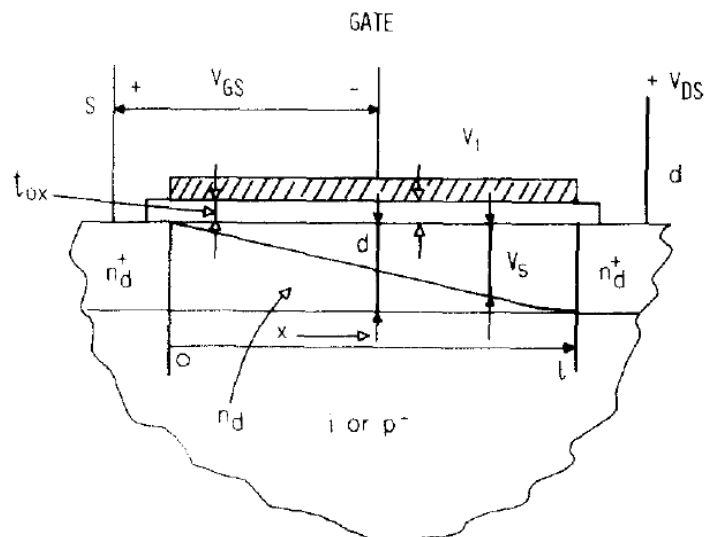
5.1 Μελέτη της τάσης κατωφλίου

Όπως έχουμε προαναφέρει η τάση κατωφλίου αποτελεί ένα χαρακτηριστικό των MOS τρανζίστορ και εκφράζει την τάση που απαιτείται για να επιτύχουμε την αντιστροφή του καναλιού και συμβολίζεται V_{th} . Επίσης σε παραπάνω κεφάλαιο περιγράψαμε ότι η V_{th} σχετίζεται άμεσα με την ισχύ που απαιτείται για την λειτουργία ενός MOS τρανζίστορ. Επίσης η V_{th} αποτελεί και τη βασικότερη παράμετρο των Zero-VT MOSFET, επομένως στο κεφάλαιο αυτό γίνεται ανάλυση της τάσης κατωφλίου V_{th} .

5.1.1 Ανάλυση της εξάρτησης της τάσης κατωφλίου από το μήκος καναλιού

Στο κεφάλαιο αυτό αναλύεται η εξάρτηση της τάσης κατωφλίου από το μήκος καναλιού ενός τρανζίστορ προκειμένου να γίνει μια περιγραφή των αποτελεσμάτων της πειραματικής διαδικασίας που περιλαμβάνει αυτή η εργασία. Στο σχήμα 5.1[19] παρουσιάζεται η πρόσοψη ενός τρανζίστορ με σκοπό να διευκολύνει την ανάλυση αυτή. Ισχύει ότι τα χαρακτηριστικά ενός τρανζίστορ, όπως η τάση κατωφλίου και η διαγωγιμότητα του καναλιού, εξαρτώνται άμεσα από τη διανομή των φορέων ανάμεσα στην πηγή (source) και την υποδοχή (drain).

* Για τα Standard τρανζίστορ pMOS δεν έχει γίνει προσομοίωση για το λόγο αυτό για τα Standard pMOS γίνεται μια τυπική ανάλυση σε ότι αφορά την V_{th} και τις κανονικοποιημένες διαγωγιμότητες και το Dc-κέρδος



Σχήμα 5.1 Πρόσωση Τρανζίστορ MOSFET

Είναι εμφανές ότι οι κύριοι φορείς (Majority carriers) διαχέονται από την πηγή και την υποδοχή κατά μήκος του καναλιού διαμορφώνοντας έτσι τη συγκέντρωση φορέων στο κανάλι. Αυτή η διαδικασία διάχυσης συνοδεύεται από ένα ηλεκτρικό πεδίο στις περιοχές n^+ , έτσι το συνολικό ρεύμα από την πηγή στην υποδοχή I_{DS} , είναι ίσο με μηδέν για μηδενική τάση ανάμεσα στην υποδοχή και την πηγή V_{DS} . Αν το μήκος καναλιού είναι μεγάλο οι majority φορείς θα τοποθετηθούν κοντά στο κανάλι κοντά στις επιφάνειες n^+ . Με τη μείωση του μήκους καναλιού είναι πιθανό να αυξηθεί η διανομή των κύριων φορέων στο κανάλι [19], [20].

α) Θεωρητική Ανάλυση

Για να αναλύσουμε αυτή τη συμπεριφορά, υποθέτουμε ότι το φαινόμενο των minority φορέων μπορεί να θεωρηθεί αμελητέο οπουδήποτε σε όλο το κανάλι. Οι εξισώσεις, οι οποίες προσδιορίζουν τη συγκέντρωση φορέων στην κατάσταση flat-band κατά μήκος του καναλιού x (όπως φαίνεται στο σχήμα 5.1) είναι:

$\frac{d^2 u}{dx^2} = \frac{q}{\epsilon_s} [n(x) - n_d]$	(5.1.1)
$j = -q\mu n \frac{du}{dx} + qD \frac{dn}{dx}$	(5.1.2)

Όπου η εξίσωση 5.1.1 είναι η εξίσωση Poisson, όπου το u είναι δυναμικό κατά μήκος του καναλιού, το q είναι το φορτίο ηλεκτρονίου, x είναι το μήκος καναλιού, ϵ_s είναι η διηλεκτρική τιμή του ημιαγωγού, $n(x)$ είναι η συγκέντρωση ηλεκτρονίων και n_d είναι η συγκέντρωση νόθευσης στο κανάλι, η οποία θεωρούμε ότι είναι ομοιόμορφη κατά μήκος του καναλιού. Η εξίσωση 5.1.2 περιγράφει την πυκνότητα του ρεύματος μεταφοράς και αποτελείται και από τους δύο όρους ολίσθησης και διάχυσης. Οι παραπάνω εξισώσεις μπορούν να κανονικοποιηθούν στις εξισώσεις:

$\frac{d^2 V}{dX^2} = N(X) - N_d$	(5.1.3)
$J = -N \frac{dV}{dX} + \frac{dN}{dX}$	(5.1.4)

Όπου V , X , N , N_d και J είναι οι κανονικοποιημένες τιμές των u , x , n , n_d και j αντίστοιχα.

Η παραπάνω κανονικοποίηση έγινε με βάση τις παρακάτω εξισώσεις:

$V = \frac{qV}{kT}$	(5.1.5)
$J = \frac{jL_{Do}}{n(o)qD}$	(5.1.6)
$X = \frac{x}{L_{Do}}$	(5.1.7)
$L_{Do} = \sqrt{\frac{\varepsilon_s kT}{n(o)q^2}}$	(5.1.8)
$N(X) = \frac{n(x)}{n(o)}$	(5.1.9)
$N_d = \frac{n_d}{n(o)}$	(5.1.10)

Από τις παραπάνω εξισώσεις προκύπτει η εξίσωση για το N

$\frac{d^2 N}{dX^2} + \frac{1}{N} \left(J - \frac{dN}{dX} \right) \frac{dN}{dX} - N^2 + NN_d = 0$	(5.1.11)
--	----------

Οι εξισώσεις αυτές μπορούν να λυθούν αριθμητικά για την περιοχή του καναλιού όπου η κανονικοποιημένη πυκνότητα ρεύματος είναι μηδέν (J=0) και υποθέτοντας ότι η συγκέντρωση στις περιοχές n^+ δίνεται από την εξίσωση:

$n(o) = n(L) = n_d$	(5.1.12)
---------------------	----------

b) Τάση Κατωφλίου V_{th}

Η τάση κατωφλίου για μεγάλο κανάλι μπορεί να εκφραστεί από τη παρακάτω εξίσωση:

$V_{TH} = V_{FB} + V_i + V_s$	(5.1.13)
-------------------------------	----------

Όπου V_{FB} είναι η τάση flat-band, V_i είναι το δυναμικό κατά μήκος του μονωτή όπου το κανάλι έχει εκκενωθεί εντελώς και δίνεται από την εξίσωση:

$V_i = \frac{qn_d d}{C_{ox}}$	(5.1.14)
-------------------------------	----------

Όπου d είναι το βάθος του καναλιού και C_{ox} είναι η συγκέντρωση οξειδίου ανά μονάδα επιφάνειας και V_i είναι το δυναμικό στον ημιαγωγό και υπό συνθήκες στάσιμης κατάστασης, δεν θα πρέπει να υπερβαίνει το $2|\Phi_F|$ με σκοπό να αποφευχθεί αλλαγή στην επιφάνεια και το Φ_F δίνεται από τον τύπο:

$ \Phi_F = \frac{kT}{q} \ln \frac{n_d}{n_i}$	(5.1.15)
---	----------

Όπου k είναι η σταθερά Boltzmann, T είναι η θερμοκρασία και n_i είναι η συγκέντρωση εσωτερικών φορέων. Για ένα ομοιόμορφα νοθευμένο κανάλι, ένα καλύτερο κριτήριο είναι να χρησιμοποιήσουμε $V_s = 1.5|\Phi_F|$, όπου αυτό το κριτήριο ανταποκρίνεται στην ελάχιστη συγκέντρωση των MOS. Για απλοποίηση υποθέτουμε ότι η θεωρητική τιμή της V_s είναι $V_s = |\Phi_F|$. Λύνοντας την

εξίσωση Poisson, υποθέτοντας ότι η προσέγγιση εκκένωσης είναι έγκυρη προκύπτει η παρακάτω εξίσωση:

$V_s = \frac{qn_d d^2}{2\epsilon_s}$	(5.1.16)
--------------------------------------	----------

Όπου το βάθος καναλιού θα πρέπει να είναι μικρότερο ή ίσο με το κρίσιμο βάθος καναλιού h_c ή:

$d \leq h_c = \sqrt{\left(\frac{2\epsilon_s \Phi_F }{qn_d} \right)}$	(5.1.17)
--	----------

Στη περίπτωση των τρανζίστορ με μικρό μήκος καναλιού η εξίσωση 5.1.13 μπορεί να χρησιμοποιηθεί λαμβάνοντας υπόψη ότι το pinch-off του καναλιού υφίσταται για $x=l/2$, όπου $n(x)=n_{\min}$ και $\Phi_{\min}$, το επίπεδο του δυναμικού Fermi λαμβάνοντας υπόψη το εσωτερικό επίπεδο Fermi ως δυναμικό αναφοράς ίσο με μηδέν, όπως δίνεται παρακάτω:

$\Phi_{\min} = -\frac{kT}{q} \ln \frac{n_{\min}}{n_i}$	(5.1.18)
--	----------

Έτσι η τάση flat-band V_{FB} γίνεται:

$V_{BF} = \Phi_{GOX} - \left(\Phi_{SOX} + \frac{E_G}{2q} + \Phi_{\min} \right) - \frac{Q_0}{C_{OX}}$	(5.1.19)
---	----------

Όπου Φ_{GOX} και Φ_{SOX} είναι το όριο του δυναμικού για το οξείδιο της πύλης και του ημιαγωγού αντίστοιχα. Το E_G είναι η ενέργεια band-gap και Q_0 είναι το θετικά σταθερό φορτίο του οξειδίου.

Η τάση κατά μήκος του μονωτή μπορεί να γραφεί:

$V_i = \frac{qn_{\min} d}{C_{OX}}$	(5.1.20)
------------------------------------	----------

Όπου $n_{\min}$ είναι η ελάχιστη συγκέντρωση ηλεκτρονίων στο κανάλι. Επίσης η τάση κατά μήκος του ημιαγωγού υπό συνθήκες τάσης κατωφλίου γίνεται:

$V_s = -\Phi_{\min}$	(5.1.21)
----------------------	----------

Για να συγκρίνουμε αποτελεσματικά την τάση κατωφλίου των τρανζίστορ μικρού μήκους καναλιού και μεγάλου μήκους καναλιού ορίζουμε την εξίσωση:

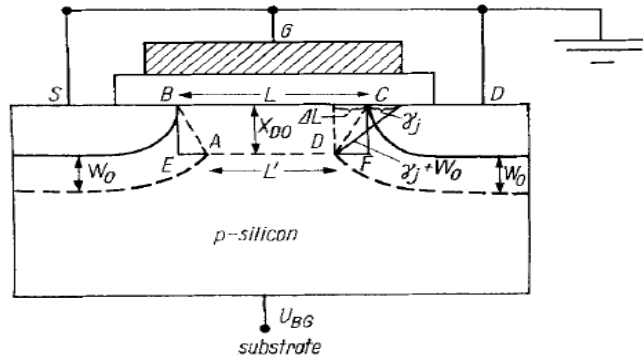
$ \Delta V_{TH} = V_{TH} (short\ channel) - V_{TH} (long\ channel)$	(5.1.22)
--	----------

Η παραπάνω εξίσωση μπορεί να γραφεί σαν συνάρτηση των $n_{\min}$ και n_d και να προκύψει η παρακάτω εξίσωση:

$ \Delta V_{TH} = \frac{qd(n_{\min} - n_d)}{C_{OX}} + 2 \frac{kT}{n_d} \ln \frac{n_{\min}}{n_d}$	(5.1.23)
---	----------

5.1.2 Ανάλυση της Τάσης Κατωφλίου V_{th} για MOSFETs μικρών διαστάσεων (short-channel)

Μια ιδιαίτερη κατηγορία τρανζίστορ MOSFET είναι τα τρανζίστορ με μικρές διαστάσεις στο κομμάτι αυτό του κεφαλαίου θα αναλυθεί η συσχέτιση της τάσης κατωφλίου V_{th} . Στο σχήμα 5.2[21] παρουσιάζεται η διατομή της πρόσοψης ενός n-MOS τρανζίστορ με σκοπό να χρησιμοποιηθεί για την επεξήγηση της συνδιαμόρφωσης φορτίου και για να υπολογιστεί η τάση κατωφλίου ενός τρανζίστορ με μικρό μήκος καναλιού [21].



Σχήμα 5.2 Διατομή της πρόσοψης ενός n-MOS Τρανζίστορ

Στο παραπάνω σχήμα το L είναι το μήκος για ένα τρανζίστορ με μακρύ μήκος και το L' είναι το μήκος καναλιού για ένα τρανζίστορ με κοντό κανάλι. Το X_{DO} είναι το πλάτος του καναλιού και t_j είναι το βάθος συνδέσεων (junctions) πηγής και υποδοχής. Το W_0 είναι το πλάτος της περιοχής εκκένωσης του zero-bias για τις συνδέσεις πηγής και υποδοχής. Το ορθογώνιο EBCF με μήκος L και πλάτος X_{DO} , εμπεριέχει το φορτίο, το οποίο επηρεάζεται από την τάση flat-band V_{FB} σε ένα τρανζίστορ με μεγάλο μήκος καναλιού. Καθώς μειώνεται το μήκος καναλιού, πρέπει να ληφθεί υπόψη ότι ένα σημαντικό ποσό φορτίων ανήκει στις περιοχές εκκένωσης πηγής και υποδοχής. Στην περίπτωση αυτή το φορτίο, το οποίο επηρεάζεται από την τάση flat-band εμπεριέχεται στο τραπέζιο ABCD.

Για τα τρανζίστορ με μεγάλο μήκος καναλιού, το ολικό φορτίο ανά μονάδα πλάτους του καναλιού μέσα στο ορθογώνιο EBCF δίνεται από τον τύπο:

(περιοχή του ορθογωνίου EBCF) $qN_A = LX_{DO}qN_A$	(5.1.24)
--	----------

Όπου N_A εκφράζει τη νόθευση του υποστρώματος. Η παραπάνω εξίσωση μπορεί να κανονικοποιηθεί στην εξίσωση:

$LX_{DO}qN_A = LC_0V_{FB}$	(5.1.24)
----------------------------	----------

Όπου C_0 εκφράζει το οξείδιο της πύλης ανά μονάδα περιοχής.

Ομοίως για τα τρανζίστορ μικρού μήκους καναλιού, το ολικό φορτίο ανά μονάδα πλάτους του καναλιού μέσα στο τραπέζιο ABCD δίνεται από τον τύπο:

(περιοχή του τραπέζιου ABCD) $qN_A = \frac{L+L'}{2} X_{DO}qN_A$	(5.1.25)
---	----------

Η παραπάνω εξίσωση μπορεί να γραφεί στην εξίσωση ως:

$\frac{L+L'}{2} X_{DO}qN_A = \frac{L+L'}{2} C_0V'_{FB}$	(5.1.26)
---	----------

Όπου η V'_{FB} προσδιορίζεται ως η νέα τάση flat-band αναφερόμενη στο τραπέζιο ABCD.

Από την αρχή διατήρησης του φορτίου, το συνολικό φορτίο στο εσωτερικό του ορθογωνίου EBCF θα πρέπει να είναι ίσο με το φορτίο στο τραπέζιο. Έτσι από τις εξισώσεις 5.1.24 και 5.1.26 παίρνουμε τον τύπο:

$V'_{FB} = \frac{V_{FB}}{\left(\frac{L + L'}{2L} \right)}$	(5.1.27)
---	----------

Από το σχήμα 5.2 μπορούμε να υπολογίσουμε το ΔL από τον τύπο:

$\Delta L = r_j \left[\sqrt{1 + \frac{2W_0}{r_j} + \frac{W_0^2 - X_{DO}^2}{2}} - 1 \right]$	(5.1.28)
--	----------

και ο τύπος $(L+L')/2L$ δίνεται από τον τύπο:

$\frac{L + L'}{2L} = 1 - \frac{r_i}{L} \left[\sqrt{1 + \frac{2W_0}{r_j} + \frac{W_0^2 - X_{DO}^2}{r_j^2}} - 1 \right]$	(5.1.29)
---	----------

Αντικαθιστώντας την εξίσωση 5.1.29 στην εξίσωση 5.1.27 προκύπτει:

$V'_{FB} = \frac{V_{FB}}{1 - \frac{r_i}{L} \left[\sqrt{1 + \frac{2W_0}{r_j} + \frac{W_0^2 - X_{DO}^2}{r_j^2}} - 1 \right]}$	(5.1.30)
--	----------

Και αντικαθιστώντας το X_{DO} με $X_{DO} = \frac{(C_0 V'_{FB})}{qN_A}$ έχουμε:

$V'_{FB} = \frac{V_{FB}}{1 - \frac{r_i}{L} \left[\sqrt{1 + \frac{2W_0}{r_j} + \frac{W_0^2 - \left(\frac{(C_0 V'_{FB})}{qN_A} \right)^2}{r_j^2}} - 1 \right]}$	(5.1.31)
---	----------

Από την εξίσωση (5.1.31) παίρνοντας προσεγγιστικά το W_0 προκύπτει:

$V'_{FB} = \frac{V_{FB}}{1 - \left[\sqrt{1 + \frac{2W_0}{r_j}} - 1 \right] \frac{r_j}{L}}$	(5.1.32)
---	----------

Όπου το W_0 δίνεται από τον τύπο:

$W_0 = \left[\frac{2k_s \epsilon_s}{qN_A} (V_{BI} + V_{BG}) \right]^{\frac{1}{2}}$	(5.1.33)
---	----------

V_{GB} είναι η τάση back gate bias και V_{BI} το δυναμικό built-in με την προϋπόθεση ότι είναι ίσο με $2\Phi_F$, το δυναμικό ανάμεσα στο κανάλι και το υπόστρωμα στην αρχή της ισχυρής αναστροφής.

Η τάση κατωφλίου για ένα τρανζίστορ με κοντό κανάλι περιγράφεται από τη σχέση:

$$V_{TH} = -V_{FB} + 2\Phi_F + \frac{Q_B}{C_o} \left\{ 1 - \left[\sqrt{1 + \frac{2W_o}{r_j}} - 1 \right] \frac{r_j}{L} \right\} \quad (5.1.34)$$

Αντικαθιστώντας τις τιμές V_{BG} και V_{BI} για το τρανζίστορ n-MOS κοντού καναλιού και από την εξίσωση (5.1.32) έχουμε:

$$V_{TH} = \frac{V_{FB}}{\left\{ 1 - \frac{r_j}{L} \left[\sqrt{1 + \frac{2W_o}{r_j} + \frac{W_o^2 - \left(\frac{C_o V'_{FB}}{qN_A} \right)}{r_j^2}} - 1 \right] \right\}} + 2\Phi_F + \frac{Q_B}{C_o} \left\{ 1 - \left[\sqrt{1 + \frac{2W_o}{r_j}} - 1 \right] \frac{r_j}{L} \right\} \quad (5.1.35)$$

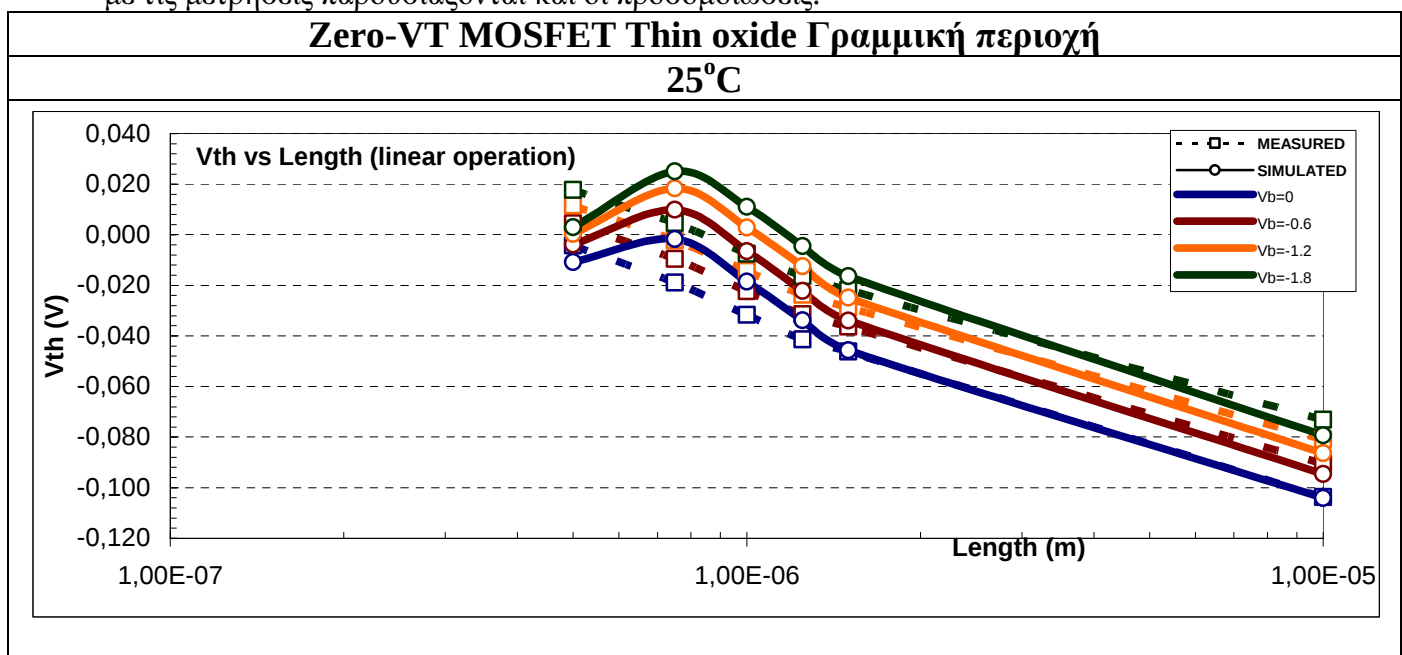
Όπου $Q_B = qN_A W_o$

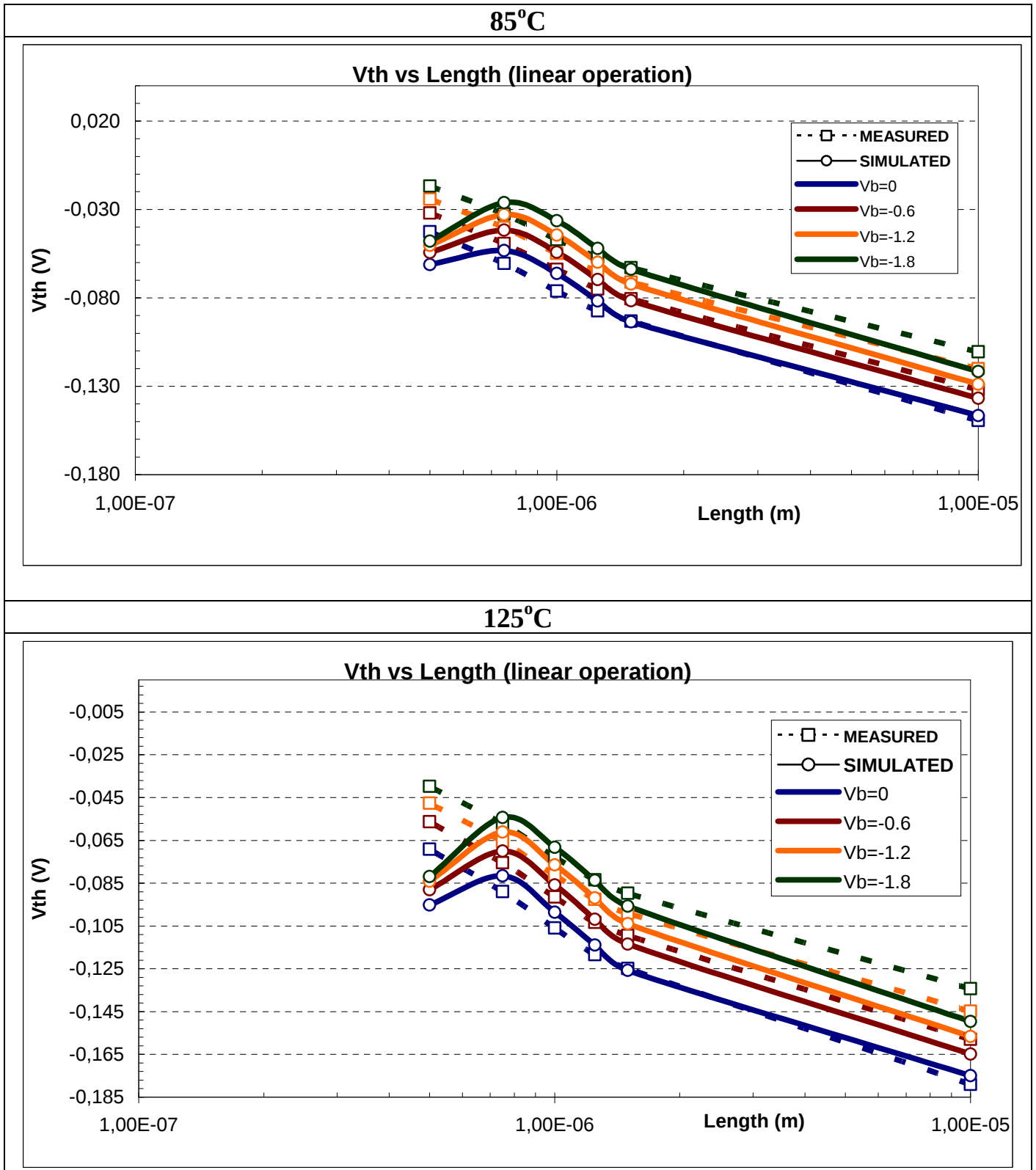
5.1.3 Παρουσίαση γραφικών για την ανάλυση των τρανζίστορ και επεξήγηση των γραφικών για την καλύτερη κατανόηση τους.

Στα παρακάτω κεφάλαια ακολουθούν οι γραφικές οι οποίες δημιουργήθηκαν για την ανάλυση των Zero-VT MOS τρανζίστορ και των Standard MOS τρανζίστορ. Για την καλύτερη κατανόηση των γραφικών παραστάσεων ακολουθεί μια περιγραφή. Στις παρακάτω γραφικές οι τιμές των μετρήσεων (measured) παρουσιάζονται με διακεκομμένη γραμμή ---□--- και οι προσομοιώσεις (simulated) με συνεχή γραμμή —○—. Ενώ με διαφορετικά χρώματα παρουσιάζονται οι διάφορες τιμές των V_b .

5.1.4 Παρουσίαση των αποτελεσμάτων της μελέτης για την τάση κατωφλίου V_{th} για τα Zero-VT MOSFET ως προς το μήκος καναλιού.

Στον παρακάτω πίνακα 5.1 παρουσιάζεται η γραφική της τάσης κατωφλίου V_{th} στη γραμμική περιοχή (linear operation) ως προς το μήκος καναλιού (length) για το **Zero-VT τρανζίστορ λεπτού οξειδίου** στους 25°C, 85°C και 125°C για διάφορες τιμές της τάσης V_b . Μαζί με τις μετρήσεις παρουσιάζονται και οι προσομοιώσεις.

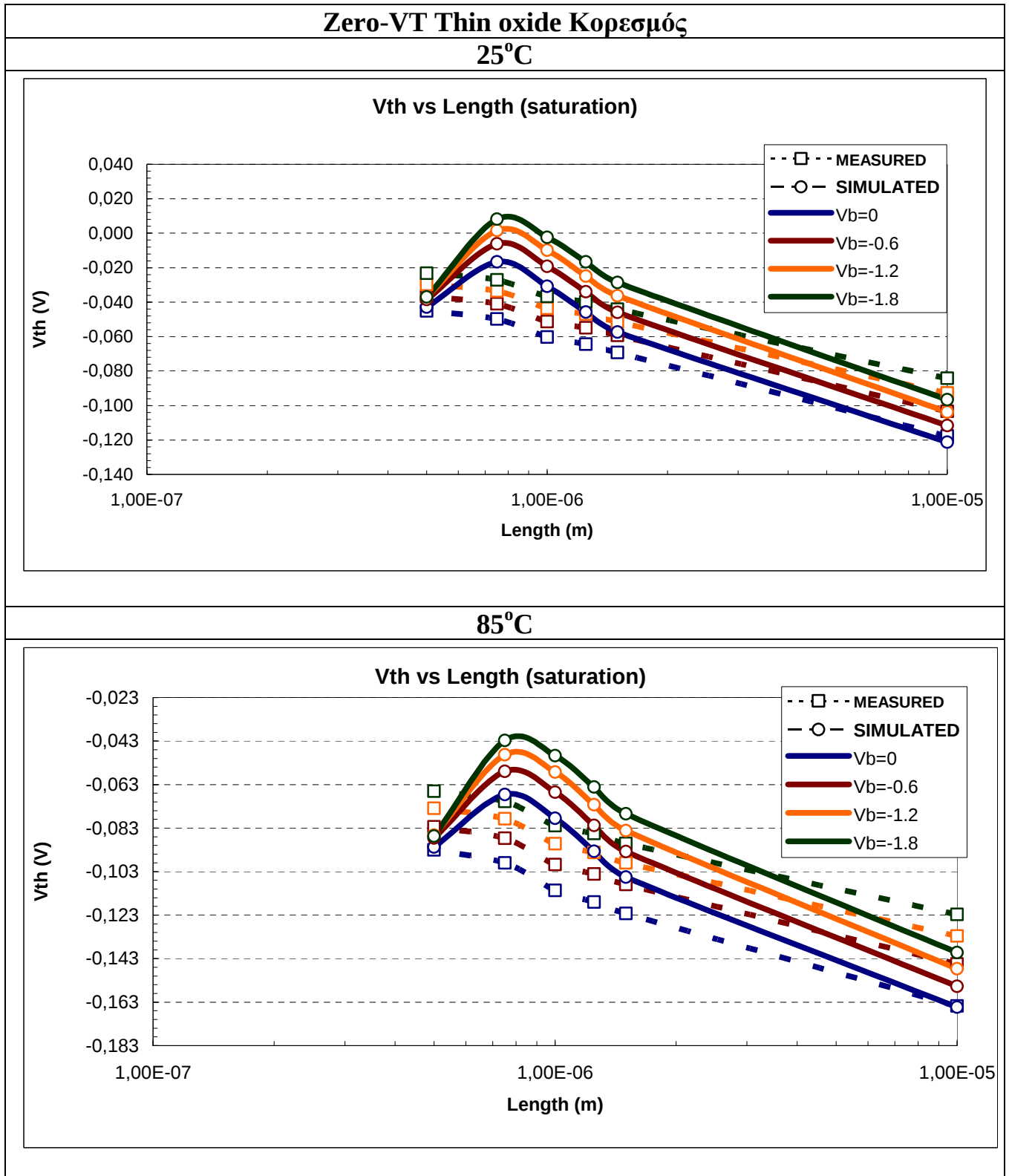


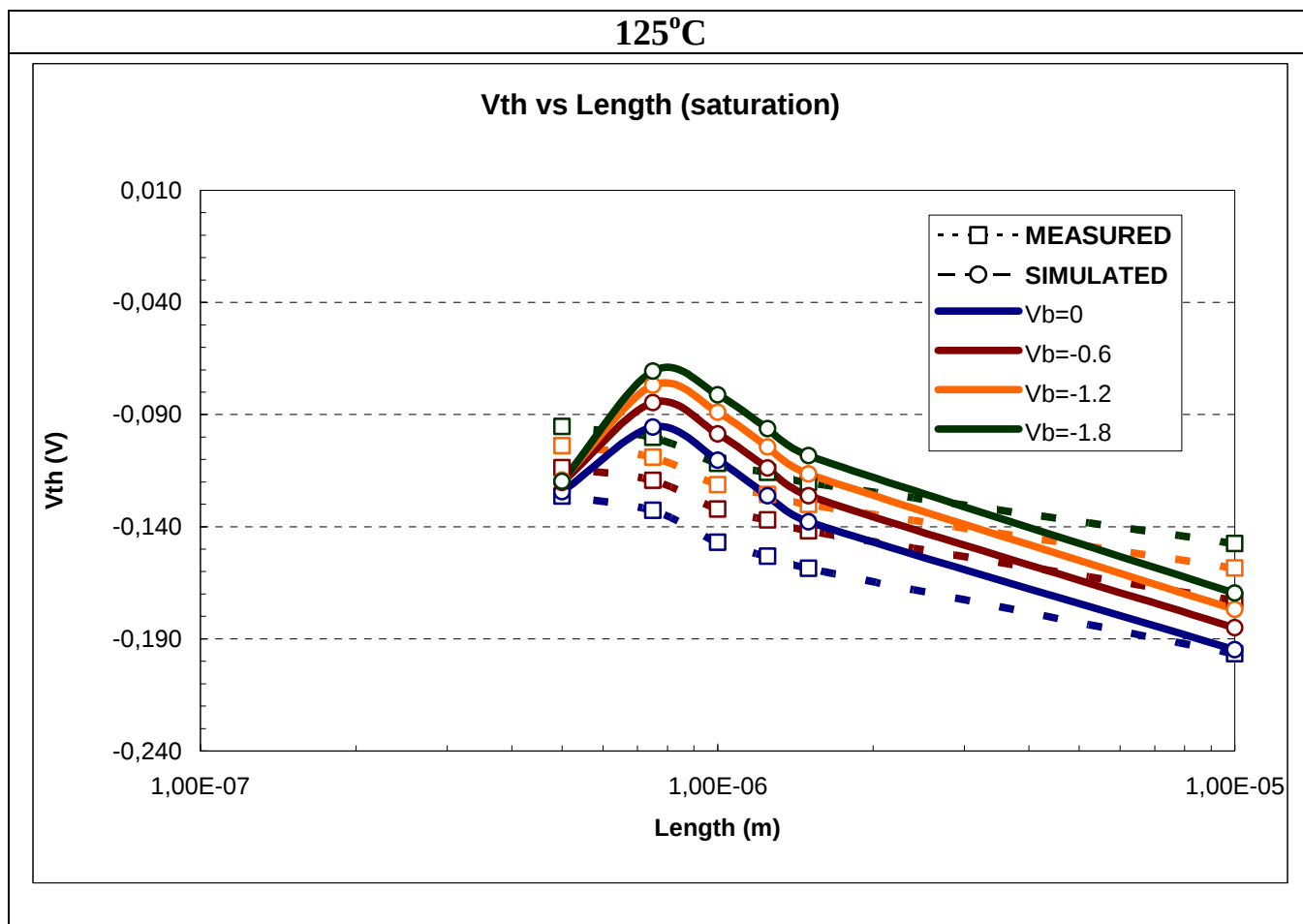


Πίνακας 5.1 Τάση κατωφλίου V_{th} στη γραμμική περιοχή για το τρανζίστορ Zero-VT λεπτού πάχους οξειδίου στη γραμμική περιοχή στους 25°C, 85°C και 125°C για διάφορες τιμές της τάσης

Από τις παραπάνω γραφικές παρατηρούμε ότι υπάρχει μια αρκετά καλή προσομοίωση του μοντέλου ως προς τα τρανζίστορ με μεγάλο μήκος καναλιού. Ενώ για τις διατάξεις με μικρό μήκος καναλιού παρατηρούμε μια απόκλιση

Στη συνέχεια στον πίνακα 5.2 παρουσιάζονται οι γραφικές για την τάση κατωφλίου του ίδιου τρανζίστορ **Zero-VT τρανζίστορ λεπτού οξειδίου** στον **κορεσμό** στους 25°C , 85°C , 125°C για διάφορες τιμές της τάσης V_b .





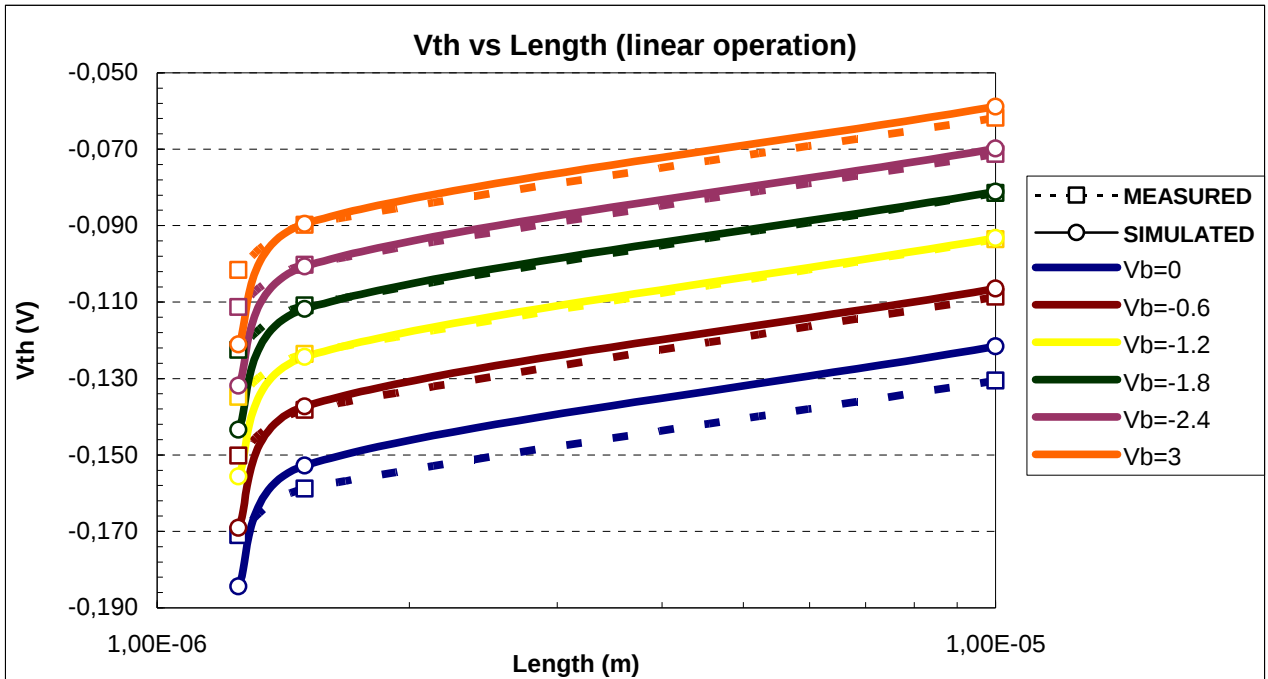
Πίνακας 5.2 Τάση κατωφλίου V_{th} στη περιοχή κορεσμού, για διάφορες τιμές της τάσης V_b , για το τρανζίστορ Zero-VT με λεπτό πάχους οξειδίου στους 25°C, 85°C και 125°C.

Από τις παραπάνω γραφικές της τάσης κατωφλίου V_{th} είναι φανερό ότι για μεγάλο μήκος καναλιού η τάση κατωφλίου έχει αρνητική τιμή και όσο αυξάνεται το μήκος καναλιού L τόσο μειώνεται κατά απόλυτη τιμή η τάση κατωφλίου, ιδιαίτερα για τρανζίστορ με μικρό μήκος καναλιού έχουμε την τάση V_{th} πολύ κοντά στο μηδέν. Επίσης παρατηρείται ότι για αύξηση της τάσης V_b έχουμε και αύξηση της V_{th} κατά 0.01 V για όλες σχεδόν τις γεωμετρίες. Σε επόμενο κεφάλαιο θα συγκριθεί η τάση κατωφλίου για τα Standard MOS και τα Zero-VT MOS και θα γίνει περισσότερο εμφανές το πλεονέκτημα των Zero-VT ως προς την τάση κατωφλίου.

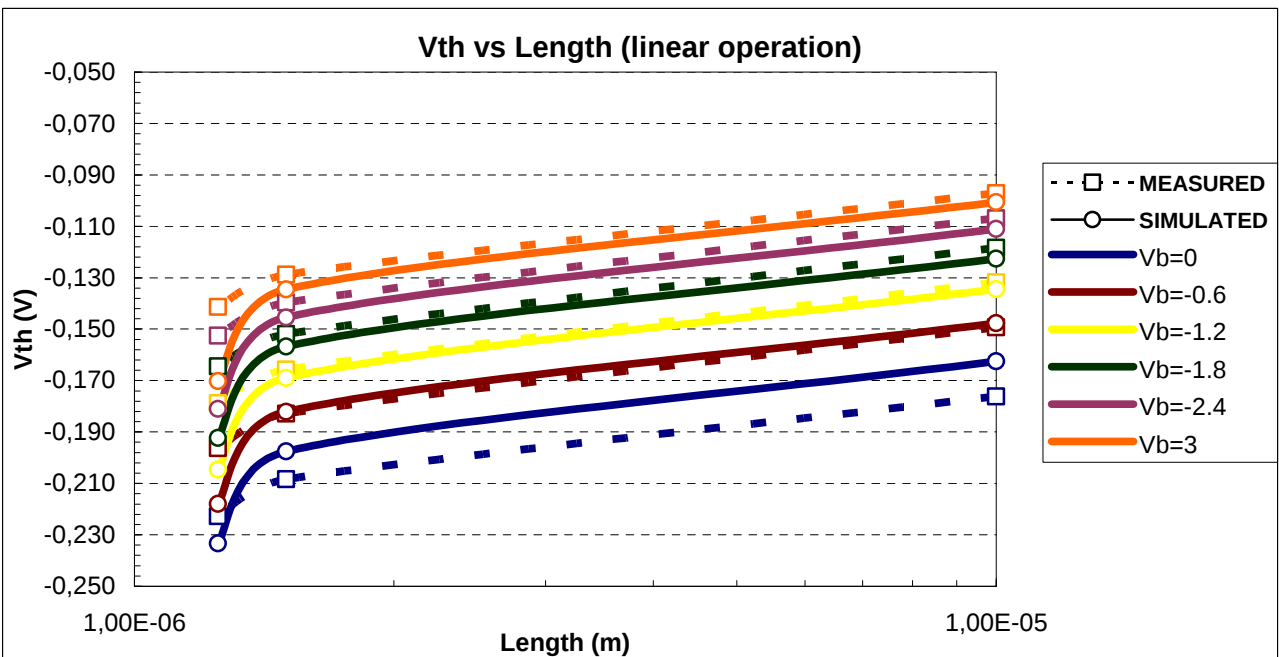
Παρακάτω θα παρουσιαστούν τα αντίστοιχα σχήματα για τα **Zero-VT MOSFET** με **μεγάλο πάχος οξειδίου** (thick oxide), στον πίνακα 5.3 παρουσιάζεται ότι αφορά την γραμμική περιοχή και στον πίνακα 5.4 παρουσιάζεται η **περιοχή κορεσμού**.

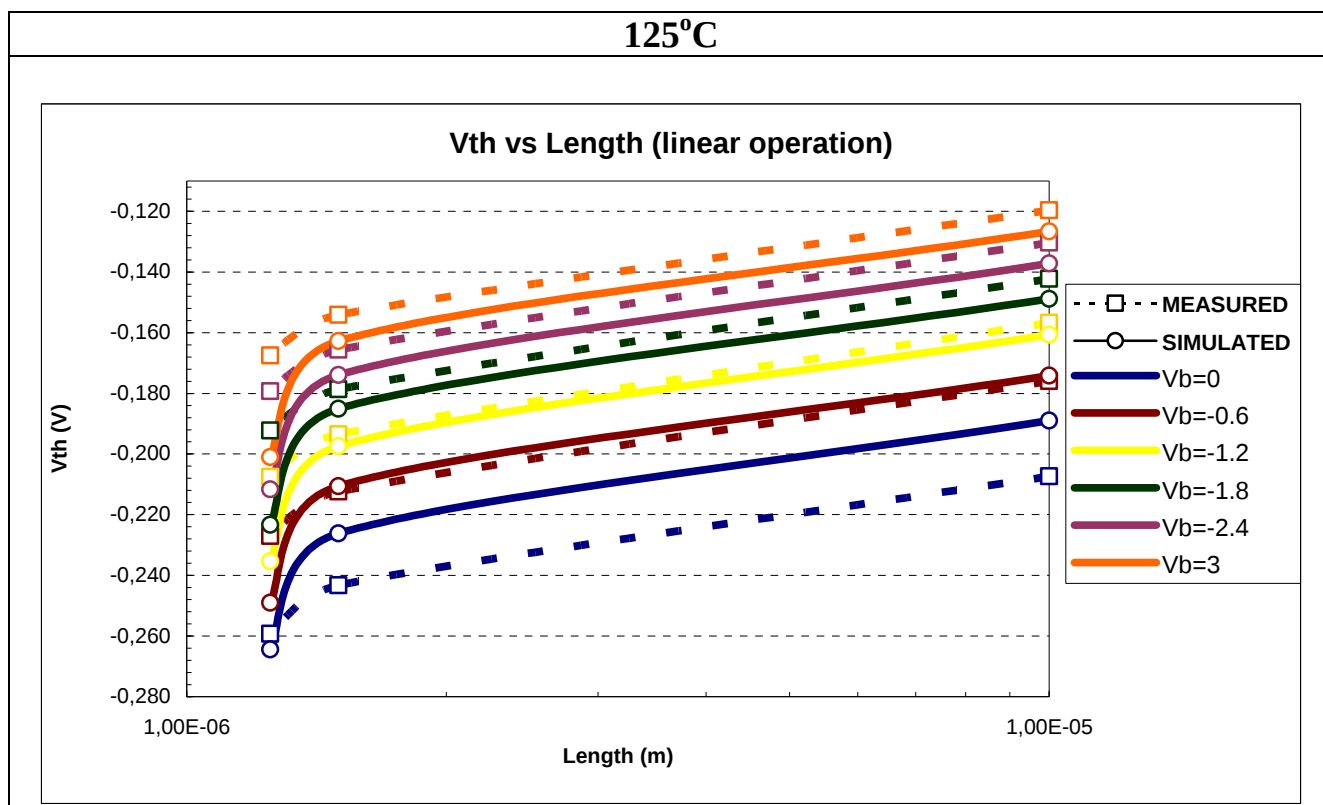
Zero-VT MOSFET Thick oxide Γραμμική περιοχή

25°C



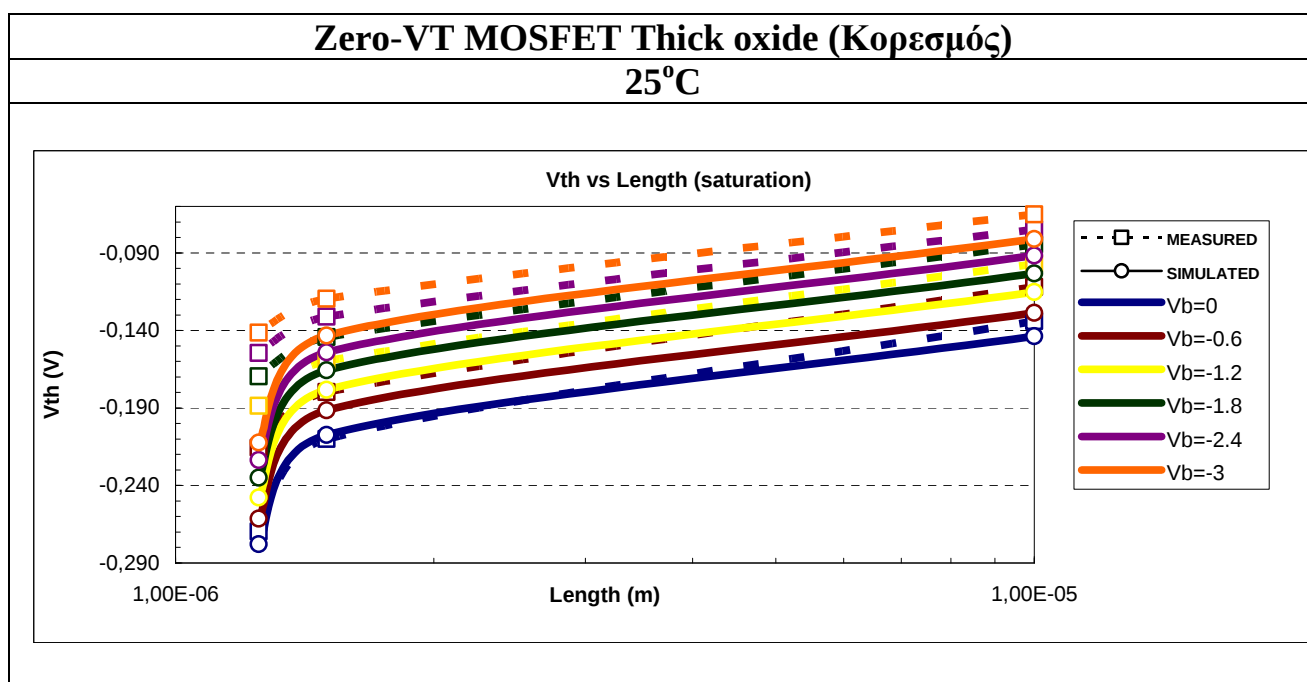
85°C

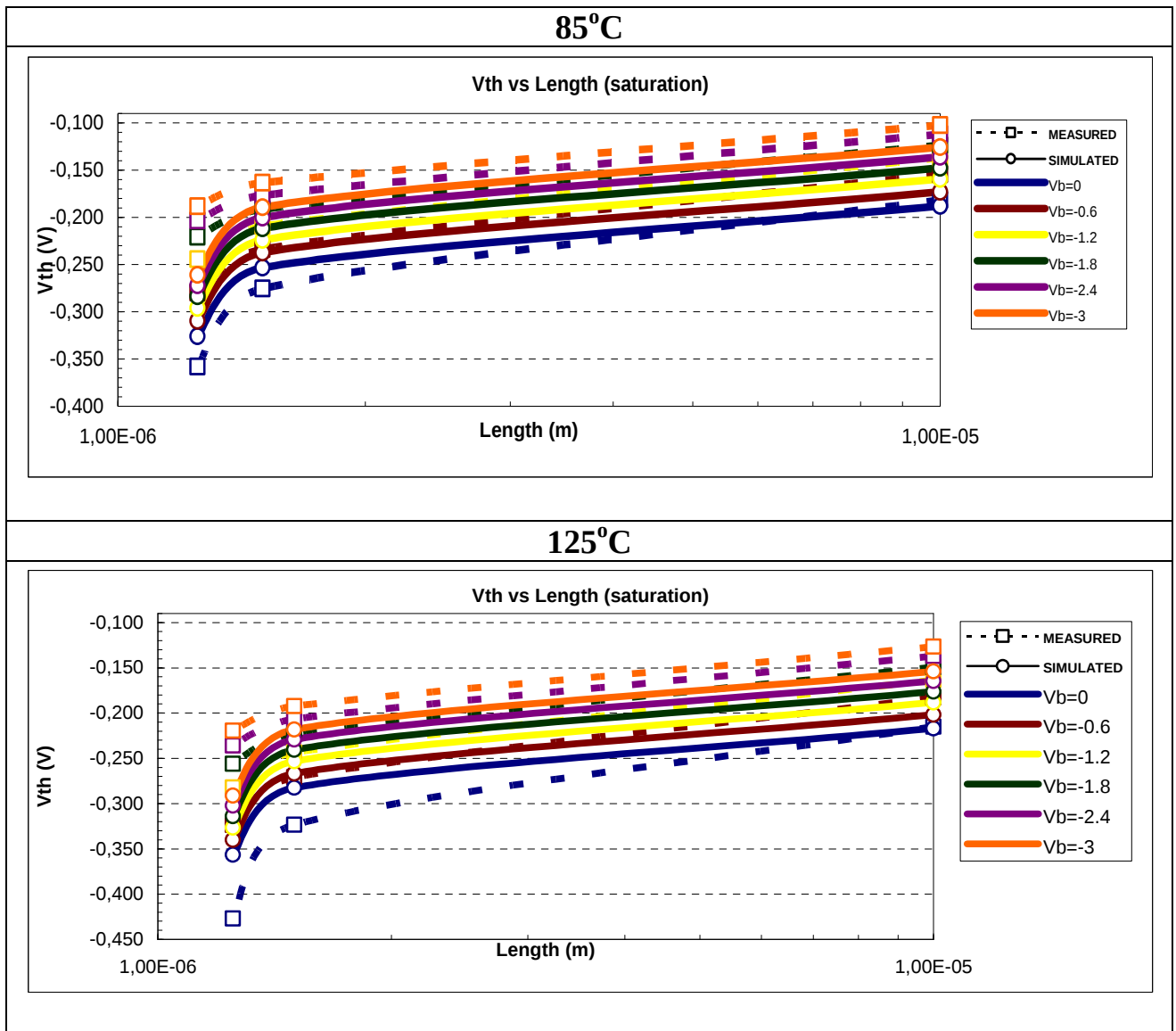




Πίνακας 5.3 Τάση κατωφλίου V_{th} στη γραμμική περιοχή, για διάφορες τιμές της τάσης V_b , για το τρανζίστορ Zero-VT με μεγάλο πάχος οξειδίου στους 25°C, 85°C και 125°C.

Στον πίνακα 5.4 παρουσιάζονται οι γραφικές της τάσης κατωφλίου V_{th} ως προς το μήκος, για διάφορες τιμές της τάσης V_b , για την **περιοχή κορεσμού**, στα **Zero-VT MOSFET με μεγάλο πάχος οξειδίου** στις θερμοκρασίες 25°C, 85°C και 125°C.





Πίνακας 5.4 Τάση κατωφλίου V_{th} στη περιοχή κορεσμού, για διάφορες τιμές της τάσης V_b , για το τρανζίστορ Zero-VT με μεγάλο πάχος οξειδίου στους 25°C, 85°C και 125°C.

Θα πρέπει να επισημάνουμε ότι η προσομοίωση για τα Zero-VT έγινε για τρία διαφορετικά μήκη καναλιού 10μm, 1.5μm και 1.25μm. Η προσομοίωση έγινε μόνο για αυτά τα μήκη καναλιού για το λόγο ότι όταν έχουμε μεγάλο πάχος οξειδίου όσο μικρότερο γίνεται το μήκος του καναλιού τόσο δυσκολότερη είναι και η προσομοίωση του. Έτσι για το λόγο αυτό επιλέχθηκαν μόνο αυτά τα μήκη καναλιού. Επίσης παρατηρούμε ότι για μεγάλο πάχος οξειδίου η τάση V_{th} είναι αρνητική και αυξάνεται κατά απόλυτη τιμή με την μείωση του μήκους καναλιού L ενώ στα τα Zero-VT MOS τρανζίστορ μειώνεται κατά απόλυτη τιμή με την μείωση του μήκους καναλιού

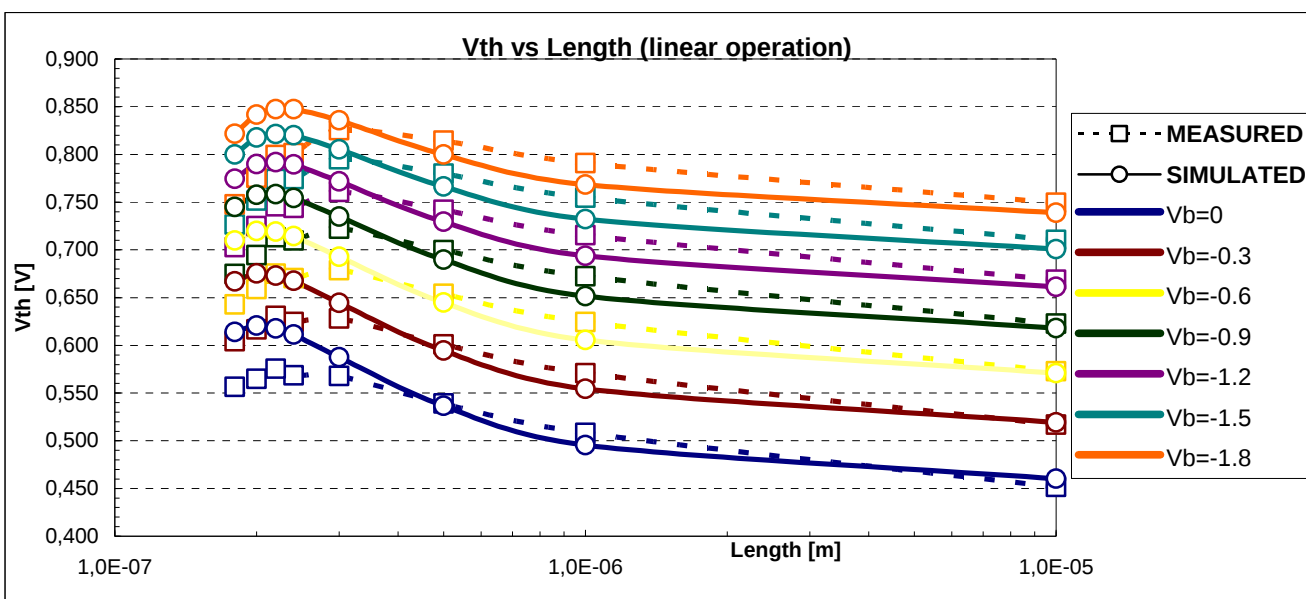
5.1.5 Παρουσίαση των αποτελεσμάτων της μελέτης για την τάση κατωφλίου V_{th} για τα Standard MOSFET (συμβατικά τρανζίστορ) ως προς το μήκος καναλιού.

5.1.5.1 Standard τρανζίστορ NMOS

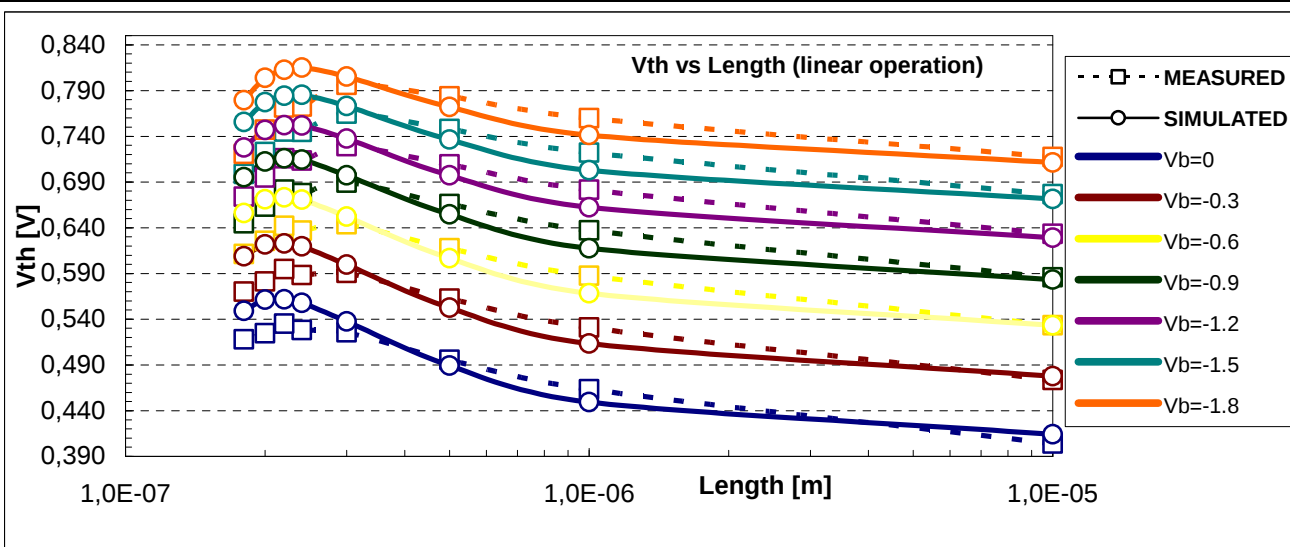
Στον πίνακα 5.5 παρουσιάζονται οι γραφικές της τάσης κατωφλίου V_{th} ως προς το μήκος καναλιού για διάφορες τιμές της τάσης V_b , στη γραμμική περιοχή, για τα **Standard nMOS τρανζίστορ** (συμβατικά τρανζίστορ) με λεπτό πάχος οξειδίου στους 25°C, 85°C και 125°C.

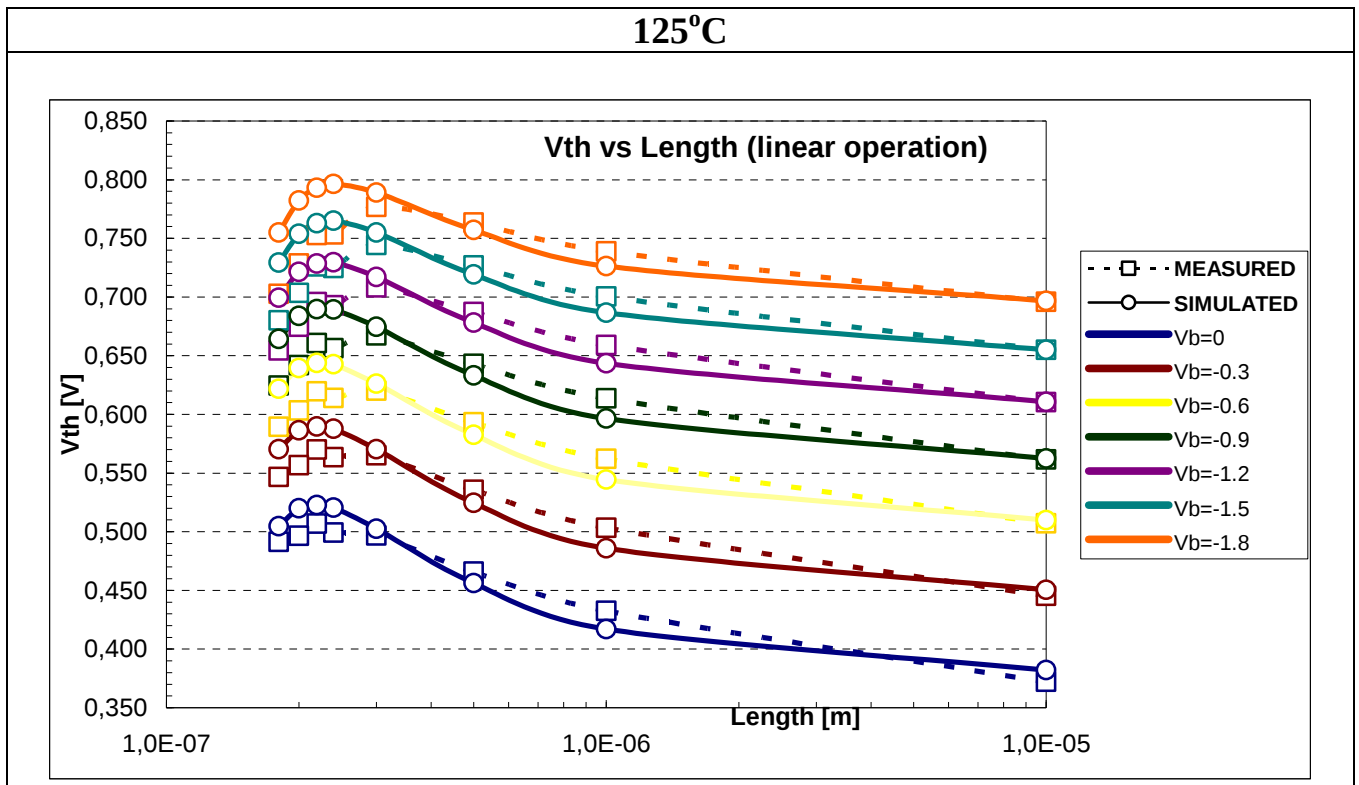
Standard NMOS Thin oxide Κορεσμός

25°C



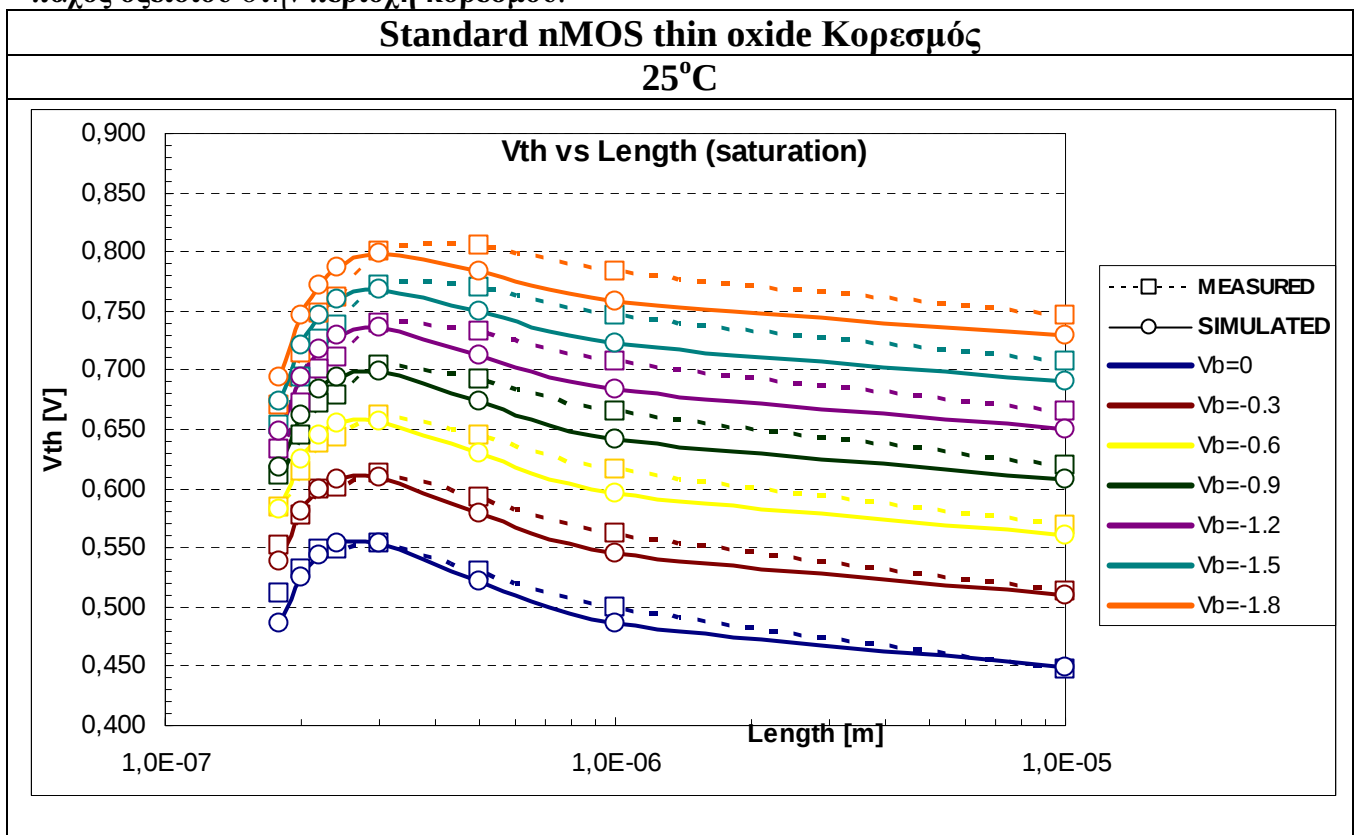
85°C

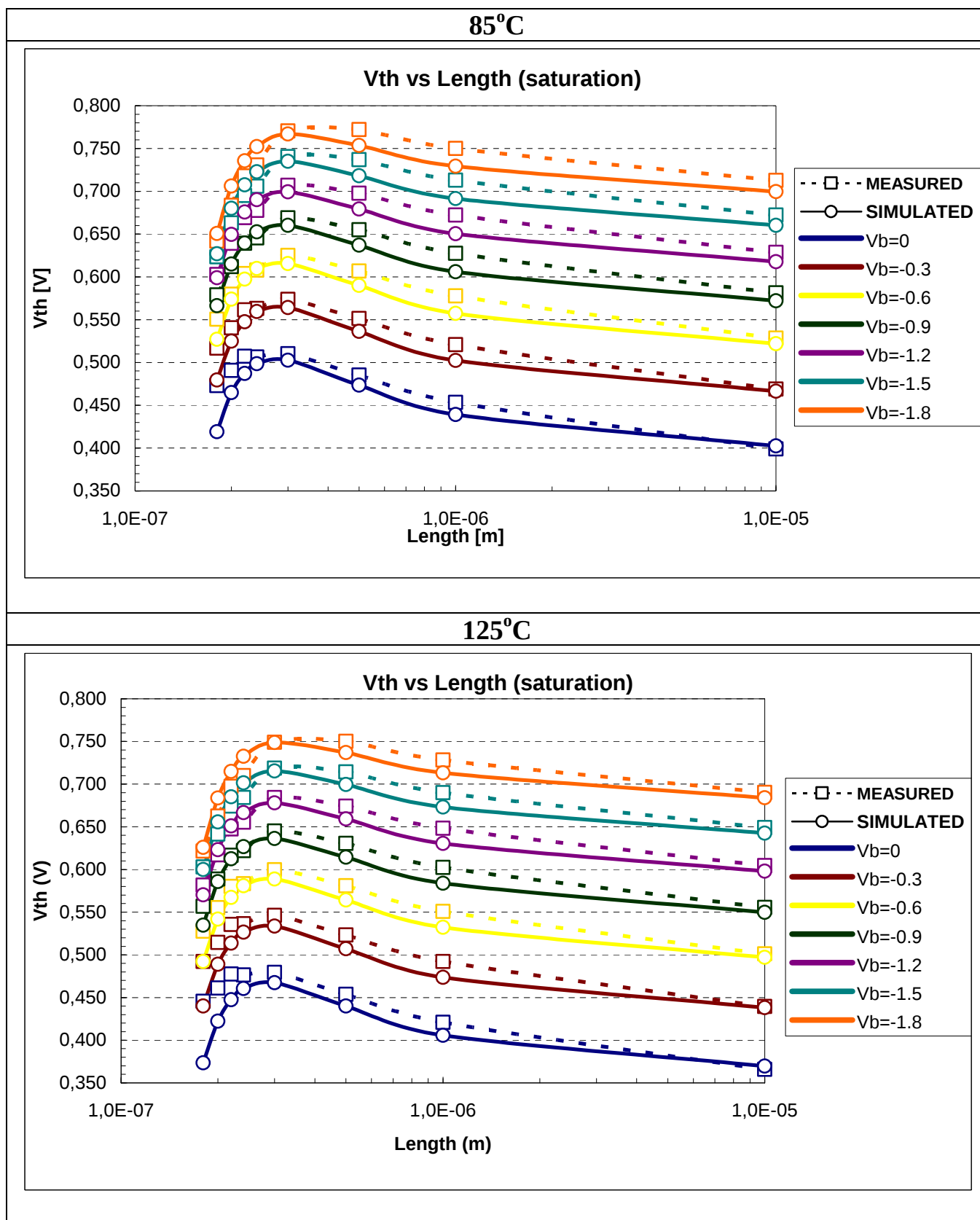




Πίνακας 5.5 Τάση κατωφλίου V_{th} στη γραμμική περιοχή, για διάφορες τιμές της τάσης V_b , για Standard nMOS με λεπτό πάχος οξειδίου στους 25°C, 85°C και 125°C.

Στον πίνακα 5.6 παρουσιάζονται οι αντίστοιχες γραφικές για το Standard MOSFET με **λεπτό πάχος οξειδίου** στην περιοχή κορεσμού.

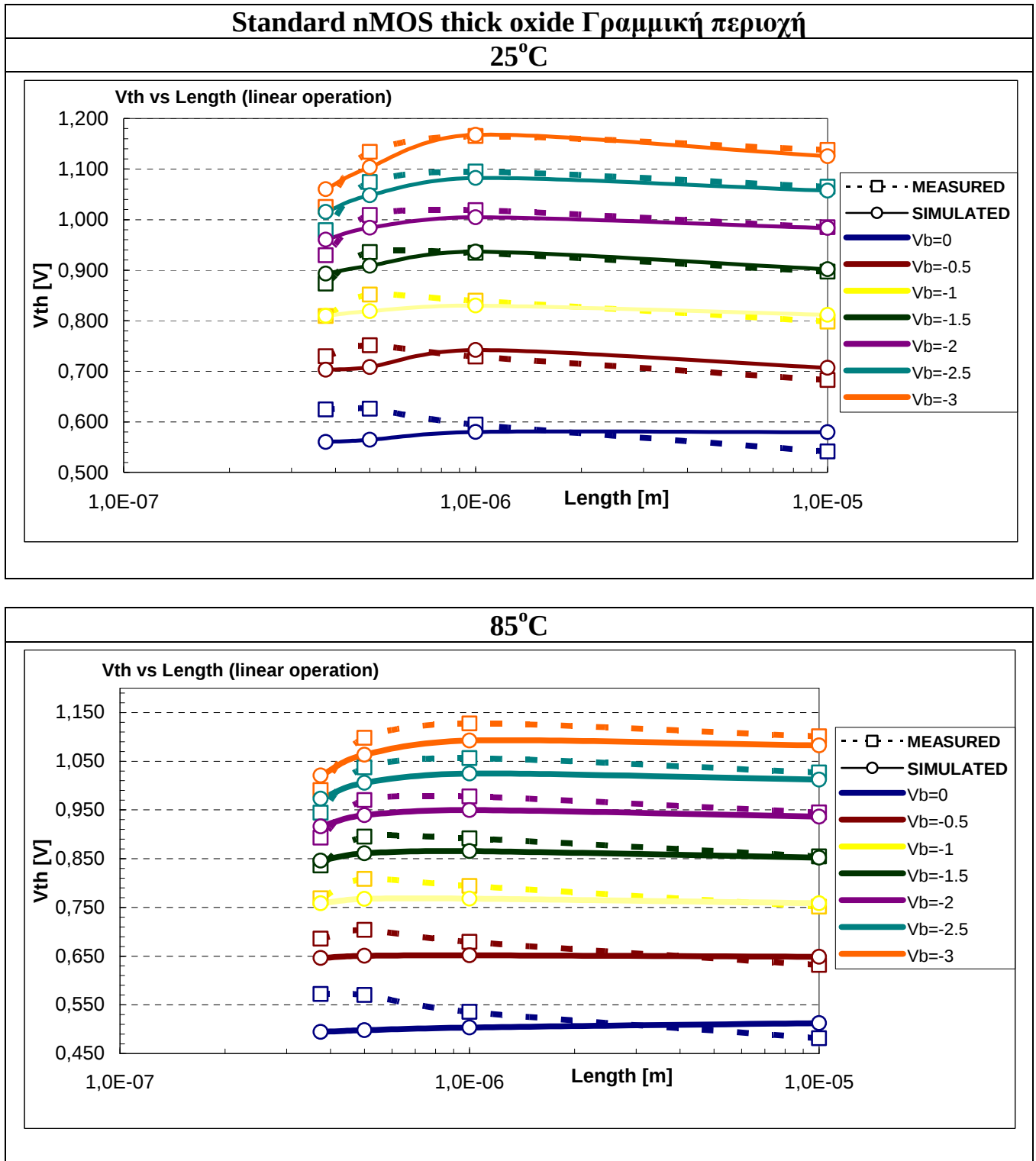


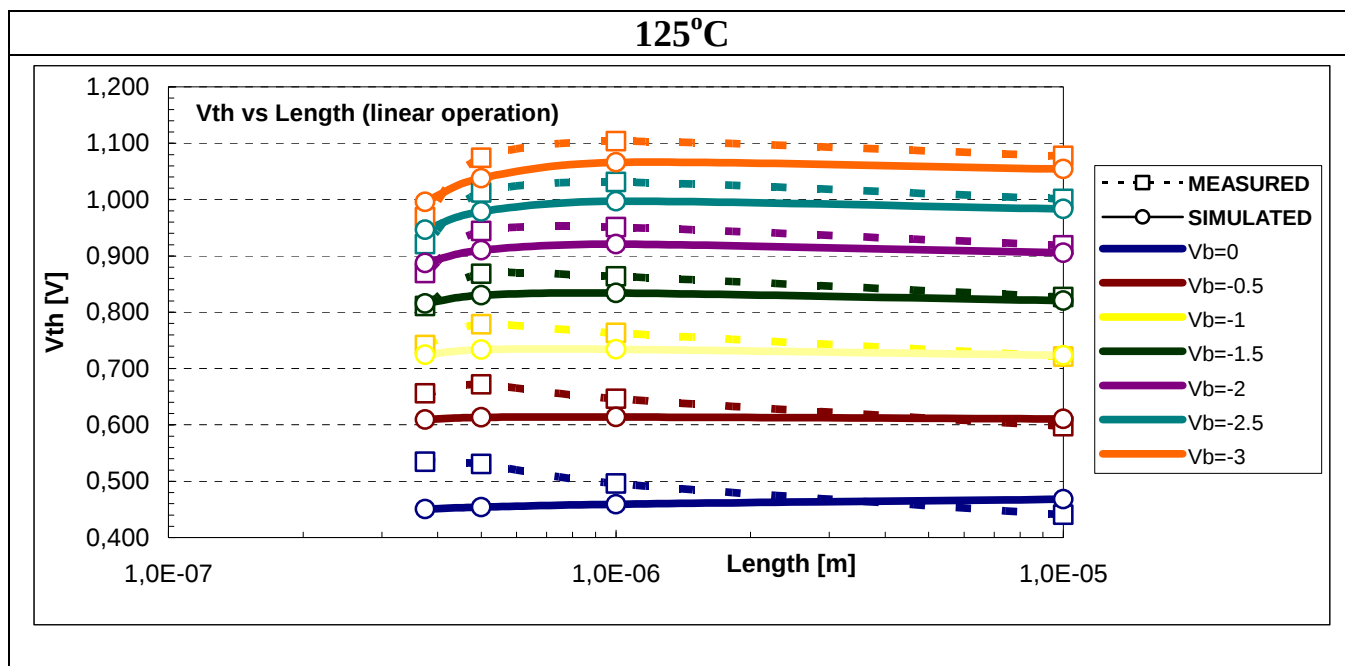


Πίνακας 5.6 Τάση κατωφλίου V_{th} στην περιοχή κορεσμού, για διάφορες τιμές της τάσης V_b , για Standard nMOS με λεπτό πάχος οξειδίου στους 25°C, 85°C και 125°C.

Από τις γραφικές της V_{th} για τα Standard MOS με λεπτό πάχος οξειδίου βλέπουμε ότι έχουμε μια αρκετά καλή προσομοίωση από το μοντέλο και για τις τρεις θερμοκρασίες.

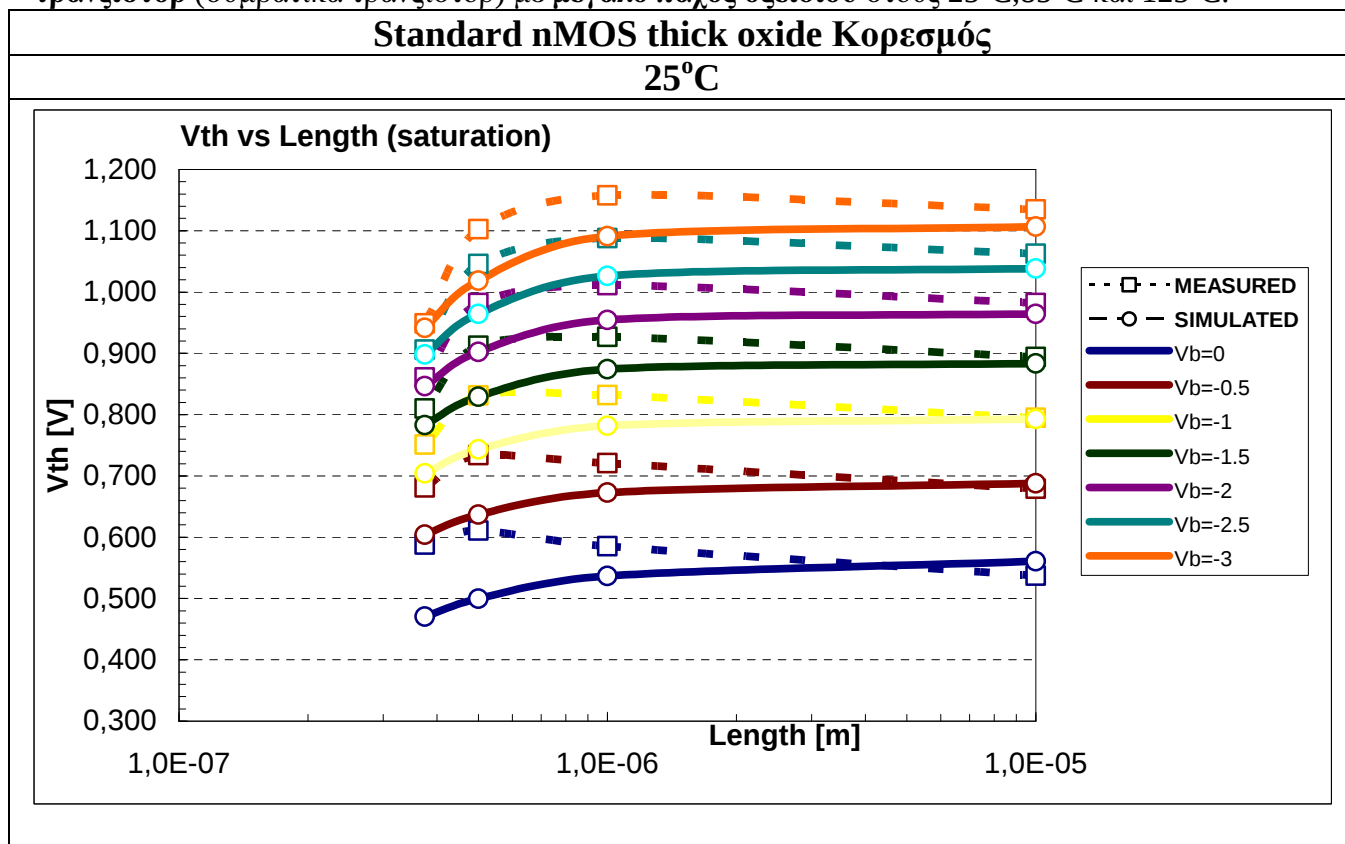
Στον πίνακα 5.7 παρουσιάζονται οι γραφικές της τάσης κατωφλίου V_{th} ως προς το μήκος καναλιού για διάφορες τιμές της τάσης V_b , στη γραμμική περιοχή, για τα **Standard nMOS τρανζίστορ** (συμβατικά τρανζίστορ) με μεγάλο πάχος οξειδίου στους 25°C, 85°C και 125°C.

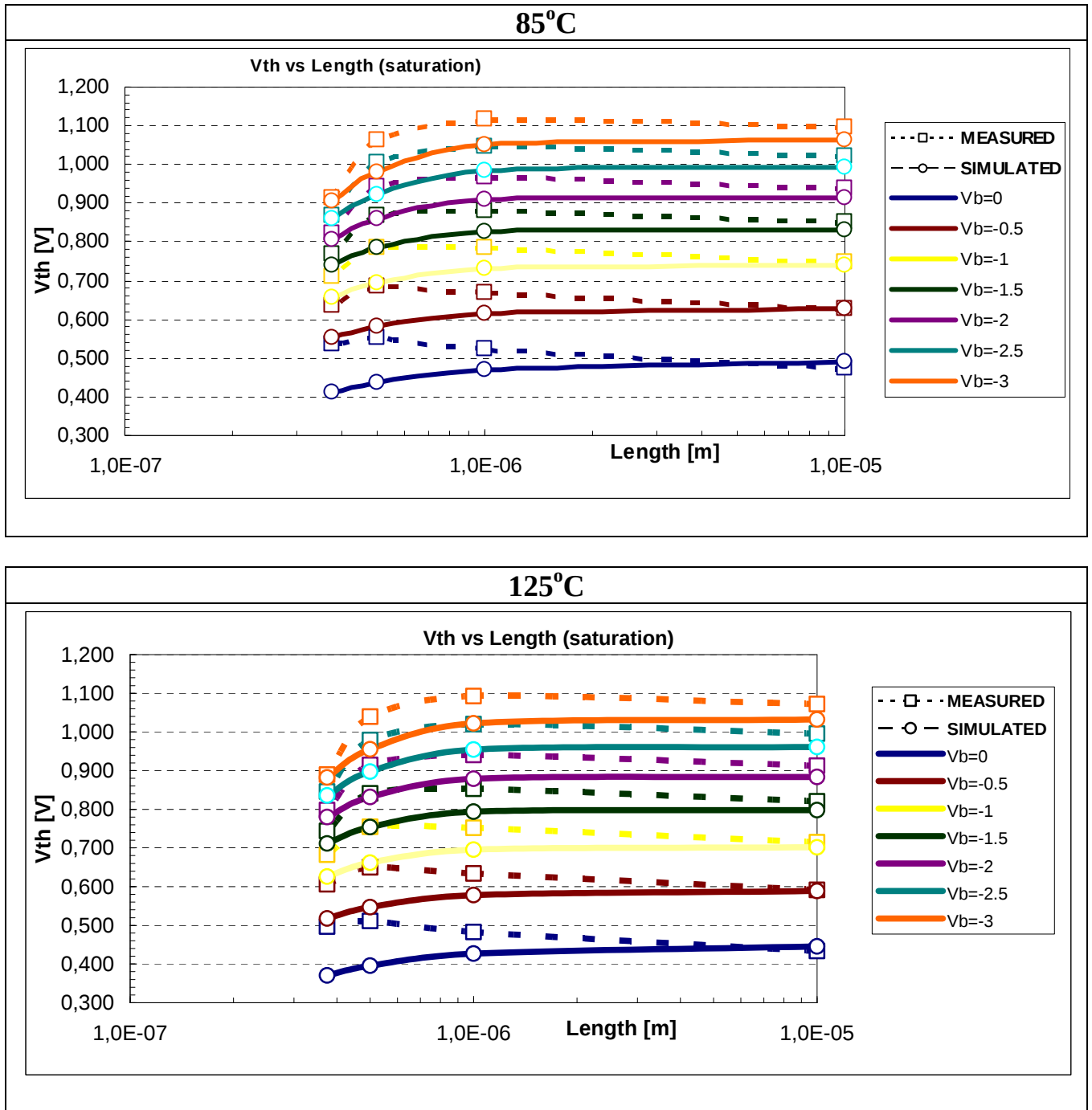




Πίνακας 5.7 Τάση κατωφλίου V_{th} στην περιοχή κορεσμού, για διάφορες τιμές της τάσης V_b , για Standard nMOS με λεπτό πάχος οξειδίου στους 25°C, 85°C και 125°C.

Στον πίνακα 5.8 παρουσιάζονται οι γραφικές της τάσης κατωφλίου V_{th} ως προς το μήκος καναλιού για διάφορες τιμές της τάσης V_b , στη περιοχή κορεσμού, για τα **Standard nMOS τρανζίστορ** (συμβατικά τρανζίστορ) με **μεγάλο πάχος οξειδίου** στους 25°C, 85°C και 125°C.





Πίνακας 5.8 Τάση κατωφλίου V_{th} στην περιοχή κορεσμού, για διάφορες τιμές της τάσης V_b , για Standard nMOS με μεγάλο πάχος οξειδίου στους 25°C, 85°C και 125°C.

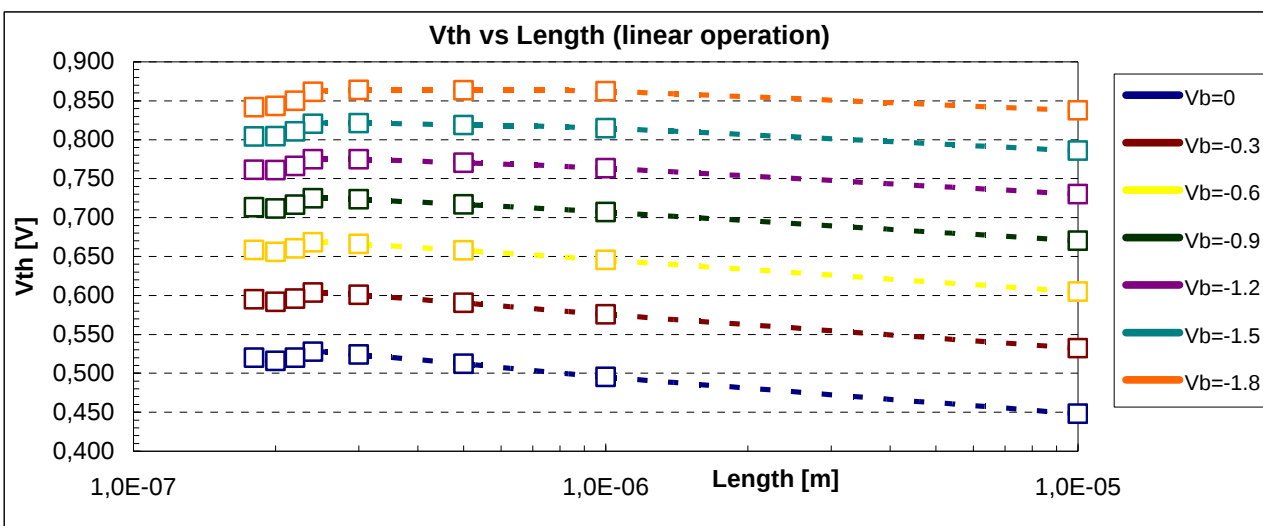
Όπως έγινε στα Zero-VT τρανζίστορ με μεγάλο πάχος οξειδίου έτσι και για τα Standard nMOS τρανζίστορ έγινε προσομοίωση μόνο για τέσσερα μήκη καναλιού 10μm, 1μm, 0.5μm και 0.375μm. Με σκοπό να έχουμε όσο το δυνατόν καλύτερα αποτελέσματα. Ο λόγος που έγινε χρήση μόνο αυτών των μηκών είναι ο ίδιος που περιγράψαμε παραπάνω: Ότι όταν έχουμε μεγάλο πάχος οξειδίου όσο μικρότερο γίνεται το μήκος του καναλιού τόσο δυσκολότερη είναι και η προσομοίωση του.

5.1.5.2 Standard τρανζίστορ PMOS

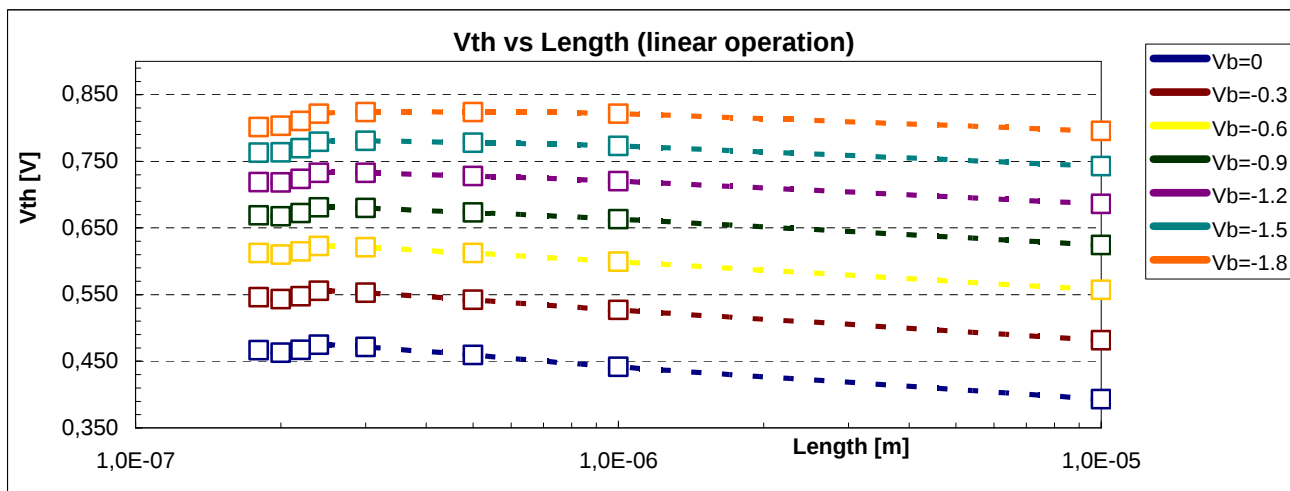
Στον πίνακα 5.9 παρουσιάζονται οι γραφικές της τάσης κατωφλίου V_{th} ως προς το μήκος καναλιού για διάφορες τιμές της τάσης V_b , **στη γραμμική περιοχή**, για τα **Standard pMOS τρανζίστορ** (συμβατικά τρανζίστορ) με **λεπτό πάχος οξειδίου** στους 25°C, 85°C και 125°C.

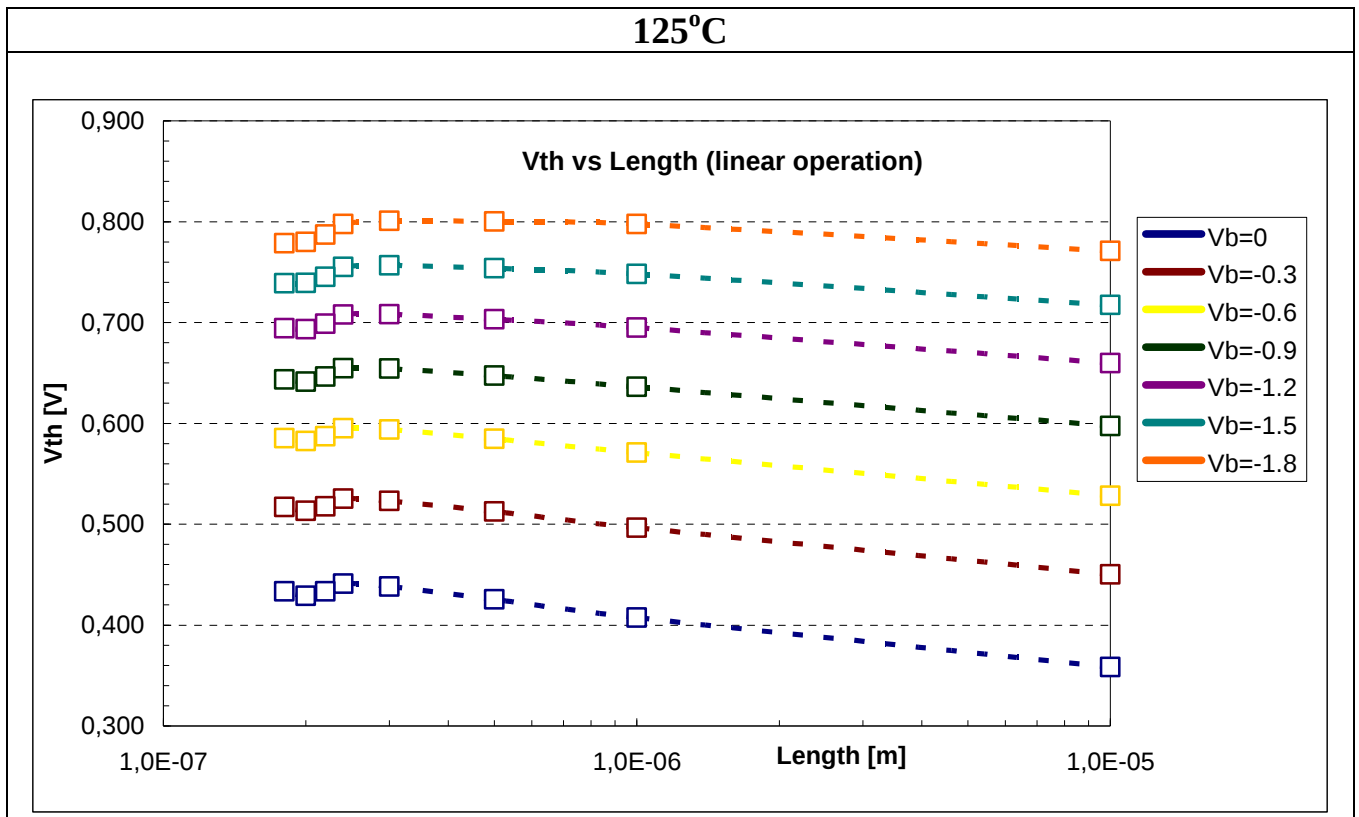
Standard pMOS Thin oxide Κορεσμός

25°C



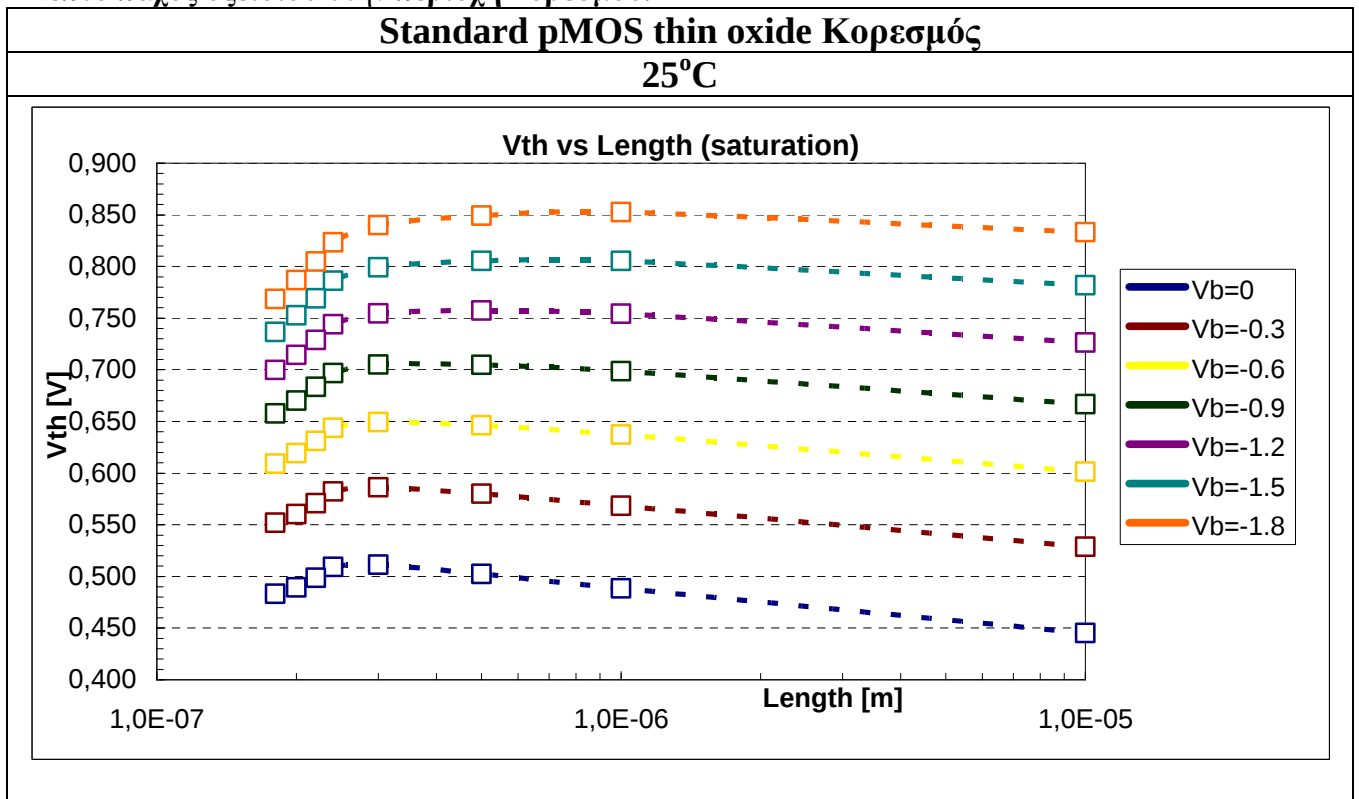
85°C

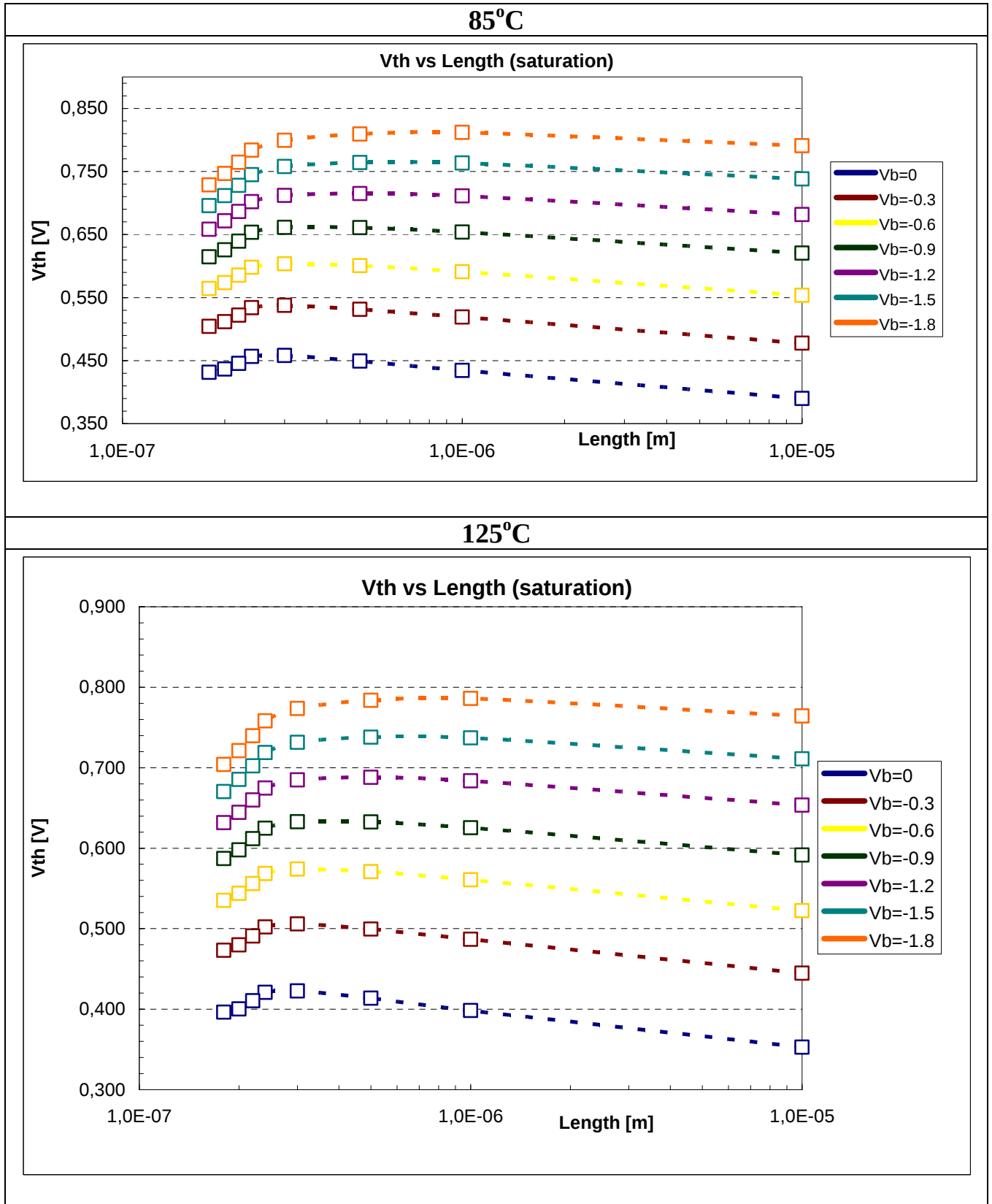




Πίνακας 5.9 Τάση κατωφλίου V_{th} στη γραμμική περιοχή, για διάφορες τιμές της τάσης V_b , για Standard pMOS με λεπτό πάχους οξειδίου στους 25°C, 85°C και 125°C.

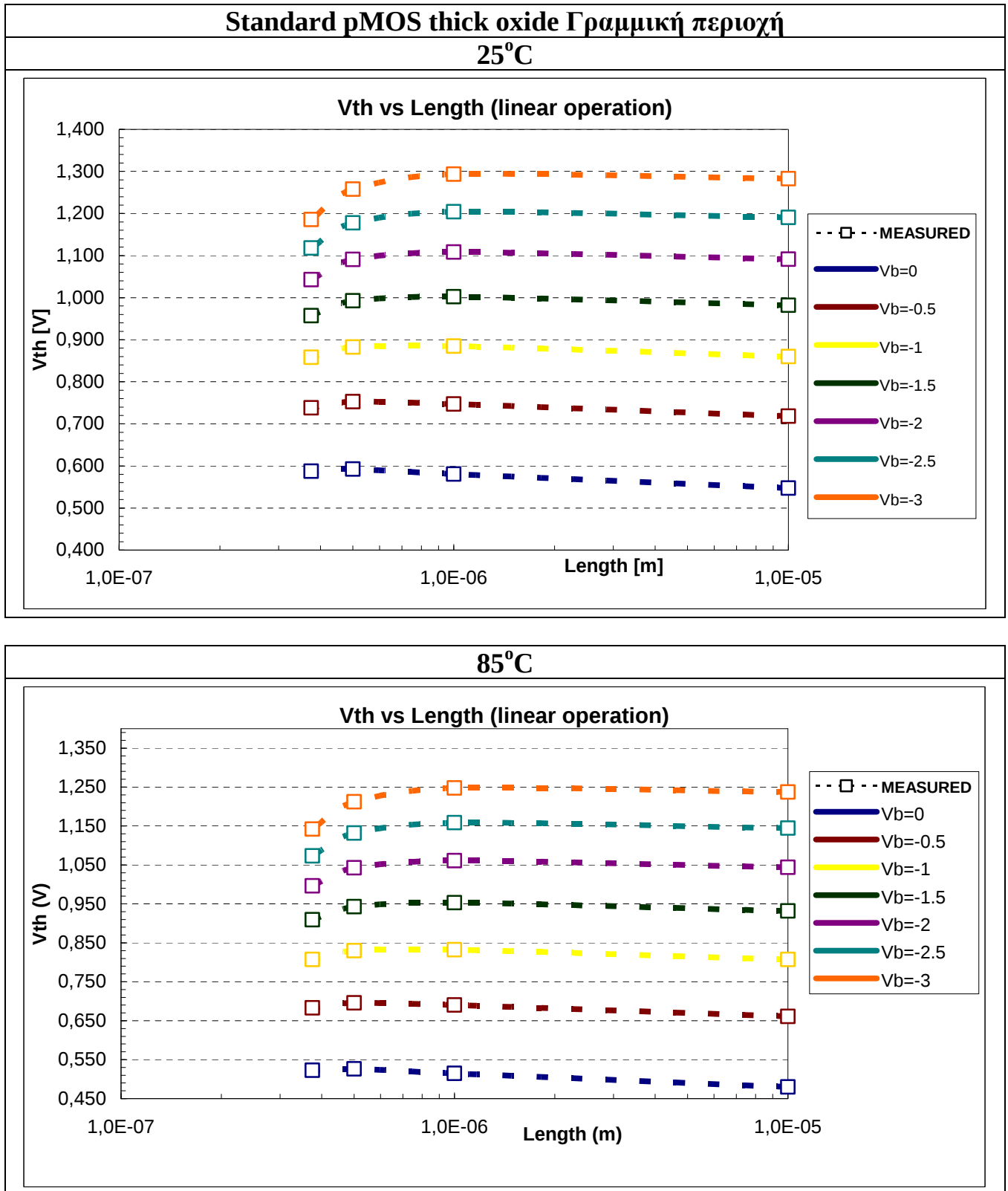
Στον πίνακα 5.10 παρουσιάζονται οι αντίστοιχες γραφικές για το Standard MOSFET με λεπτό πάχος οξειδίου στην περιοχή κορεσμού.

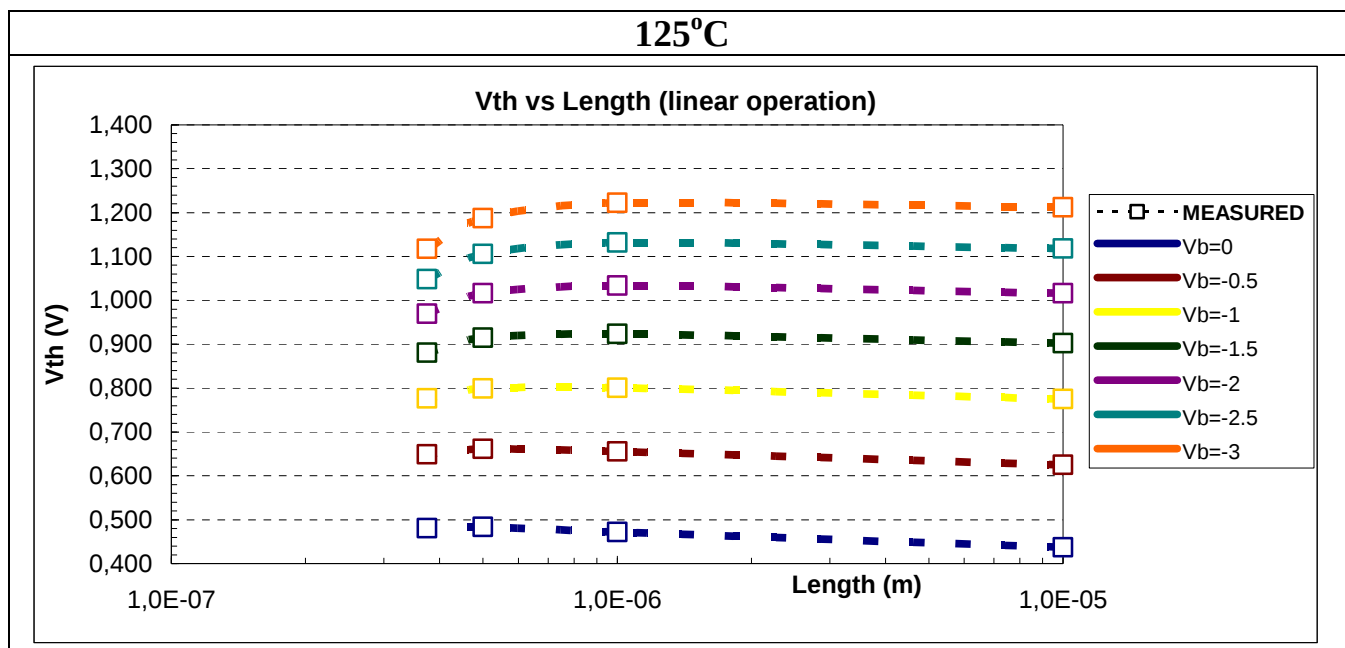




Πίνακας 5.10 Τάση κατωφλίου V_{th} στην περιοχή κορεσμού, για διάφορες τιμές της τάσης V_b , για Standard pMOS με λεπτό πάχους οξειδίου στους 25°C, 85°C και 125°C.

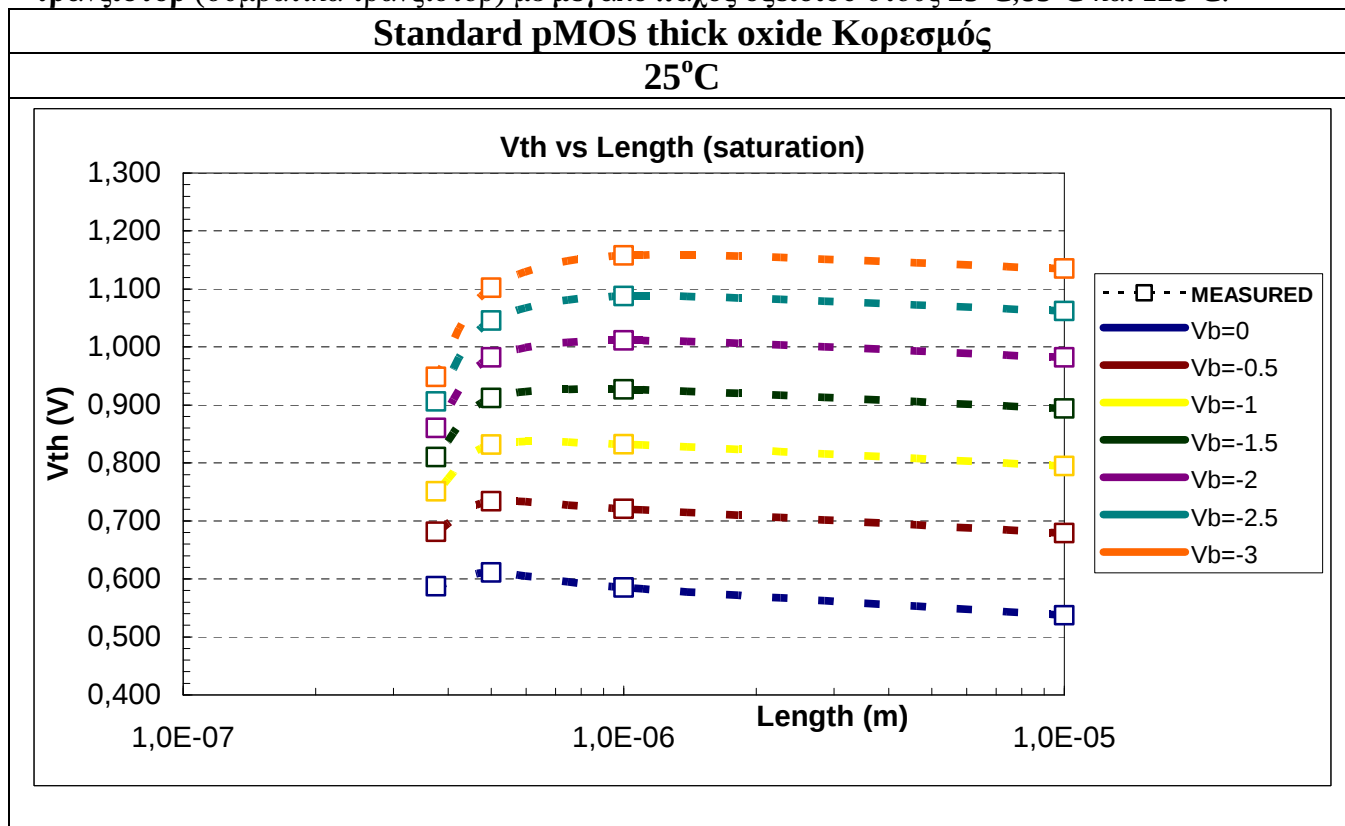
Στον πίνακα 5.11 παρουσιάζονται οι γραφικές της τάσης κατωφλίου V_{th} ως προς το μήκος καναλιού για διάφορες τιμές της τάσης V_b , στη γραμμική περιοχή, για τα **Standard pMOS τρανζίστορ** (συμβατικά τρανζίστορ) με μεγάλο πάχος οξειδίου στους 25°C, 85°C και 125°C.

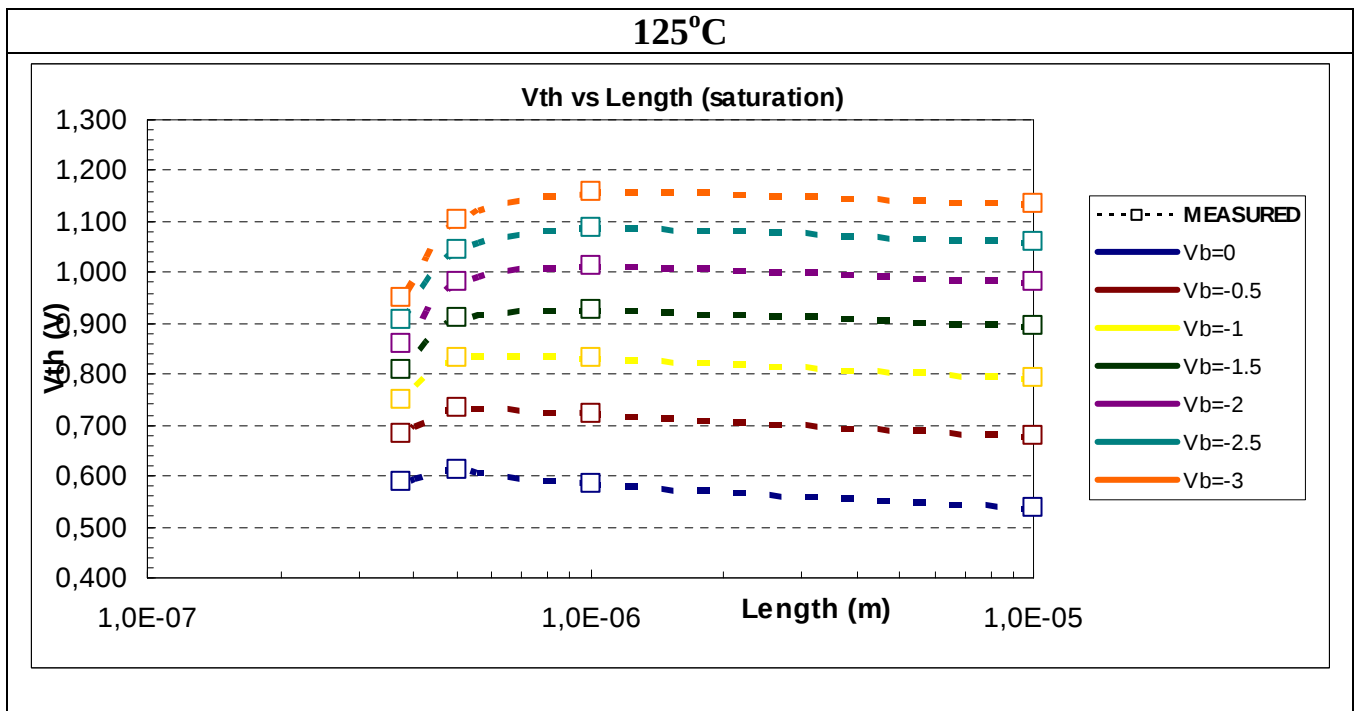
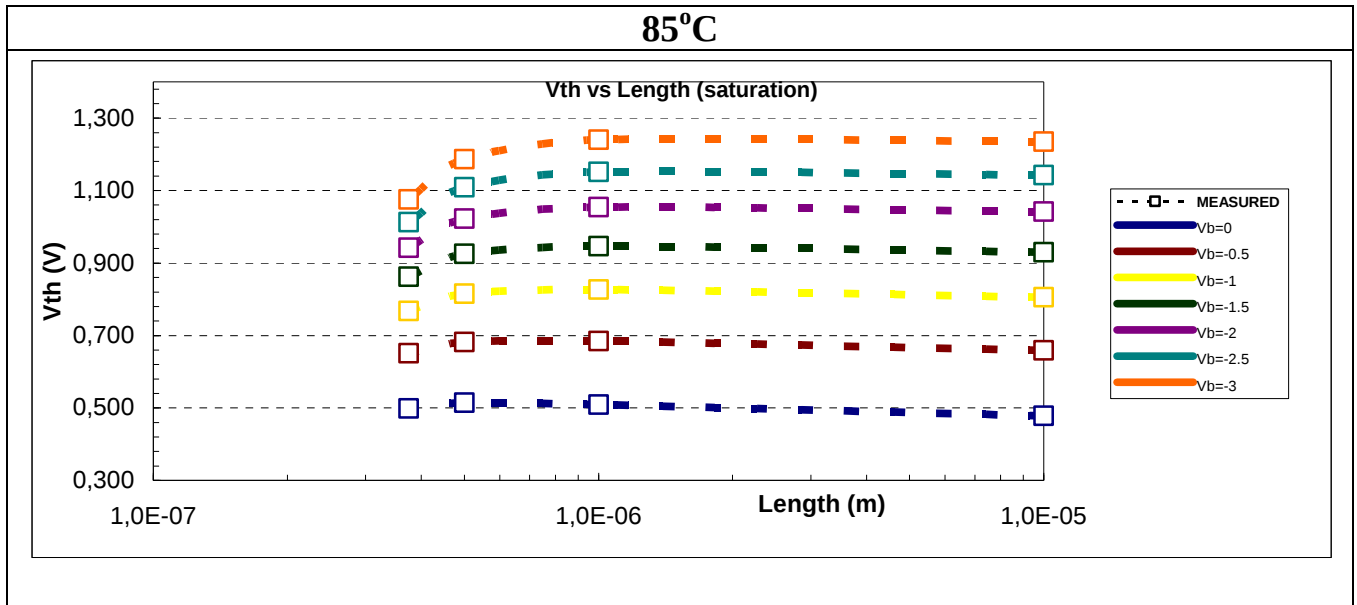




Πίνακας 5.11 Τάση κατωφλίου V_{th} στην περιοχή κορεσμού, για διάφορες τιμές της τάσης V_b , για Standard pMOS με λεπτό πάχος οξειδίου στους 25°C, 85°C και 125°C.

Στον πίνακα 5.12 παρουσιάζονται οι γραφικές της τάσης κατωφλίου V_{th} ως προς το μήκος καναλιού για διάφορες τιμές της τάσης V_b , στη **περιοχή κορεσμού**, για τα **Standard pMOS τρανζίστορ** (συμβατικά τρανζίστορ) με **μεγάλο πάχος οξειδίου** στους 25°C, 85°C και 125°C.





Πίνακας 5.12 Τάση κατωφλίου V_{th} στην περιοχή κορεσμού, για διάφορες τιμές της τάσης V_b , για Standard pMOS με μεγάλο πάχος οξειδίου στους 25°C, 85°C και 125°C.

5.1.5.3 Παρατηρήσεις-Συμπεράσματα για την εξάρτηση της τάσης κατωφλίου V_{th} ως προς το μήκος καναλιού

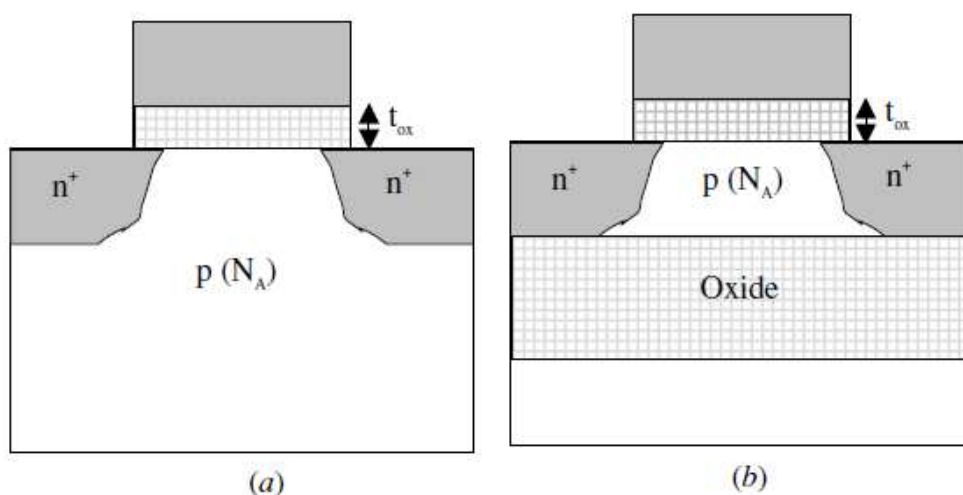
Από τις γραφικές που παρουσιάστηκαν παραπάνω βλέπουμε ότι καταφέραμε να επιτύχουμε μια αρκετά καλή προσομοίωση των Zero-VT MOS και Standard MOS τρανζίστορ με τη χρήση του μοντέλου και να αποκτήσουμε σημαντικές πληροφορίες σχετικά με τα τρανζίστορ που μελετάμε με σκοπό να μπορέσουμε να κάνουμε μια σύγκριση ανάμεσα στα Zero-VT και τα Standard τρανζίστορ.

Καλύτερη απόκριση έχει το μοντέλο για τα Standard τρανζίστορ. Ωστόσο και για τα Zero-VT το μοντέλο αποκρίνεται αποτελεσματικά. Ανάμεσα στα thin και thick oxide παρατηρούμε ότι το μοντέλο έχει καλύτερη απόκριση για τα τρανζίστορ με μικρό πάχος οξειδίου.

5.1.6 Ανάλυση της εξάρτησης της τάσης κατωφλίου V_{th} από την νόθευση του καναλιού (channel doping)

Στο υποκεφάλαιο αυτό αναλύουμε την εξάρτηση της τάσης κατωφλίου V_{th} από την νόθευση καναλιού για συσκευές με μικρές γεωμετρίες, καθώς ισχύει ότι το μέγεθος των τρανζίστορ MOSFET γίνεται ολοένα και μικρότερο εξαιτίας της γρήγορης εξέλιξης των τεχνικών διαμόρφωση. Για συσκευές με εξαιρετικά μικρό μέγεθος, στις οποίες το κανάλι πυριτίου Si έχει μικρό όγκο, ακόμα και μια μικρή αλλαγή στον αριθμό των ακάθαρτων (impurity) ατόμων θα έχει μια πολύ σημαντική επίδραση στην πυκνότητα νόθευσης. Έτσι, σύμφωνα με τη βασική εξίσωση ανάμεσα στην τάση κατωφλίου και την πυκνότητα νόθευσης, ο καθορισμός της τάσης κατωφλίου είναι ένα σημαντικό έργο καθώς επίσης αποτελεί και κρίσιμο ζήτημα εξαιτίας της διακύμανσης της πυκνότητας νόθευσης. Επιπλέον η συνεχής διαμόρφωση του κυρίου μέρους του πυριτίου (bulk-Si) και η μερική εκκένωση (partially depleted) SOI MOSFETs απαιτεί ακριβή νόθευση καναλιού με σκοπό να ελεγχθούν τα φαινόμενα μικρού μήκους καναλιού.

Στη συνέχεια αναλύουμε την εξάρτηση της V_{th} ως προς την πυκνότητα νόθευσης, για συμβατικό σώμα πυριτίου Si και για τρανζίστορ μερικής εκκένωσης (partially depleted) SOI n-MOSFETs. Στο σχήμα 5.3 [22] παρουσιάζονται οι δύο αυτές διατάξεις για τις οποίες γίνεται η ανάλυση.



Σχήμα 5.3 Διατάξεις που αναλύονται για την εξάρτηση V_{th} ως προς τη νόθευση καναλιού: (α) bulk-Si, (β) PD SOI nMOSFETs.

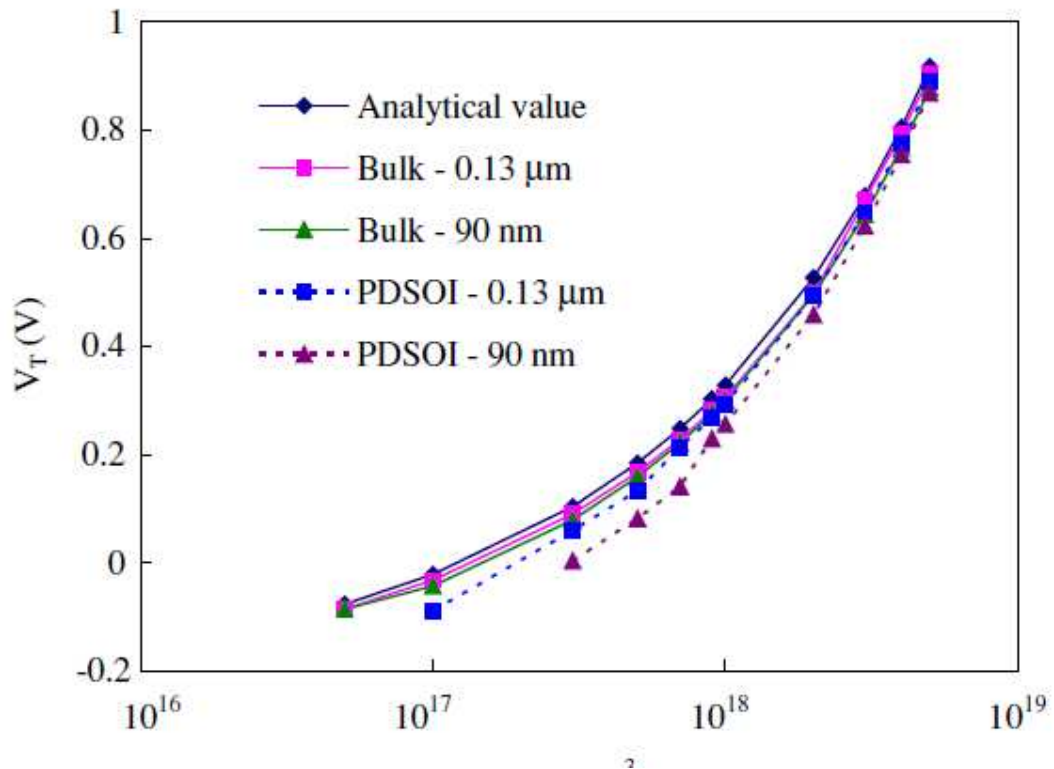
Σύμφωνα με τη θεωρία η τάση V_{th} για bulk-Si (μεγάλου μήκους καναλιού) μπορεί να εκφραστεί από την παρακάτω σχέση:

$V_{th} \cong V_{FB} + 2\Phi_B + \frac{\sqrt{2\varepsilon_s q N_A (2\Phi_B)}}{C_o}$	(5.1.36)
---	----------

Όπου N_A είναι η πυκνότητα νόθευσης (υποθετικά ομοιόμορφη), $\Phi_B = kT/q \ln(N_A/n_i)$, C_o είναι η χωρητικότητα οξειδίου και V_{FB} είναι η τάση flat-band. Πρέπει να σημειωθεί ότι η προσέγγιση του δυναμικού επιφάνειας είναι $\Psi_s = 2\Phi_B$ στην ισχυρή αναστροφή.

Από την παραπάνω εξίσωση ο όρος που περιέχει τη ρίζα δείχνει κυρίως την εξάρτηση της τάσης κατωφλίου V_{th} από το N_A , εφ' όσον οι V_{FB} και Φ_B έχουν μόνο αδύναμη λογαριθμικές εξαρτήσεις.

Στο σχήμα 5.4 [22] παρουσιάζεται η προσομοίωση της V_{th} ως προς τη N_A για τις δύο διατάξεις bulk-Si και PD SOI nMOSFETs με μήκος $L=0.13\mu m$ και $90nm$ και με πάχος οξειδίου πύλης (t_{ox}) $2.5 nm$ και $2 nm$. Οι διαφορές ανάμεσα στο θεωρητικό υπολογισμό, από την εξίσωση 5.36 και τις τιμές της προσομοίωσης, ιδιαίτερα για τις διατάξεις μικρού μήκους, οφείλονται κυρίως στα φαινόμενα κοντού καναλιού (φαινόμενο DIBL και φαινόμενο συνδιαμόρφωσης φορτίου) τα οποία δε λαμβάνονται υπόψη στην εξίσωση 5.36 [22].

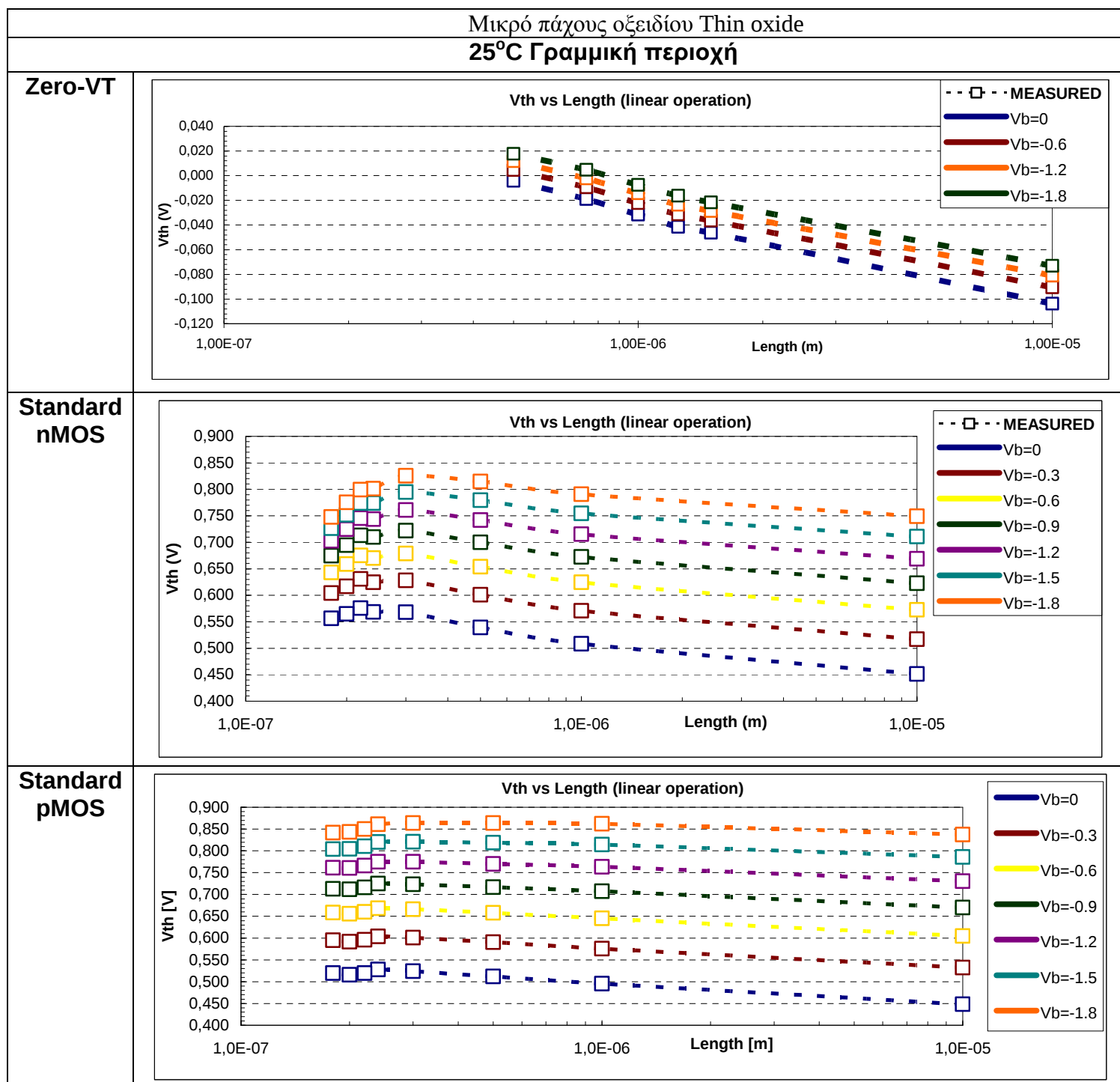


Σχήμα 5.4 Προσομοίωση της V_{th} ως προς την N_A για τις διατάξεις bulk-Si και PD (partially depleted) SOI nMOSFETs ($V_{DS}=0.1V$)

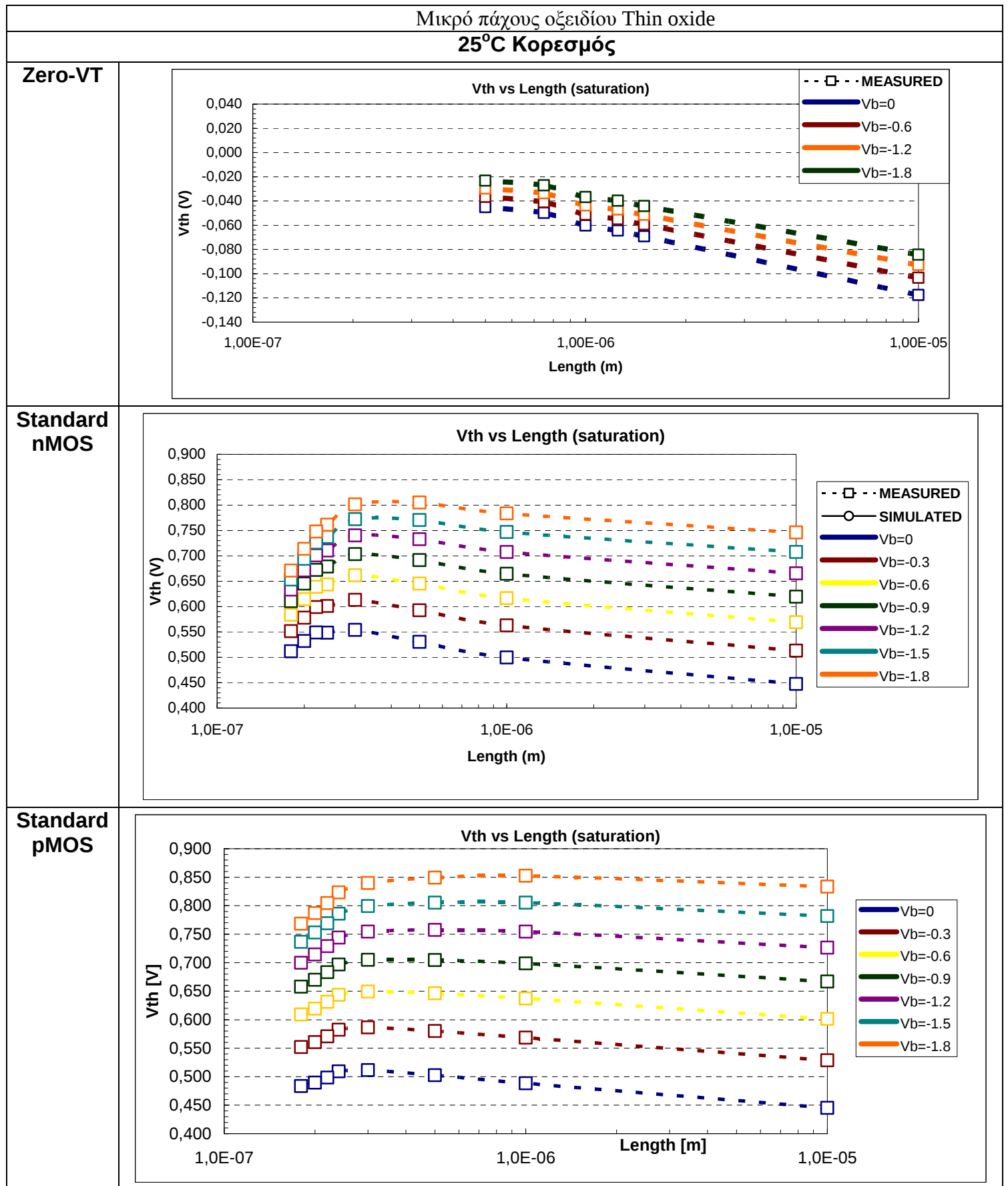
Από το παραπάνω σχήμα επίσης παρατηρούμε ότι ανάμεσα στην τάση V_{th} της διάταξης bulk-Si και της PD SOI προκαλείται κυρίως από φαινόμενα floating-body και εξαιτίας της μεγάλης συνδιαμόρφωσης φορτίου, η οποία οφείλεται στο μεγάλο βάθος των διεπαφών source και drain στο SOI. Επίσης από το σχήμα 5.4 φαίνεται ξεκάθαρα η μεγάλη εξάρτηση της τάσης κατωφλίου V_{th} από την νόθευση καναλιού. Η εξάρτηση της V_{th} αυξάνεται με την αύξηση της πυκνότητας νόθευσης N_A . Καθώς η υψηλή πυκνότητα νόθευσης N_A χρησιμοποιείται συνήθως για να κατασταλεί η διαρροή ρεύματος, η υψηλή εξάρτηση της τάσης κατωφλίου χρειάζεται ιδιαίτερο έλεγχο σε επίπεδο νόθευσης. Παρόλο που το σχήμα 5.4 καλύπτει ένα μεγάλο εύρος νόθευσης, το εύρος κάτω από $10^{17} cm^{-3}$ θα ήταν άσκοπο για τις πραγματικές τεχνολογίες. Επίσης στο σχήμα 5.4 παρουσιάζεται ότι η εξάρτηση της V_{th} μειώνεται για μικρότερες τιμές της N_A , αυτό εξηγείται από την εξίσωση 5.36 όπου το φορτίο εκκένωσης (ο τελευταίος όρος της εξίσωσης 5.36) είναι μικρό για χαμηλή τιμή της N_A και επομένως μειώνεται και η τάση V_{th} [22].

5.1.7 Σύγκριση των Zero-VT MOSFET τρανζίστορ με τα Standard MOSFET με βάση την τάση κατωφλίου

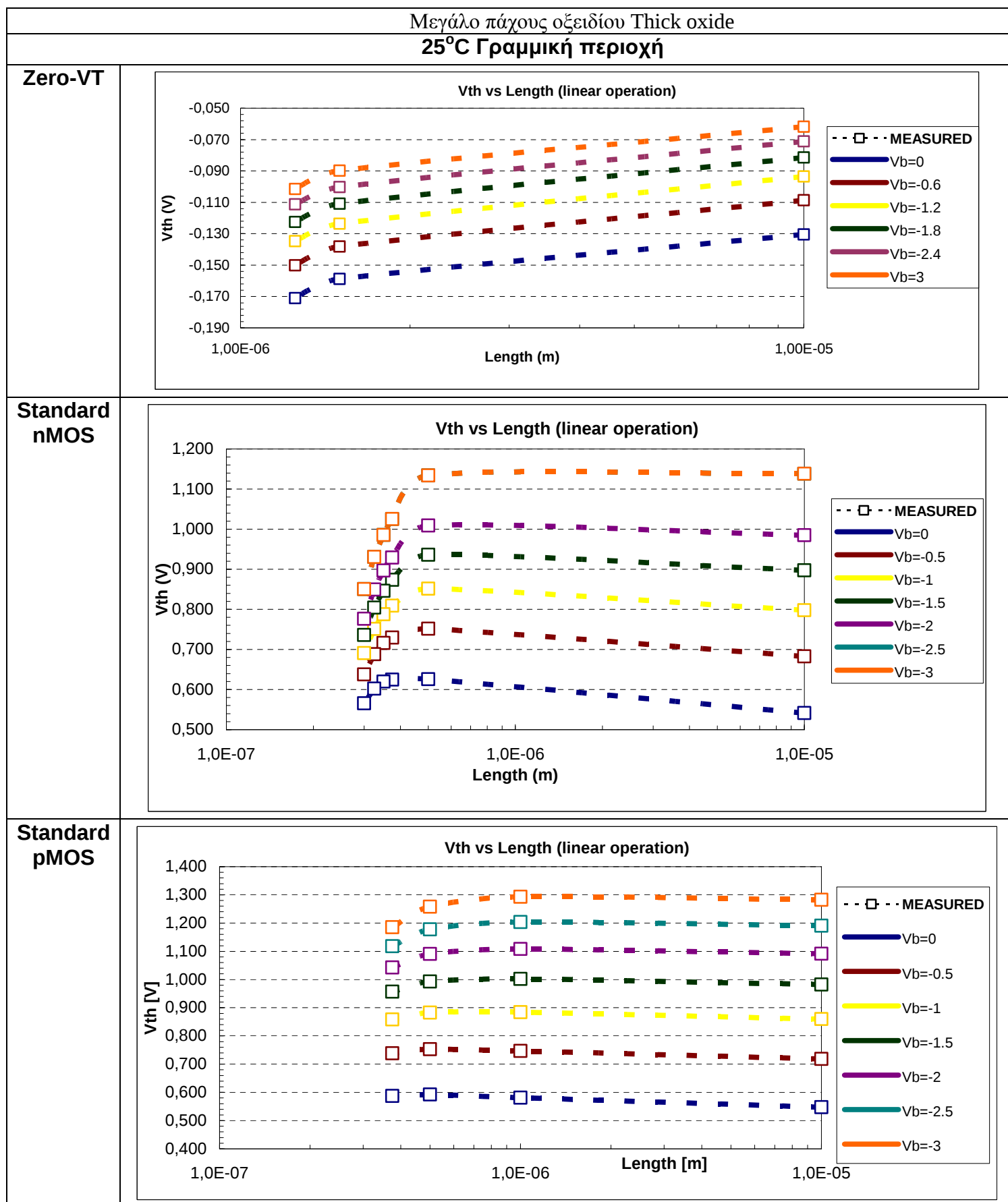
Στο υποκεφάλαιο αυτό περιγράφεται η σύγκριση ανάμεσα στα Zero-VT MOSFET τρανζίστορ και τα Standard MOSFET (συμβατικά) τρανζίστορ με βάση την τάση κατωφλίου V_{th} . Στα παρακάτω σχήματα παρουσιάζεται η σύγκριση αυτή για μια θερμοκρασία 25°C όπου για απλοποίηση οι γραφικές περιέχουν μόνο τις τιμές των μετρήσεων και όχι των προσομοιώσεων.



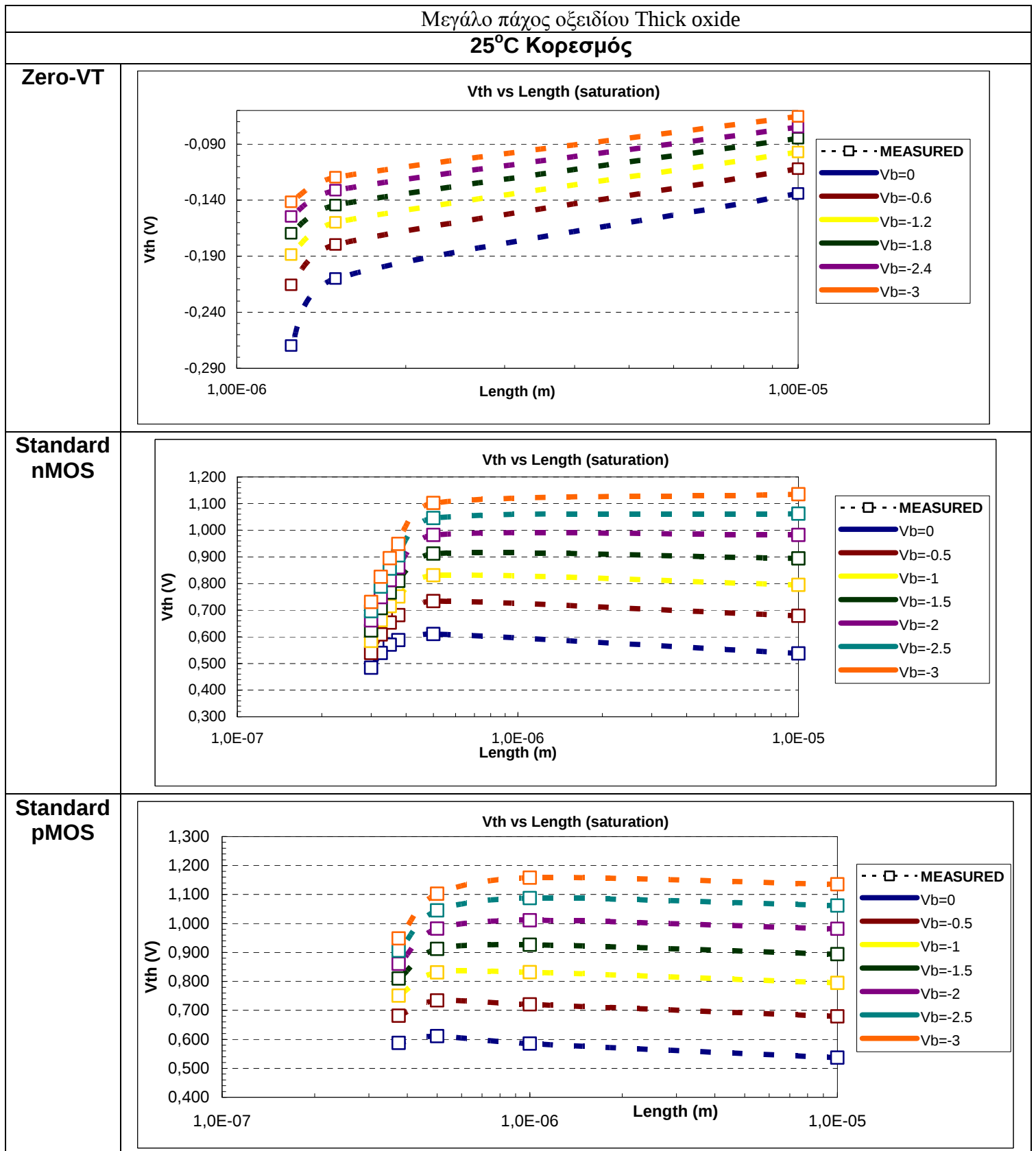
Σχήμα 5.5 Σχήμα σύγκρισης των Zero-VT MOS τρανζίστορ με τα Standard MOS τρανζίστορ με βάση την τάση κατωφλίου στη γραμμική περιοχή για λεπτό πάχος οξειδίου.



Σχήμα 5. 6 Σχήμα σύγκρισης των Zero-VT MOS τρανζίστορ με τα Standard MOS τρανζίστορ με βάση την τάση κατωφλίου V_{th} στην περιοχή κορεσμού για λεπτό πάχος οξειδίου.



Σχήμα 5.7 Σχήμα σύγκρισης των Zero-VT MOS τρανζίστορ με τα Standard MOS τρανζίστορ με βάση την τάση κατωφλίου στη γραμμική περιοχή για μεγάλο πάχος οξειδίου.



Σχήμα 5.8 Σχήμα σύγκρισης των Zero-VT MOS τρανζίστορ με τα Standard MOS τρανζίστορ με βάση την τάση κατωφλίου V_{th} στην περιοχή κορεσμού για μεγάλο πάχος οξειδίου

5.1.7.1 Παρατηρήσεις με βάση τη σύγκριση των Zero-VT MOSFET τρανζίστορ με τα Standard τρανζίστορ

Από τις παραπάνω γραφικές παρατηρούμε ότι υπάρχουν αρκετά μεγάλες διαφορές ανάμεσα στις V_{th} των Zero-VT και των Standard τρανζίστορ. Όπως ήταν αναμενόμενο τα Zero-VT τρανζίστορ παρουσιάζουν **μικρότερη V_{th}** από τα Standard τρανζίστορ για τα διάφορα μήκη καναλιού και στις δύο περιπτώσεις μικρό και μεγάλο πάχος οξειδίου. Αυτό είναι και το βασικό χαρακτηριστικό των Zero-VT. Στον πίνακα 5.17 παρουσιάζονται οι τιμές της V_{th} για κάποιες κοινές γεωμετρίες με $V_b=0$ και $T=25^\circ\text{C}$ με σκοπό να γίνει πιο κατανοητή η διαφορά που έχουν τα Zero-VT με τα Standard τρανζίστορ ως προς την V_{th} .

THIN OXIDE $V_b=0$						
	Γραμμική περιοχή			Περιοχή Κορεσμού		
	ZVT	STANDARD nMOS	STANDARD pMOS	ZVT	STANDARD nMOS	STANDARD pMOS
geometry(W x L)	$V_{th}(V)$					
10um x 10um	-0.103 V	0.451 V	0.448 V	-0.117 V	0.446 V	0.445 V
10um x 0.5um	-0.004 V	0.533 V	0.512 V	-0.045 V	0.533	0.502 V
THICK OXIDE $V_b=0$						
	Γραμμική περιοχή			Περιοχή Κορεσμού		
	ZVT	STANDARD nMOS	STANDARD pMOS	ZVT	STANDARD nMOS	STANDARD pMOS
geometry(W x L)	$V_{th}(V)$					
10um x 10um	-0.130 V	0.541 V	0.547 V	-0.134 V	0.539 V	0.545 V
10um x 1.25um(ZVT) 10um x 1um(Standard)	-0.171 V	0.594 V	0.580 V	-0.269 V	0.586 V	0.574 V

Πίνακας 5.13 Τιμές της τάσης κατωφλίου V_{th} , για $V_b=0$ για κάποιες κοινές γεωμετρίες των Zero-Vt και των Standard MOS τρανζίστορ.

Ο κυριότερος λόγος που τα Zero-VT παρουσιάζουν μικρότερη V_{th} είναι ότι έχουν χαμηλή πυκνότητα νόθευσης καναλιού (channel doping) και αυτό επηρεάζει την V_{th} . Αυτή την εξάρτηση της V_{th} από την νόθευση του καναλιού την αναλύσαμε θεωρητικά στο προηγούμενο υποκεφάλαιο 5.1.6.

5.1.8 Ανάλυση της εξάρτησης της τάσης κατωφλίου V_{th} από τη Θερμοκρασία T

Όπως έχουμε προαναφέρει η τάση κατωφλίου αποτελεί μια σημαντική παράμετρο των MOSFETs. Έχουν γίνει αρκετές μελέτες πάνω στο θέμα της τάσης κατωφλίου και ιδιαίτερα στην εξάρτηση της από την θερμοκρασία. Υπάρχουν πολλά πλεονεκτήματα για τα MOSFETs όταν λειτουργούν σε χαμηλή θερμοκρασία, όπως η αύξηση της κινητικότητας των φορέων, μεγαλύτερη ταχύτητα κορεσμού και ταχύτητα λειτουργίας, μείωση της διαρροής ρεύματος, μείωση της απώλειας λόγω latch-up, ελάττωση των φαινομένων κοντού καναλιού, βελτίωση ως προς τη

μετανάστευση ηλεκτρονίων και την απώλεια θερμότητας. Συνήθως σε θερμοκρασία δωματίου η απαρχή της ισχυρής αναστροφής καθορίζεται όταν το δυναμικό επιφάνειας είναι ίσο με $2\Phi_p$. Ωστόσο σε χαμηλές θερμοκρασίες η τιμή του δυναμικού επιφάνειας στην απαρχή της ισχυρής αναστροφής θα πρέπει να τροποποιηθεί εξαιτίας του φαινομένου freeze-out (απώλειας θερμοκρασίας) στο υπόστρωμα και του μεγάλου ιονισμού στην περιοχή εκκένωσης κάτω δεξιά από τη διεπαφή του SiO_2 . [23]

Συμπεραίνουμε λοιπόν ότι η θερμοκρασία επηρεάζει την τάση κατωφλίου V_{th} , η επιρροή αυτή αναλύεται στις παρακάτω εξισώσεις. Οι παράμετροι οι οποίες παρουσιάζονται στις εξισώσεις αυτές επεξηγούνται στον παρακάτω πίνακα 5.10 [23]:

Παράμετροι των εξισώσεων σχετικά με την εξάρτηση της V_{th} από τη θερμοκρασία T	
Παράμετρος	Επεξήγηση
C_{ox}	Η χωρητικότητα του οξειδίου ανά μονάδα περιοχής
D_{it}	Η πυκνότητα της διεπαφής του οξειδίου
$E(x)$	Το πεδίο που δημιουργείται στο υπόστρωμα για μια απόσταση x από την πύλη
E_A	Το επίπεδο ενέργειας του υποδοχέα (acceptor)
E_C	Η ενέργεια στο χαμηλότερο σημείο του Conduction band (Το Conduction band είναι το εύρος των τιμών της επιτρεπόμενης ενέργειας, όπου ένα ηλεκτρόνιο σε ένα στερεό υλικό μπορεί να έχει. Αυτό επιτρέπει στο ηλεκτρόνιο να απομακρυνθεί από ένα συγκεκριμένο άτομο και να γίνει ένας ελεύθερος φορέας φορτίου μέσα στο υλικό)
E_F	Το επίπεδο Fermi στο υπόστρωμα
E_g	Το bandgap του υποστρώματος (Το bandgap είναι η διαφορά ανάμεσα στην κορυφή του valence band και το χαμηλότερο σημείο του Conduction band)
E_i	Το εσωτερικό επίπεδο Fermi
E_v	Η ενέργεια στην κορυφή του valence band (Το valence band είναι το εύρος των τιμών της επιτρεπόμενης ενέργειας. Αυτές οι τιμές είναι οι υψηλότερες ενέργειες που μπορεί να έχει ένα ηλεκτρόνιο, και να συμπεριλαμβάνεται σε ένα συγκεκριμένο άτομο ενός στερεού υλικού).
κ	Η σταθερά Boltzmann
L	Το πάχος του υποστρώματος
N_A	Η συγκέντρωση νόθευσης στο υπόστρωμα
$N_A(x)$	Η συγκέντρωση νόθευσης στο υπόστρωμα για μία απόσταση x από την πύλη
N_B	Η συγκέντρωση νόθευσης στην επαφή του υποστρώματος
N_C	Η συγκέντρωση νόθευσης στην κατάσταση για Conduction-band
N_g	Η συγκέντρωση νόθευσης στην πύλη πολυπυριτίου
N_{g0}	Η συγκέντρωση ιονισμένης νόθευσης στην πύλη πολύπυριτίου
n_i	Η συγκέντρωση των εσωτερικών φορέων
$p(x)$	Η πυκνότητα οπών στο υπόστρωμα συμπεριλαμβάνοντας το φαινόμενο freeze out
q	Το στοιχειώδες φορτίο
Q_{dep}	Το φορτίο ανά μονάδα περιοχής στην περιοχή εκκένωσης του υποστρώματος
Q_f	Το κοινωνικοποιημένο φορτίο ανά μονάδα περιοχής
Q_i	Το φορτίο ανά μονάδα περιοχής στο υπόστρωμα για αναστροφή
$Q_{i,drain}$	Το φορτίο ανά μονάδα περιοχής στο υπόστρωμα για αναστροφή στην πλευρά της υποδοχής
$Q_{i,source}$	Το φορτίο ανά μονάδα περιοχής στο υπόστρωμα για αναστροφή στην πλευρά της πηγής
Q_{it}	Το παγιδευμένο φορτίο στη διεπαφή του οξειδίου ανά μονάδα περιοχής
Q_m	Το φορτίο κινητικότητας του οξειδίου ανά μονάδα περιοχής
T	Η θερμοκρασία
V_{FB}	Η τάση flat-band

V_{ni}	Η πτώση τάσης στην πύλη στην αρχή της ισχυρής αναστροφής
V_T	Η τάση κατωφλίου του MOSFET
x_{dm}	Η άκρη εκκένωσης του υποστρώματος
ΔV_{FB}	Η αλλαγή της τάσης flat-band εξαιτίας των Q_f , Q_{it} και Q_m
ϵ_s	Η διηλεκτρική σταθερά του πυριτίου
μ	Η κινητικότητα των ηλεκτρονίων
μ_0	Η κινητικότητα των ηλεκτρονίων χαμηλού πεδίου (low-field)
Φ_{ms}	Η διαφορά δυναμικού ανάμεσα στο υλικό κατασκευής της πύλης και του υποστρώματος
Φ_p	Η διαφορά δυναμικού ανάμεσα στο επίπεδο Fermi E_F του υποστρώματος και το εσωτερικό επίπεδο Fermi E_i .
Φ_s	Το δυναμικό επιφάνειας
Φ_{s0}	Το δυναμικό επιφάνειας στην απαρχή της ισχυρής αναστροφής λαμβάνοντας υπόψη το φαινόμενο freeze-out
$\Phi_{s,drain}$	Το δυναμικό επιφάνειας του υποστρώματος στην πλευρά της υποδοχής
$\Phi_{s,source}$	Το δυναμικό επιφάνειας του υποστρώματος στην πλευρά της πηγής
Φ_t	Η θερμική τάση

Πίνακας 5.14

Έτσι όταν το φαινόμενο θερμοκρασίας λαμβάνεται υπόψη η εξίσωση (5.1.37) που προκύπτει είναι:

$$V_T = \phi_{ms} + \Delta V_{FB} + \phi_{s0} + \frac{Q_{dep} + Q_i(\phi_{s0})}{C_{ox}} + \frac{kT}{q} \ln \left\{ \frac{p(L)}{p(x_{dm})} \right\} + \frac{c_s}{C_{ox}} E(x_{dm}) + V_{ni} \quad (5.1.37)$$

Στη συνέχεια μπορούμε να χωρίσουμε την εξάρτηση της τάσης κατωφλίου σε 5 μέρη τα οποία θα αναλυθούν παρακάτω.

5.1.8.1 Εξάρτηση του Φ_{s0} από τη θερμοκρασία T

Το δυναμικό κατωφλίου επιφάνειας δίνεται από τον παρακάτω τύπο:

$$\left. \frac{dQ_i}{d\phi_s} \right|_{\phi_{sTH}} = \left. \frac{dQ_{dep}}{d\phi_s} \right|_{\phi_{sTH}} \quad (5.1.38)$$

Όπου για ομοιόμορφη νόθευση και ολικό ιονισμό του υποστρώματος $\Phi_{sTH}=2\Phi_p$. Σε χαμηλές θερμοκρασίες οι ακαθαρσίες (Impurity) κάτω δεξιά από τη διεπαφή SiO_2 είναι εντελώς ιονισμένη εξαιτίας του υπάρχοντος ηλεκτρικού πεδίου, ωστόσο η συγκέντρωση φορέων στο υπόστρωμα μειώνεται εξαιτίας του φαινομένου freeze-out. Επομένως η το δυναμικό κατωφλίου της επιφάνειας γίνεται:

$$\phi_{s0} = \phi_{p0c} + \phi_{p0} = \frac{kT}{q} \ln \left\{ \frac{N_A}{n_i} \right\} + \frac{kT}{q} \ln \left\{ \frac{p_0(x_{dm})}{n_i} \right\} \quad (5.1.39)$$

Όπου Φ_{p0c} είναι η διαφορά τάσης ανάμεσα στο επίπεδο Fermi και το εσωτερικό επίπεδο Fermi για συνθήκες ολικού ιονισμού και το Φ_{p0} είναι η διαφορά δυναμικού για το φαινόμενο freeze-out.

Επίσης το $p_0(x_{dm})$ είναι η συγκέντρωση των κύριων (majority) φορέων στη περιοχή $x=x_{dm}$ και ποικίλει ανάλογα με τη θερμοκρασία.

Στην περίπτωση μη ομοιόμορφης νόθευσης το N_A στην παραπάνω εξίσωση θα πρέπει να

$$N_{Aeff}(x_{dm}) = \frac{\int_0^{x_{dm}} N_A(x) dx}{x_{dm}}$$

αντικατασταθεί με το x_{dm} . Με σκοπό να υπολογίσουμε την εξάρτηση των Φ_{s0} , του $p_0(x_{dm})$ και του n_i πρέπει να γνωρίζουμε ότι:

$$p_0(x_{dm}) = \frac{N_A(x_{dm})}{1 + 4 \exp((E_A - E_F)/kT)} \quad (5.1.40)$$

Όπου θεωρούμε $E_i=0$ σαν σημείο αναφοράς και

$$E_F = -kT \ln\left(\frac{p_0}{n_i}\right) \quad (5.1.41)$$

Από τις εξισώσεις (5.1.40) και (5.1.41) έχουμε:

$$p_0(x_{dm}) = \frac{-1 + \sqrt{1 + 4N_A(x_{dm})4 \exp(E_A/kT)/n_i}}{2 \times 4 \exp(E_A/kT)/n_i} \quad (5.1.42)$$

Όπου το επίπεδο ενέργειας του υποδοχέα δίνεται από την εξίσωση:

$$E_A = E_V + 0.045 \text{ eV} \quad (5.1.43)$$

Όπου τα 0.045 eV είναι η ενέργεια ιονισμού για το Βόριο και η E_V δίνεται από:

$$\begin{aligned} E_V &= -kT \ln(N_V/n_i) = -\frac{E_g}{2} - \frac{kT}{2} \ln \frac{N_V}{N_C} \\ &= -\frac{E_g}{2} + 0.4952kT, \end{aligned} \quad (5.1.44)$$

Και η συγκέντρωση των εσωτερικών φορέων n_i δίνεται από τον τύπο:

$$\begin{aligned} n_i &= \sqrt{N_C N_V e^{-E_g/kT}} \\ &= 1.7065 \times 10^{19} \times \left(\frac{T}{300}\right)^{3/2} e^{-E_g/2kT} \end{aligned} \quad (5.1.45)$$

Ισχύει ότι:

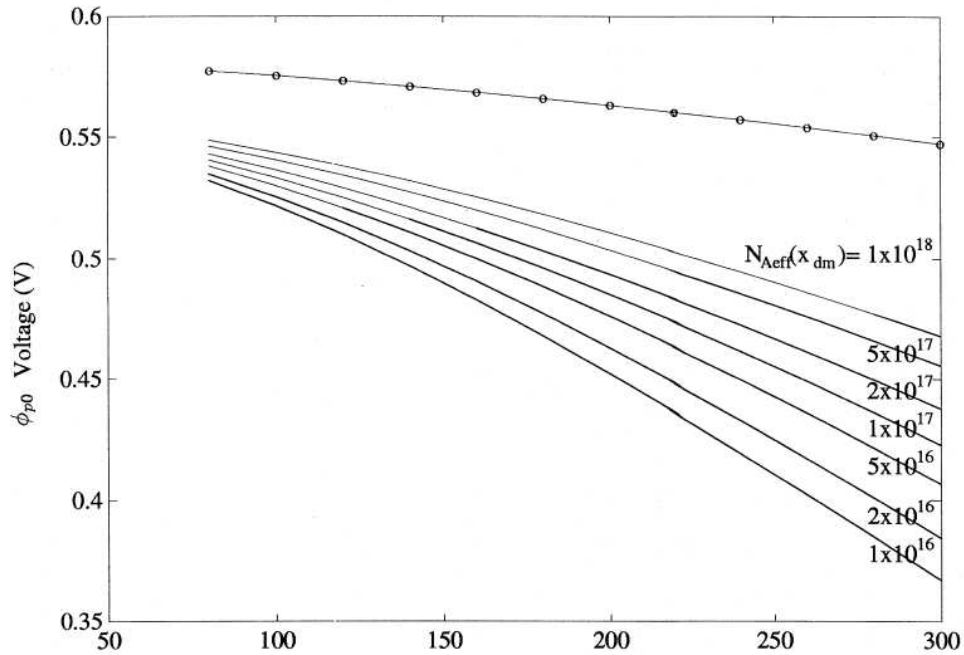
$$E_g(T) = E_C - E_V = E_g(0) - \alpha T^2/(T + \beta) \quad (5.1.46)$$

Όπου $E_g(T)=1.17$, $\alpha=4.73E-4$, $\beta=636$, οπότε από τις εξισώσεις (5.1.42), (5.1.43), (5.1.44) και (5.1.46) μπορούμε να λύσουμε ως προς $p_0(x_{dm})$ για συγκεκριμένες τιμές του $N_A(x_{dm})$ σε διαφορετικές θερμοκρασίες.

$$\phi_s = \frac{q}{\epsilon_s} \int_0^{x_{dm}} x N_A(x) dx \quad (5.1.47)$$

Από την εξίσωση (5.1.47) και από την (5.1.42) μπορούμε να χρησιμοποιήσουμε τη μέθοδο της επανάληψης για να βρούμε τα Φ_s , p_0 και το x_{dm} για ένα συγκεκριμένο γνωστό προφίλ νόθευσης.

Στο σχήμα 5.9 παρουσιάζεται η αλλαγή της Φ_{p0} σε συνάρτηση με τη θερμοκρασία για διαφορετικές τιμές του $N_A(x_{dm})$.



Σχήμα 5..9 Γραφική της Φ_{p0} ως προς τη θερμοκρασία για διάφορες τιμές $N_{A(x_{dm})}$

Είναι ξεκάθαρο ότι η Φ_{p0} αυξάνεται όσο μειώνεται η θερμοκρασία. Η πάνω γραμμή με σημεία κύκλους αντιπροσωπεύει την valence-band* με $E_i=0$ ως τιμή αναφοράς. Για διαφορετικές $N_{A(x_{dm})}$ η τιμή της $\Phi_{p0} - E_V$ μειώνεται με την αύξηση της θερμοκρασίας.

5.1.8.2 Εξάρτηση της Φ_{ms} από τη θερμοκρασία

Όταν λαμβάνουμε υπόψη μας το φαινόμενο freeze-out, η διαφορά δυναμικού ανάμεσα στο υλικό κατασκευής της πύλης και του υποστρώματος Φ_{ms} δίνεται από τον τύπο:

$$\phi_{ms} = \frac{E_F(N_B) - E_F(\text{poly})}{q} = -\frac{kT}{q} \ln(N_{g0} p_0(L) / n_i^2) \quad (5.1.48)$$

Από τον παραπάνω τύπο φαίνεται ότι το Φ_{ms} μειώνεται αύξηση της θερμοκρασίας.

* Το valence band είναι το εύρος των τιμών της επιτρεπόμενης ενέργειας. Αυτές οι τιμές είναι οι υψηλότερες ενέργειες που μπορεί να έχει ένα ηλεκτρόνιο, και να συμπεριλαμβάνεται σε ένα συγκεκριμένο άτομο ενός στερεού υλικού.

5.1.8.3 Εξάρτηση της ΔV_{FB} από τη θερμοκρασία

$\Delta V_{FB} = \frac{Q_f}{C_{ox}} + \frac{Q_m}{C_{ox}} + \frac{Q_{it}}{C_{ox}}$	(5.1.49)
---	----------

Από την παραπάνω εξίσωση η ΔV_{FB} αλλάζει με την αλλαγή των Q_f , Q_m και Q_{it} . Τα Q_f και Q_m δεν αλλάζουν με τη θερμοκρασία μόνο το Q_{it} αυξάνεται όσο μειώνεται η θερμοκρασία, αυτό οφείλεται στην αύξηση της Φ_p . Η ποσότητα του Q_{it} εξαρτάται επίσης από τη D_{it} .

5.1.8.4 Εξάρτηση των Q_{dep} και Q_i από τη θερμοκρασία

Καθώς μειώνεται η θερμοκρασία η Φ_s και η x_{dm} αυξάνονται προκαλώντας την αύξηση του Q_{dep} . Για να βελτιώσουμε την ακρίβεια της παραπάνω φόρμουλας εισάγουμε τον όρο του φορτίου των φορέων minority Q_i στην τάση κατωφλίου:

$Q_i(\phi_s) = \sqrt{Q_{dep}^2 + 2\epsilon_s k T N_A(x_{dm}) e^{(\beta\phi_s - \beta\phi_{s0})}} - Q_{dep}$	(5.1.50)
---	----------

Συνήθως ισχύει $Q_{dep} \gg Q_i$, επίσης το Q_i μπορεί να προσεγγιστεί από τον παρακάτω τύπο:

$Q_i(\phi_s) = \frac{\epsilon_s k T N_A(x_{dm})}{Q_{dep}} e^{(\beta\phi_s - \beta\phi_{s0})}$	(5.1.51)
---	----------

Όταν $\Phi_s = \Phi_{s0}$, το Q_i είναι της θερμοκρασίας T για ένα $N_A(x_{dm})$

5.1.8.5 Εξάρτηση των V_{ni} και $E_{(x_{dm})}$ από τη θερμοκρασία

Το ηλεκτρικό πεδίο στη άκρη της περιοχής εκκένωσης δίνεται από τον τύπο:

$E(x_{dm}) = \frac{kT}{q} \frac{d}{dx} [\ln p_0(x_{dm})]$	(5.1.52)
---	----------

$V_{ni} = \frac{Q_{dep} + Q_{it} + Q_f + Q_m}{qN_d} \times \left[-E(x_{dm}) + \frac{Q_{dep} + Q_{it} + Q_f + Q_m}{2\epsilon_s} \right]$	(5.1.53)
--	----------

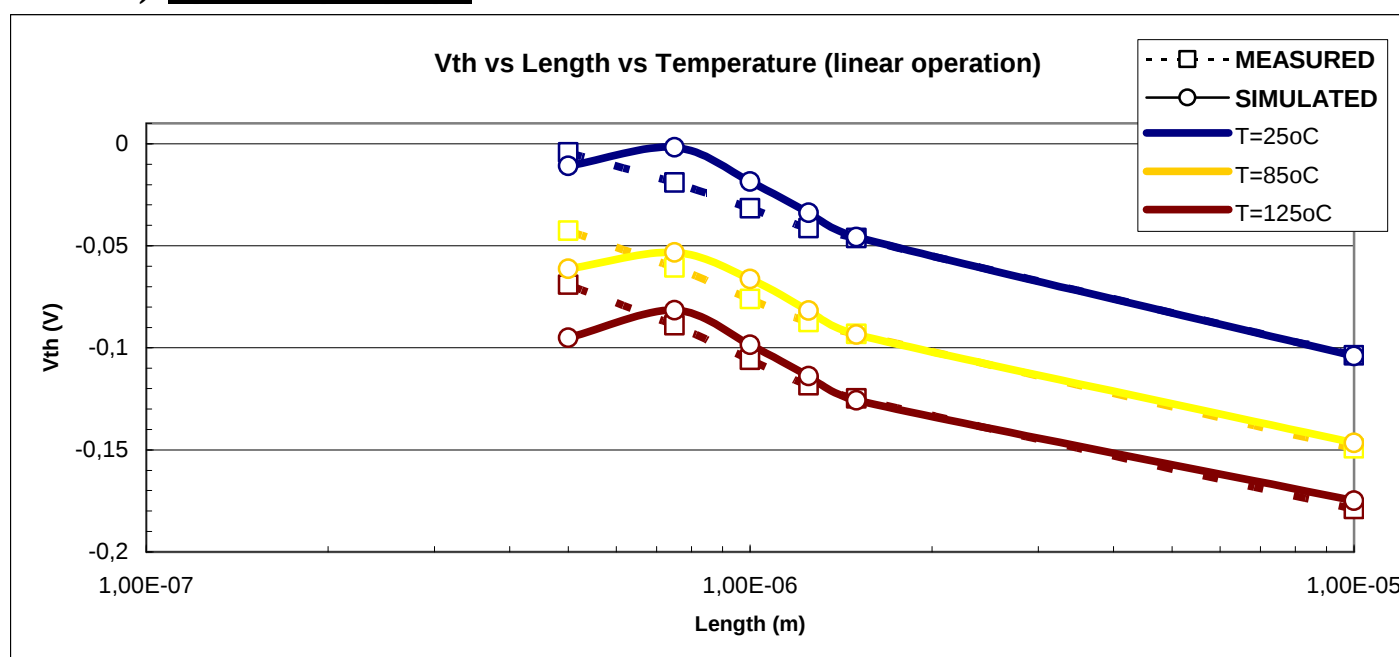
Από την εξίσωση (5.1.53), εξαιτίας τα Q_{dep} και Q_{it} αυξάνονται καθώς μειώνεται η θερμοκρασία έτσι και η V_{ni} αυξάνεται με τη μείωση της θερμοκρασίας. Είναι εμφανές από την εξίσωση (5.1.52) ότι η $E_{(x_{dm})}$ μειώνεται με τη μείωση της θερμοκρασίας ο πρώτος όρος kT/q είναι ανάλογος με τη θερμοκρασία και ο δεύτερος όρος $\frac{d}{dx} [\ln p_0(x_{dm})]$ μειώνεται με τη μείωση της θερμοκρασίας εξαιτίας του φαινομένου freeze-out.

5.1.9 Παρουσίαση των αποτελεσμάτων της μελέτης για την τάση κατωφλίου V_{th} για τα Zero-VT MOSFET) ως προς τη θερμοκρασία.

Στο υποκεφάλαιο αυτό παρουσιάζονται οι γραφικές παραστάσεις σχετικά με την τάση κατωφλίου ως προς το μήκος καναλιού για τις τρεις θερμοκρασίες 25oC , 85 oC και 125 oC για $V_b=0$ για τα Zero-VT MOSFET τρανζίστορ με μεγάλο και μικρό πάχος οξειδίου (thin/thick oxide). Στις γραφικές αυτές παρουσιάζονται οι μετρήσεις μαζί με τις προσημειώσεις για το μοντέλο EKV3.

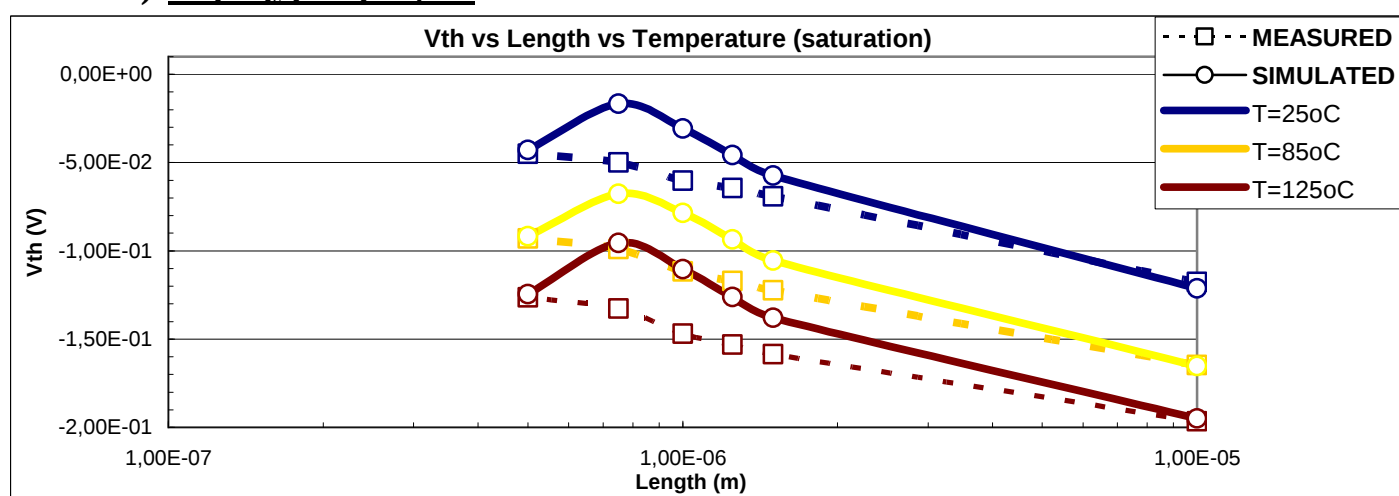
5.1.9.1 Zero-VT τρανζίστορ με μικρό πάχος οξειδίου (ZVT thin oxide)

a) Γραμμική Περιοχή



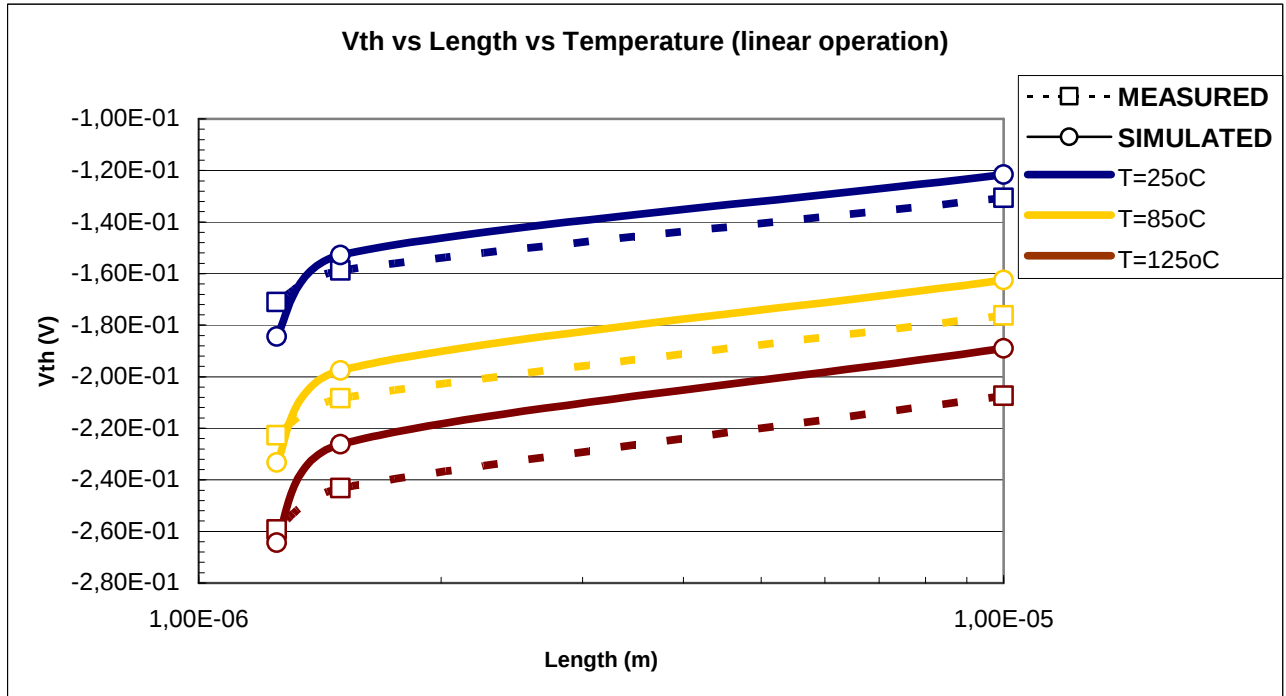
Σχήμα 5.11 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες 25°C , 85°C και 125°C για το ZVT με λεπτό πάχος οξειδίου στη γραμμική περιοχή.

b) Περιοχή Κορεσμού

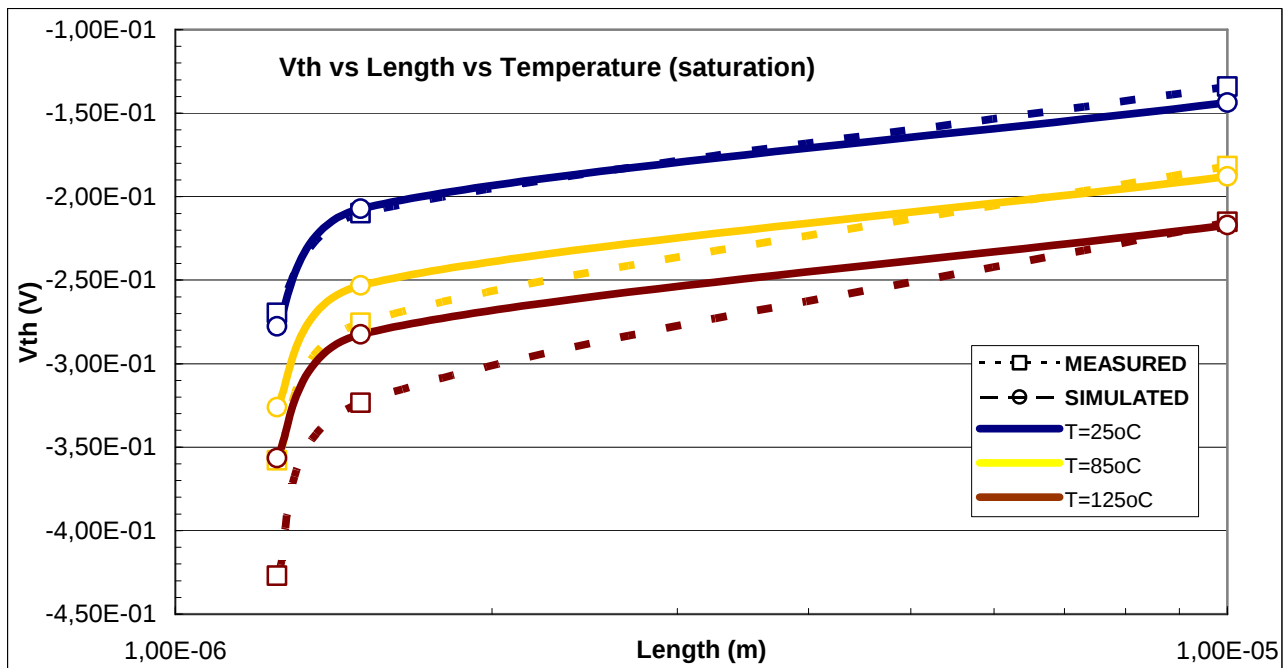


Σχήμα 5.12 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες 25°C , 85°C και 125°C για το ZVT με λεπτό πάχος οξειδίου στην περιοχή κορεσμού.

5.1.9.2 Zero-VT τρανζίστορ με μεγάλο πάχος οξειδίου (ZVT thick oxide)

α) Γραμμική Περιοχή

Σχήμα 5.13 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες 25°C , 85°C και 125°C για το ZVT με μεγάλο πάχος οξειδίου στη γραμμική περιοχή.

β) Περιοχή Κορεσμού

Σχήμα 5.14 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες 25°C , 85°C και 125°C για το ZVT με λεπτό πάχος οξειδίου στην περιοχή κορεσμού.

Από τις παραπάνω γραφικές παρατηρούμε ότι για Zero-VT όσο αυξάνεται η θερμοκρασία έχουμε και αύξηση της V_{th} για μικρό και μεγάλο πάχος οξειδίου. Για μικρό πάχος οξειδίου η αύξηση που υφίσταται η V_{th} κατά απόλυτη τιμή είναι περίπου **0.05V** για αλλαγή της θερμοκρασίας από 25°C σε 85°C και **0.03** από 85°C σε 125°C. Ενώ για μεγάλο πάχος οξειδίου η αύξηση που της V_{th} κατά απόλυτη τιμή είναι περίπου **0.05** και **0.04** για τις αντίστοιχες αλλαγές της θερμοκρασίας T^* . Με βάση τα αποτελέσματα αυτά προκύπτει ο παρακάτω πίνακας 5.15, οποίος περιγράφει την αλλαγή της V_{th} ως προς την αύξηση της θερμοκρασίας για 1°C.

Zero-VT		
ΔT	ΔV_{th}	
	Thin oxide	Thick oxide
1°C	-0.000752 V	-0.000767V

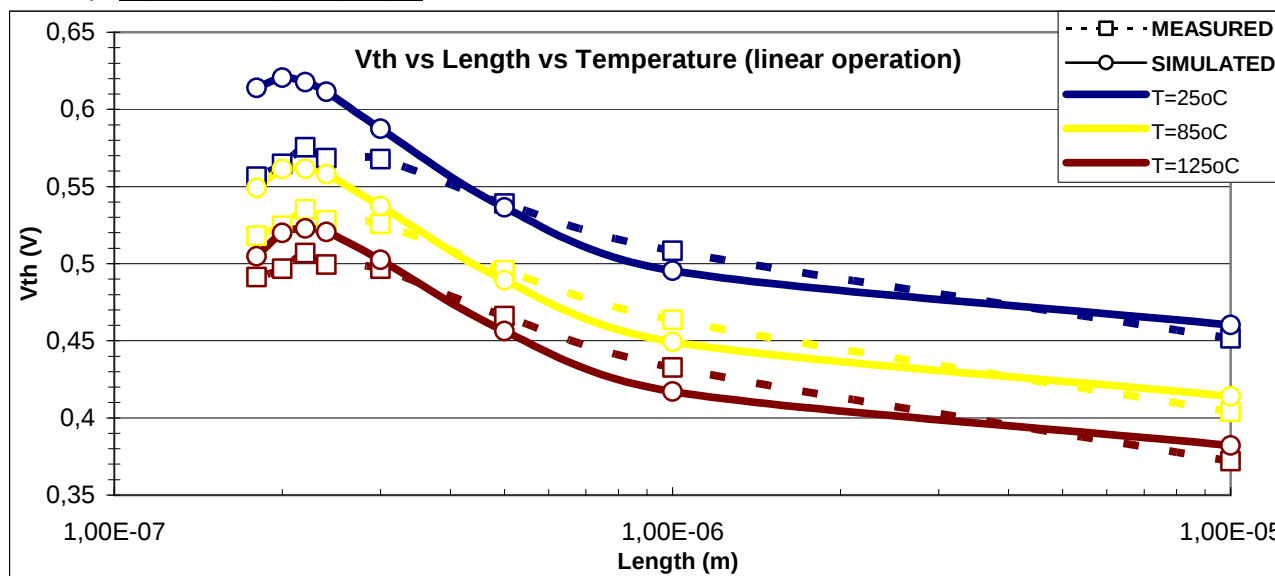
Πίνακας 5.15 Αλλαγή της V_{th} των Zero-VT MOS ως προς την αλλαγή της θερμοκρασίας $\Delta T=1^\circ C$.

5.1.10 Παρουσίαση των αποτελεσμάτων της μελέτης για την τάση κατωφλίου V_{th} για τα Standard MOSFETs ως προς τη θερμοκρασία

Στο υποκεφάλαιο αυτό παρουσιάζονται όπως και παραπάνω οι γραφικές τις V_{th} ως προς το μήκος καναλιού για τις διάφορες θερμοκρασίες για τα Standard nMOS και pMOS τρανζίστορ.

5.1.10.1 Standard nMOS τρανζίστορ με μικρό πάχος οξειδίου (Standard thin oxide)

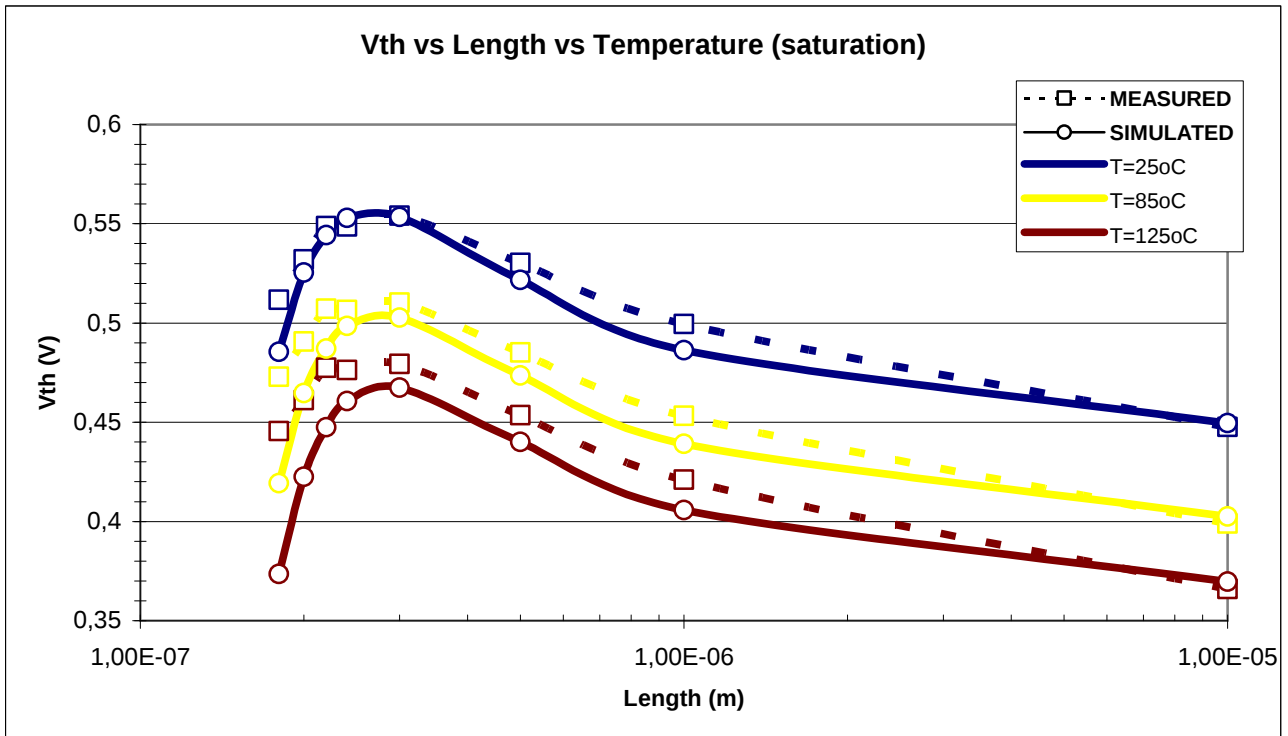
α) Γραμμική Περιοχή



Σχήμα 5.15 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες 25°C, 85°C και 125°C για το Standard nMOS με λεπτό πάχος οξειδίου στη γραμμική περιοχή.

* Τα αποτελέσματα για την αλλαγή της V_{th} προκύπτουν και για τις δύο περιοχές λειτουργίας γραμμική και κορεσμού.

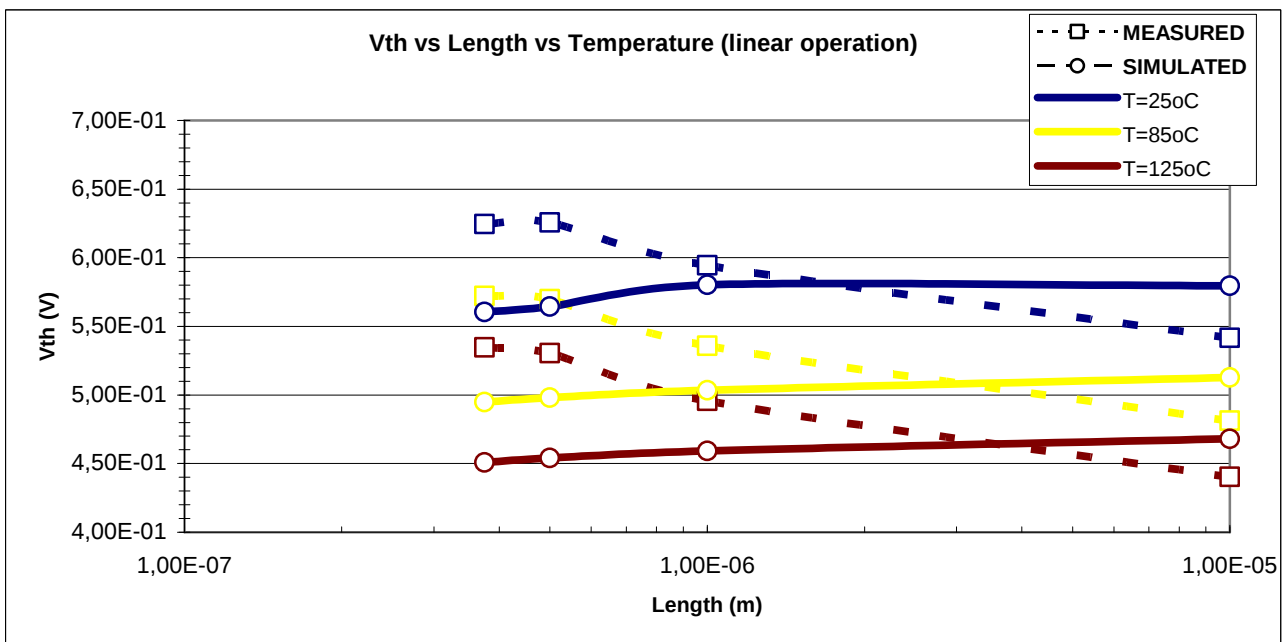
β) Περιοχή Κορεσμού



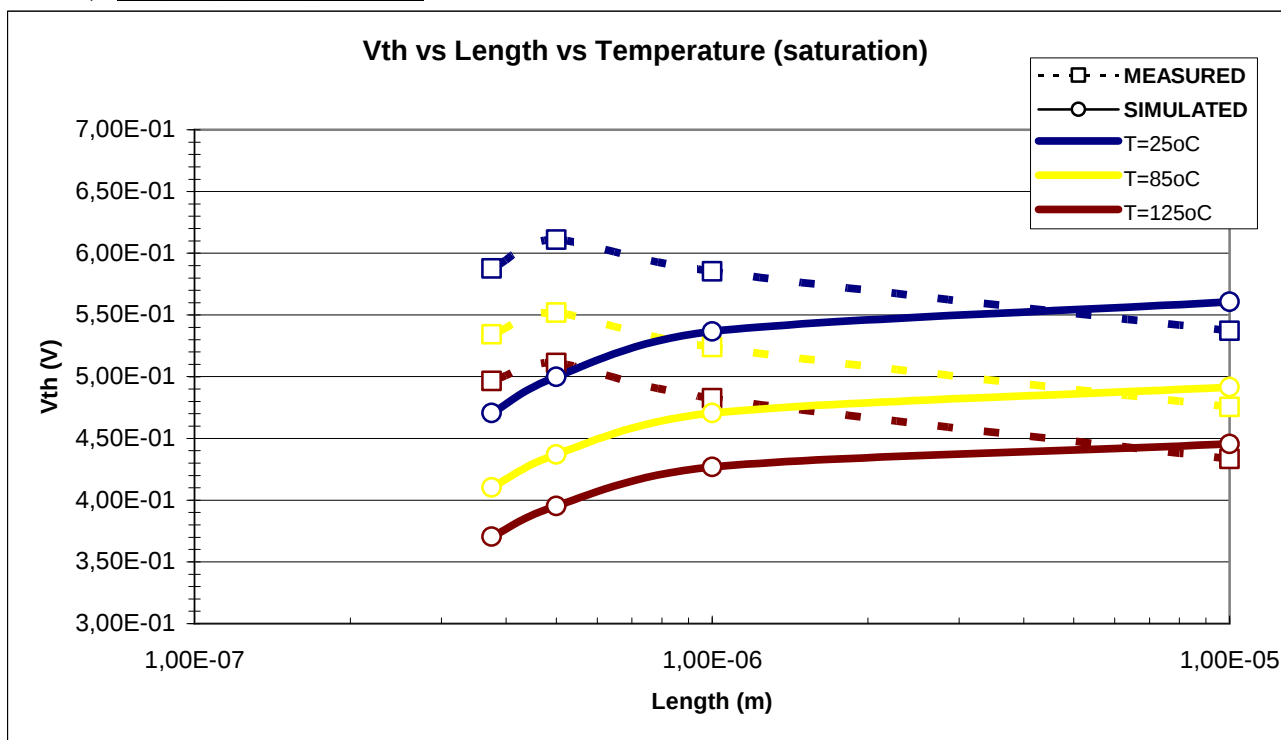
Σχήμα 5.16 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες $25^{\circ}C$, $85^{\circ}C$ και $125^{\circ}C$ για το Standard MOS με λεπτό πάχος οξειδίου στην περιοχή κορεσμού.

5.1.10.2 Standard nMOS τρανζίστορ με μεγάλο πάχος οξειδίου (ZVT thick oxide)

α) Γραμμική Περιοχή

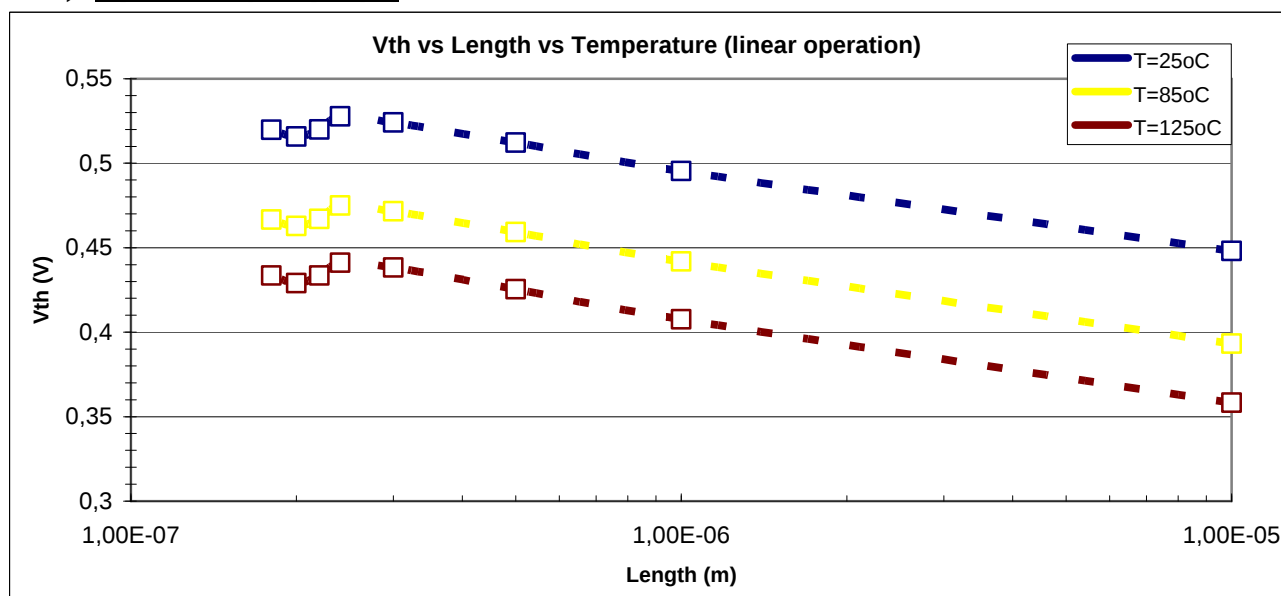


Σχήμα 5.17 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες $25^{\circ}C$, $85^{\circ}C$ και $125^{\circ}C$ για το Standard MOS με μεγάλο πάχος οξειδίου στη γραμμική περιοχή.

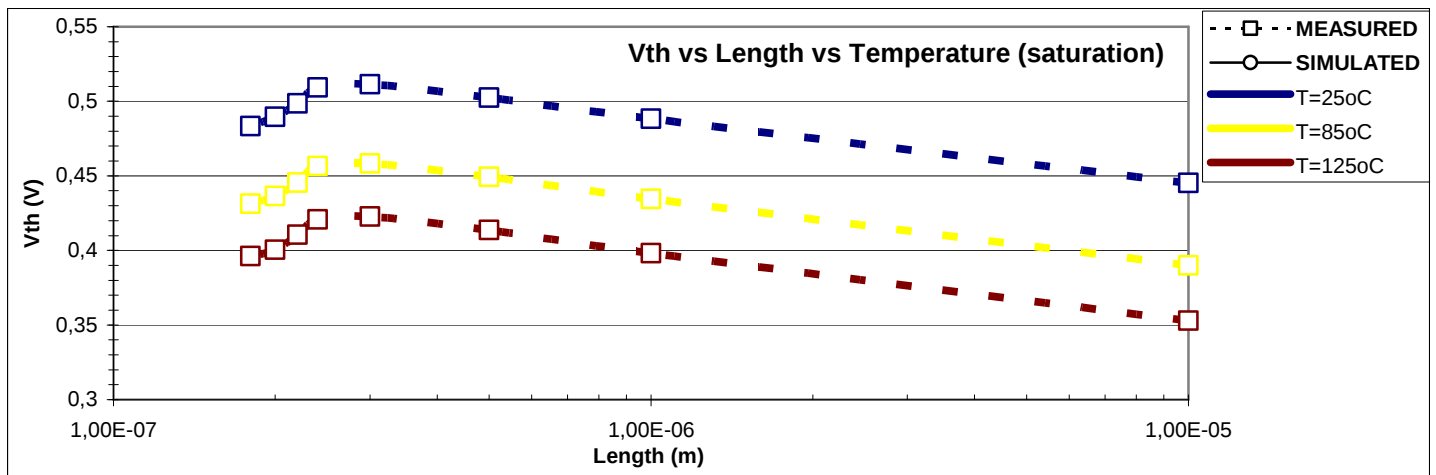
b) Περιοχή Κορεσμού

Σχήμα 5.18 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες 25°C , 85°C και 125°C για το Standard MOS με λεπτό πάχος οξειδίου στην περιοχή κορεσμού.

5.1.10.3 Standard pMOS τρανζίστορ με μικρό πάχος οξειδίου (Standard thin oxide)

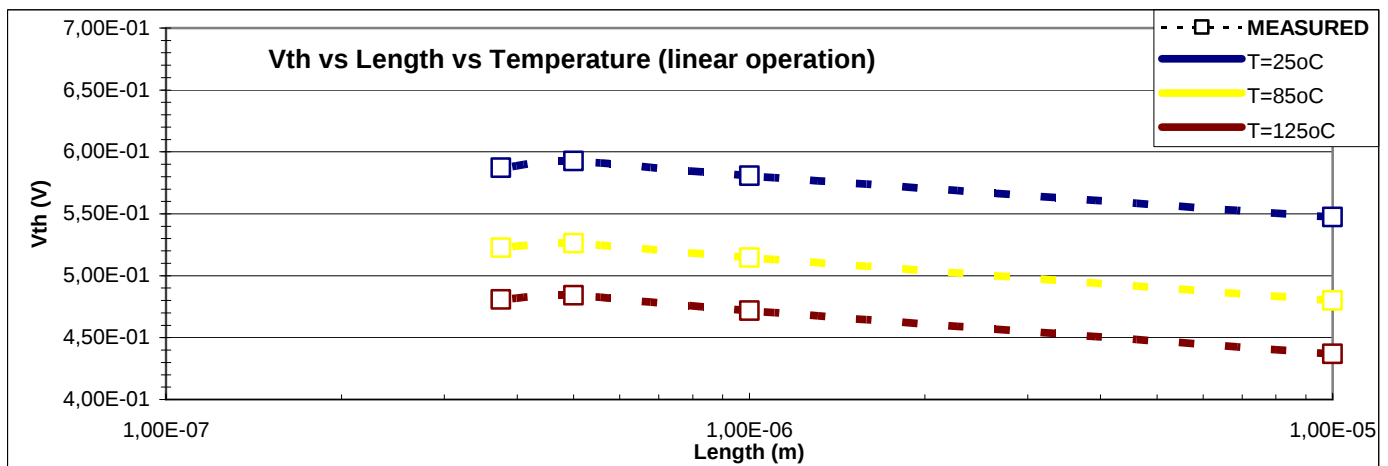
a) Γραμμική Περιοχή

Σχήμα 5.19 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες 25°C , 85°C και 125°C για το Standard pMOS με λεπτό πάχος οξειδίου στη γραμμική περιοχή.

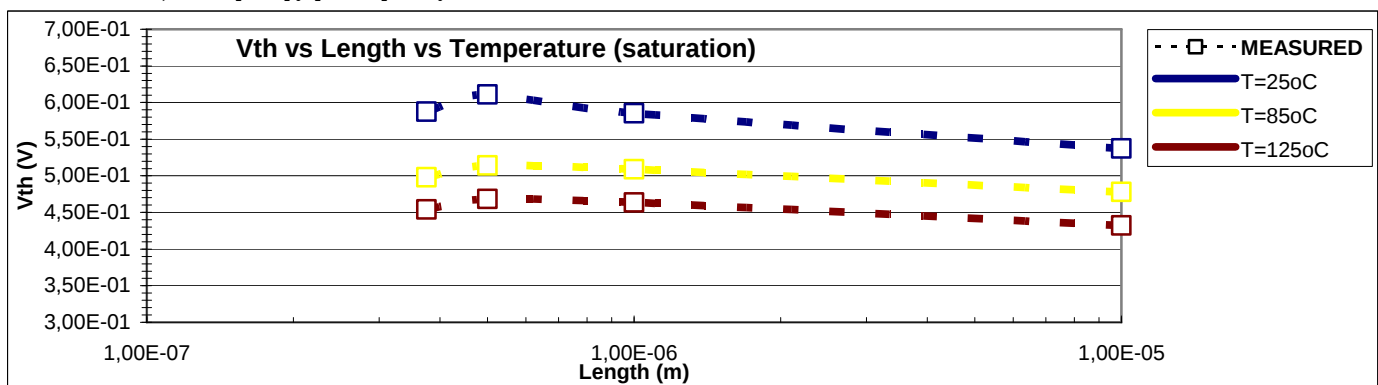
b) Περιοχή Κορεσμού

Σχήμα 5.20 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες 25°C , 85°C και 125°C για το Standard pMOS με λεπτό πάχος οξειδίου στην περιοχή κορεσμού.

5.1.10.4 Standard pMOS τρανζίστορ με μεγάλο πάχος οξειδίου (ZVT thick oxide)

a) Γραμμική Περιοχή

Σχήμα 5.21 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες 25°C , 85°C και 125°C για το Standard pMOS με μεγάλο πάχος οξειδίου στη γραμμική περιοχή.

b) Περιοχή Κορεσμού

Σχήμα 5.22 Δισδιάστατη γραφική της V_{th} ως προς το μήκος καναλιού για θερμοκρασίες 25°C , 85°C και 125°C για το Standard pMOS με λεπτό πάχος οξειδίου στην περιοχή κορεσμού.

Αναλύοντας στη συνέχεια τις παραπάνω γραφικές παρατηρούμε ότι για τα Standard MOS, με μικρό και μεγάλο πάχος οξειδίου, η αύξηση της θερμοκρασίας προκαλεί στα τρανζίστορ μείωση της V_{th} . Για **μικρό πάχος** οξειδίου έχουμε $\Delta V_{th} = -0.05 \text{ V}$ για $\Delta T = 60^\circ\text{C}$ ($85^\circ\text{C} - 25^\circ\text{C}$) και $\Delta V_{th} = -0.03 \text{ V}$ για $\Delta T = 40^\circ\text{C}$ ($125^\circ\text{C} - 85^\circ\text{C}$). Ενώ για μεγάλο πάχος οξειδίου έχουμε $\Delta V_{th} = -0.06 \text{ V}$ για $\Delta T = 60^\circ\text{C}$ ($85^\circ\text{C} - 25^\circ\text{C}$) και $\Delta V_{th} = -0.04 \text{ V}$ για $\Delta T = 40^\circ\text{C}$ ($125^\circ\text{C} - 85^\circ\text{C}$). Ο παρακάτω πίνακας παρουσιάζει τα αποτελέσματα αυτά

STANDARD nMOS			STANDARD pMOS	
ΔT	ΔV_{th}			
	Thin oxide	Thick oxide	Thin oxide	Thick oxide
1°C	-0.000795V	-0.000601V	-0.00898 V	-0.00110 V

Πίνακας 5.16 Αλλαγή της V_{th} των Standard MOS ως προς την αλλαγή της θερμοκρασίας $\Delta T = 1^\circ\text{C}$.

Στη συνέχεια συγκρίνουμε τα αποτελέσματα που βρήκαμε για την ΔV_{th} ως προς την ΔT πίνακας 5.17 και παρατηρούμε ότι η αλλαγή της θερμοκρασίας επηρεάζει με παρόμοιο τρόπο τη μεταβολή της V_{th} τόσο για τα Zero-VT MOS όσο και για τα Standard MOS τρανζίστορ μειώνοντας και στις δύο περιπτώσεις την V_{th} με την αύξηση της θερμοκρασίας. Επίσης όσον αφορά τη σύγκρισή ανάμεσα σε μεγάλο και μικρό πάχος οξειδίου παρατηρούμε ότι η ΔV_{th} είναι μεγαλύτερη για μεγάλο πάχος οξειδίου, κάτι το οποίο ισχύει για τα Zero-VT και για τα Standard τρανζίστορ .

TCV = $\Delta V_T / \Delta T$ [mV/K]					
Zero-VT nMOS		STANDARD nMOS		STANDARD pMOS	
Thin oxide	Thick oxide	Thin oxide	Thick oxide	Thin oxide	Thick oxide
-0.752	-0.767	-0.795	-0.601	-0.898	-1.10

Πίνακας 5.17 Σύγκριση των τιμών της ΔV_{th} για τα Zero-VT και τα Standard τρανζίστορ ως προς $\Delta T = 1^\circ\text{C}$

5.2 Ανάλυση περισσότερων παραμέτρων σχετικές με τα Zero-VT MOS και Standard MOS τρανζίστορ

Στο υποκεφάλαιο αυτό θα παρουσιαστούν οι γραφικές παραστάσεις και άλλων παραμέτρων, όπως έγινε στο προηγούμενο υποκεφάλαιο με την τάση κατωφλίου V_{th} , και οι παράγοντες αυτοί παίζουν σημαντικό ρόλο. Επίσης θα υπάρχει και η σχετική ανάλυση των γραφικών αυτών. Οι παράμετροι που θα παρουσιαστούν και θα αναλυθούν είναι οι παρακάτω:

$I_{spec}, ID * L / W$ (γραμμική/κορεσμού περιοχή) , slope factor n , $\frac{I_{SPEC}}{I_o * \frac{W}{L}}$, $\frac{\delta n}{\delta V_{SB}}$, $\frac{\delta V_{th}}{\delta V_{SB}}$

5.2.1 Ανάλυση της παραμέτρου I_{spec}

Η παράμετρος I_{spec} αντιστοιχεί στο χαρακτηριστικό ρεύμα για την εξαγωγή του χρησιμοποιήσαμε τον τύπο (5.2.1):

$$I_{spec} = I_o \cdot \frac{W}{L} = 2 * n * U_T^2 * \beta \quad (5.2.1)$$

Όπου $\beta = \mu \cdot C_{ox} \cdot \frac{W}{L}$, μ η κινητικότητα των φορέων, C_{ox} είναι η χωρητικότητα πύλης ανά μονάδα επιφάνειας και U_T είναι η θερμική τάση.

Επίσης χρησιμοποιήσαμε την προσέγγιση του τύπου (5.2.2):

$$\sqrt{\frac{n * \beta}{2}} = \frac{\partial \sqrt{id}}{\partial vg} \quad (5.2.2)$$

Για να κάνουμε εξαγωγή του I_{spec} βρήκαμε αρχικά μια τιμή και συγκεκριμένα τη μέγιστη για το

$\frac{\partial \sqrt{id}}{\partial vg} = c$, επομένως έχουμε :

$$\frac{n * \beta}{2} = c^2 \Rightarrow$$

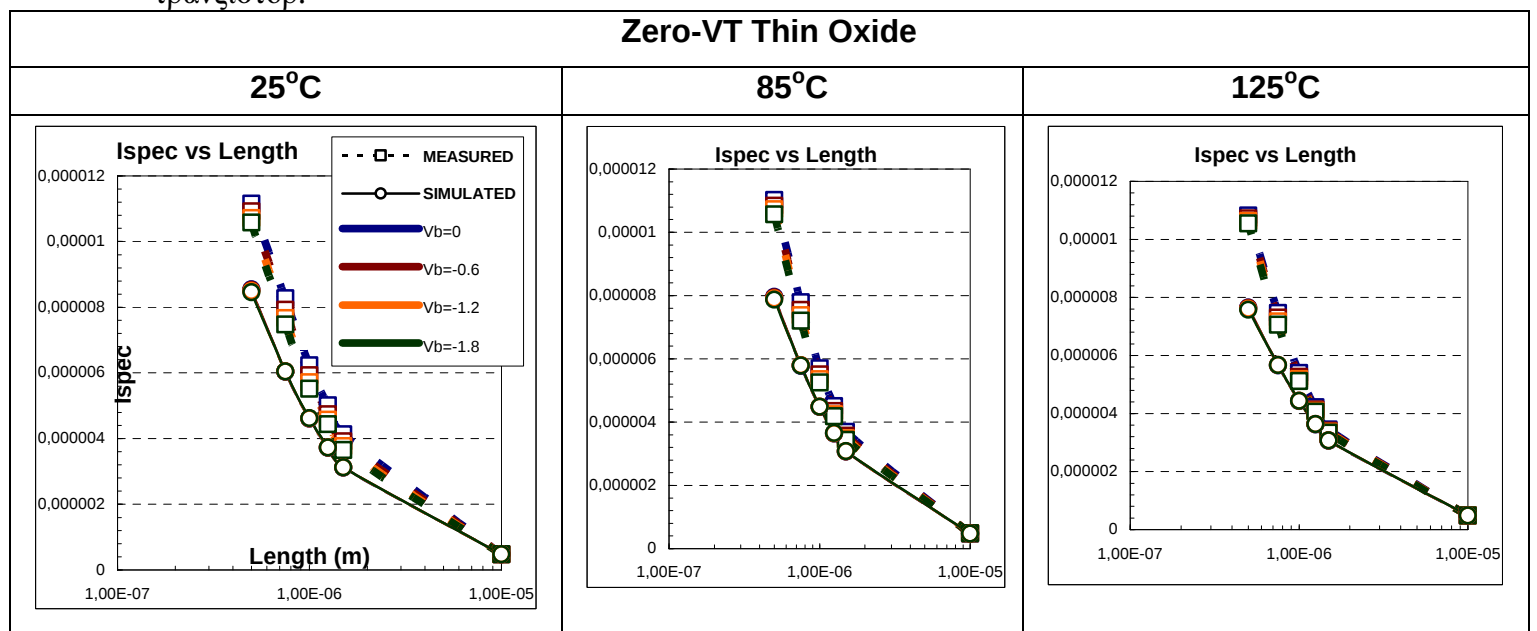
$$n * \beta = 2 * c^2$$

Χρησιμοποιώντας τώρα το δεύτερο μέρος του τύπου (5.2.1) $I_{spec} = 2 * n * U_T^2 * \beta$ αντικαθιστούμε όπου $n * \beta = 2 * c^2$ οπότε έχουμε

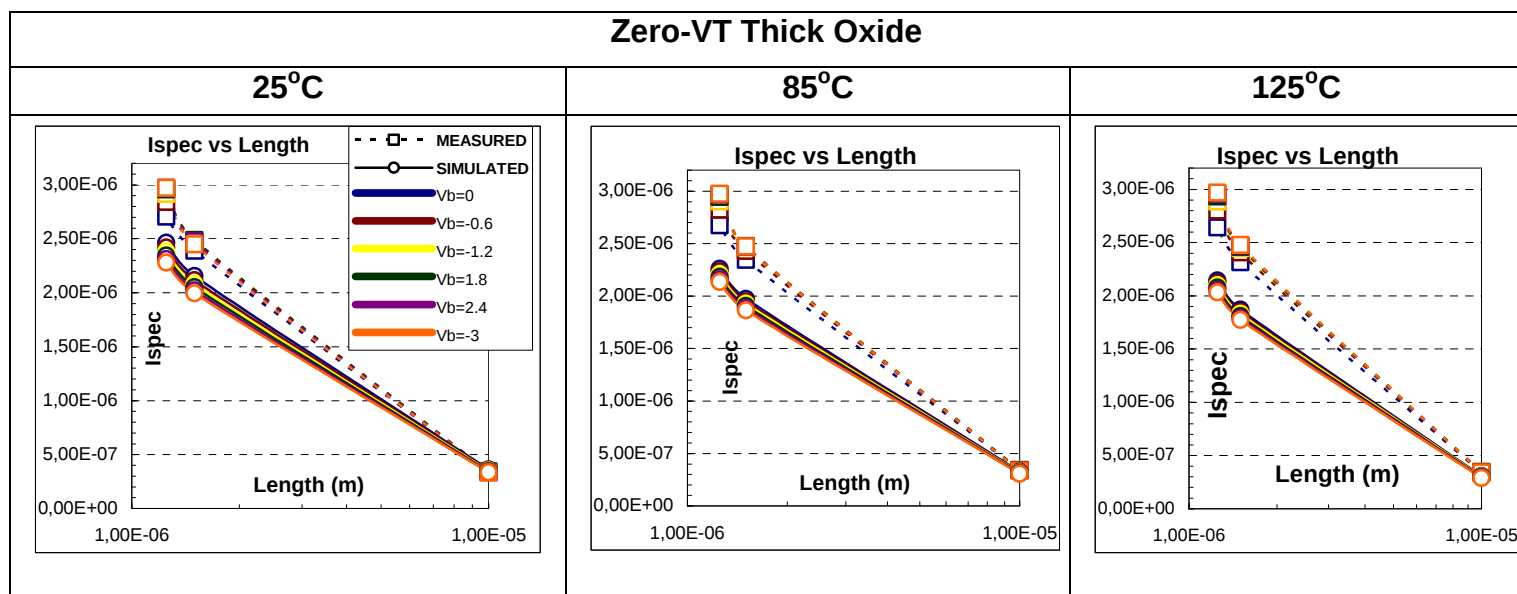
$$I_{spec} = 2 * U_T^2 * 2 * c^2 \Rightarrow$$

$$I_{spec} = 4 * U_T^2 * c^2$$

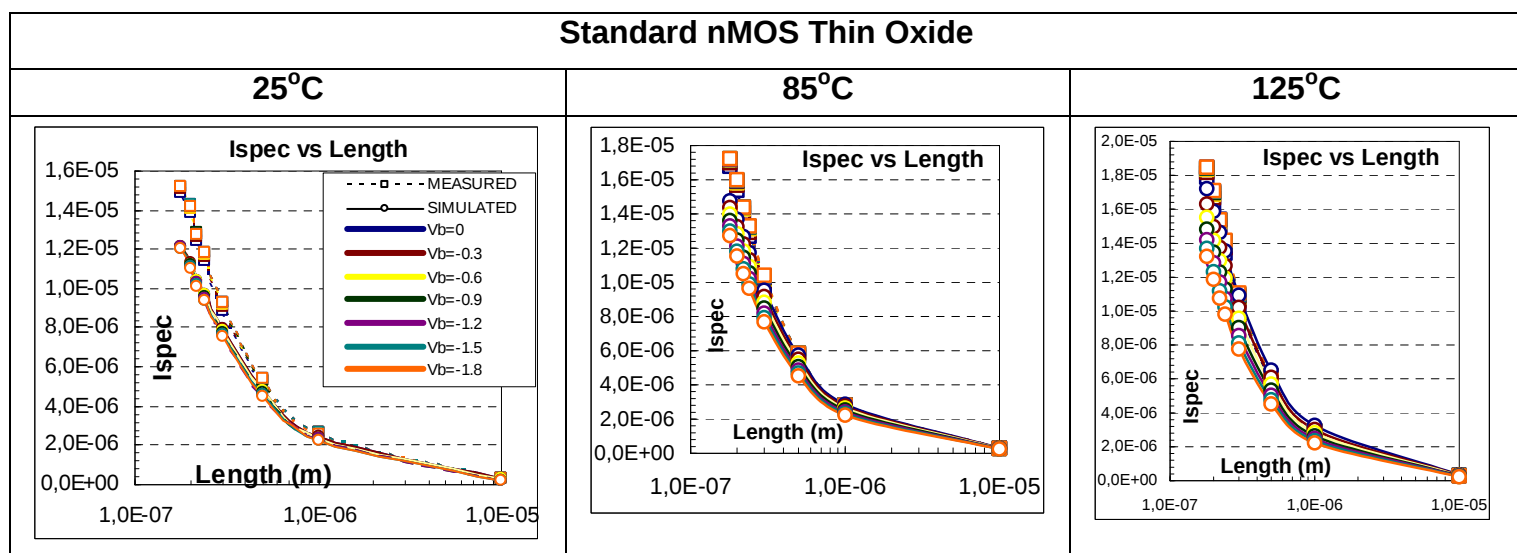
Η διαδικασία αυτή ακολουθήθηκε για όλες τις διατάξεις και ο αριθμός των I_{spec} που προκύπτει για κάθε τρανζίστορ είναι ίσος με τα βήματα του V_b . Παρακάτω παρουσιάζονται οι γραφικές του I_{spec} ως προς το μήκος καναλιού, ομαδοποιημένες σε Zero-VT και Standard τρανζίστορ.



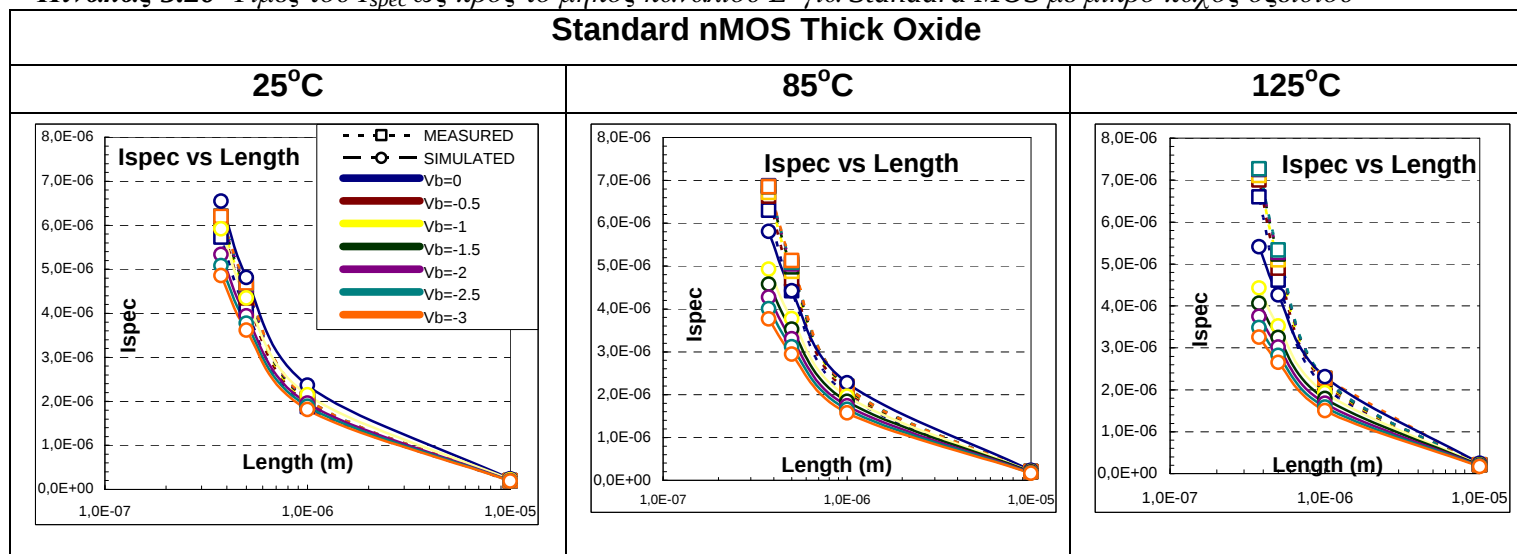
Πίνακας 5.18 Τιμές του I_{spec} ως προς το μήκος καναλιού L για Zero-VT με μικρό πάχος οξειδίου



Πίνακας 5.19 Τιμές του I_{spec} ως προς το μήκος καναλιού L για Zero-VT με μεγάλο πάχος οξειδίου



Πίνακας 5.20 Τιμές του I_{spec} ως προς το μήκος καναλιού L για Standard MOS με μικρό πάχος οξειδίου



Πίνακας 5.21 Τιμές του I_{spec} ως προς το μήκος καναλιού L για Standard MOS με μεγάλο πάχος οξειδίου

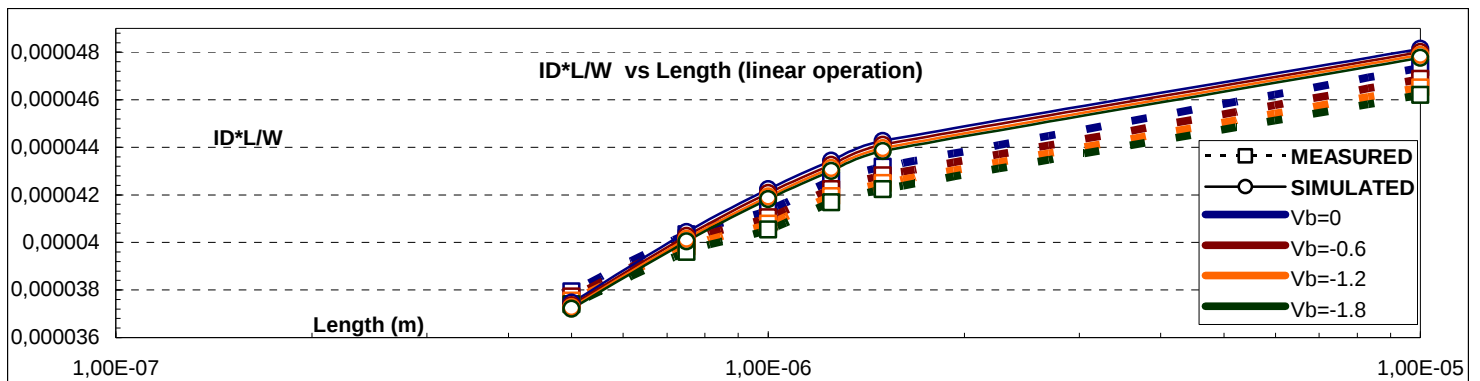
5.2.2 Παρουσίαση των γραφικών του $ID \cdot L/W$ ως προς το μήκος καναλιού.

Παρακάτω θα παρουσιαστούν οι γραφικές για το ρεύμα στην υποδοχή πολλαπλασιασμένο με το λόγο του μήκους (L) του καναλιού προς το πλάτος (W) του καναλιού ως προς το μήκος καναλιού των τρανζίστορ, για την γραμμική περιοχή και την περιοχή κορεσμού. Οι γραφικές είναι ομαδοποιημένες ανάλογα με τις δύο κατηγορίες τρανζίστορ Zero-VT και Standard τρανζίστορ. Για κάθε τιμή του V_b έχουμε και μια τιμή του ID . Η επιλογή του κάθε ID στο IC-CAP, για τις διάφορες γεωμετρίες των τρανζίστορ έγινε με βάση τη τελευταία τιμή του ID για κάθε τιμή του V_b .

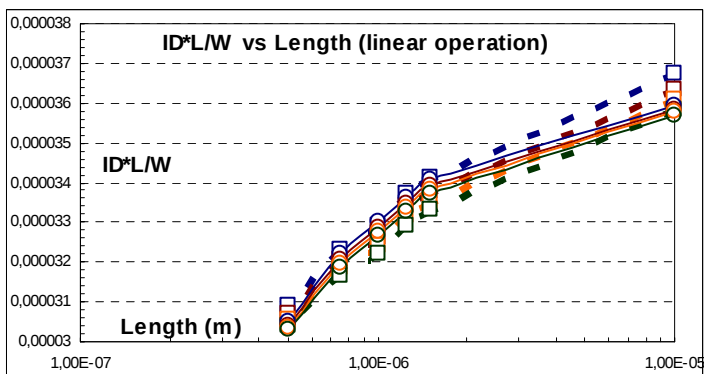
Zero-VT MOS Thin Oxide

Γραμμική περιοχή

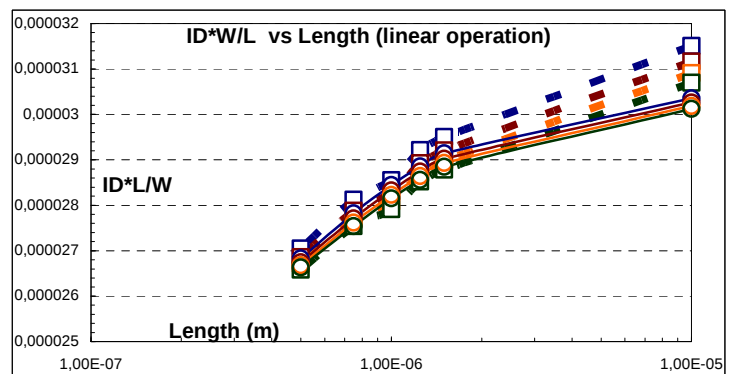
25°C



85°C

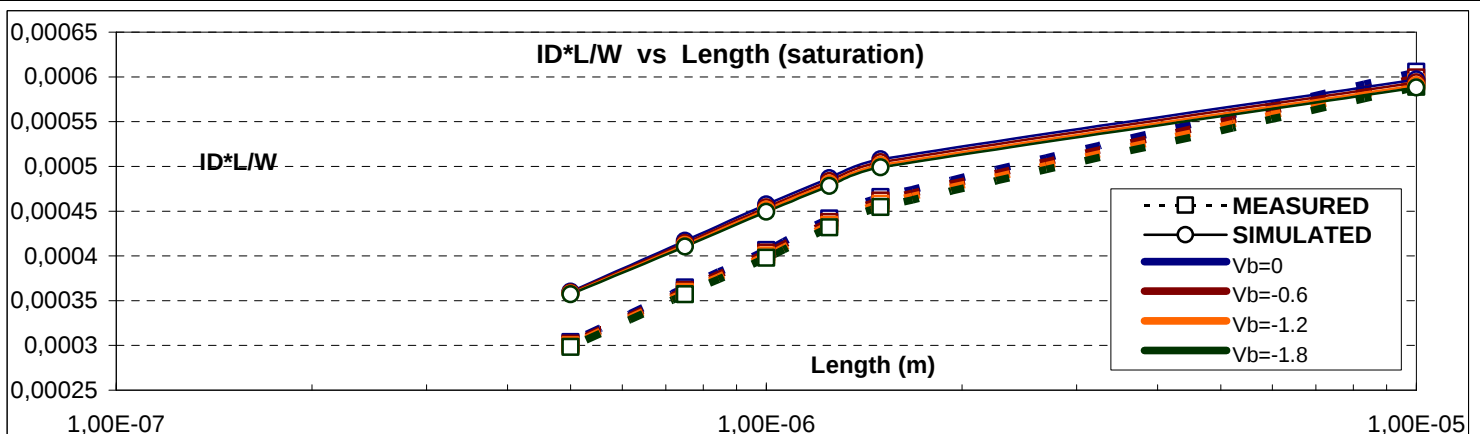


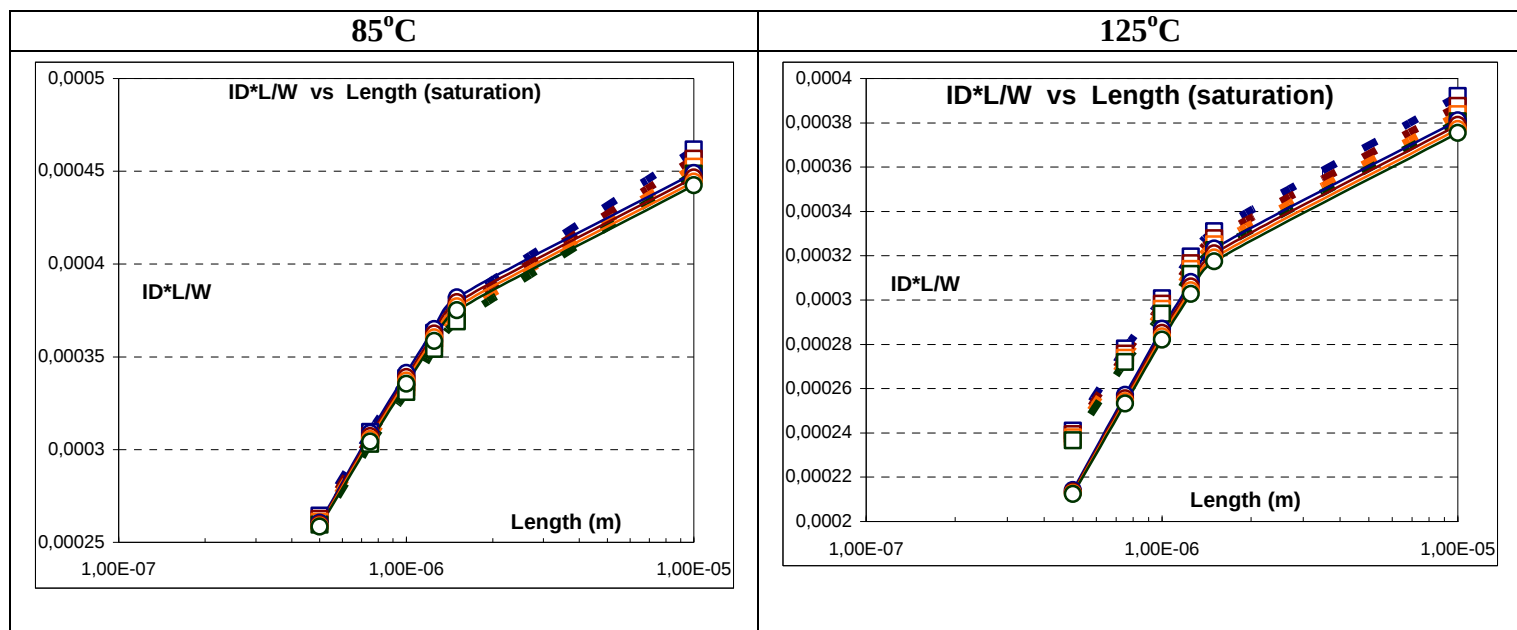
125°C



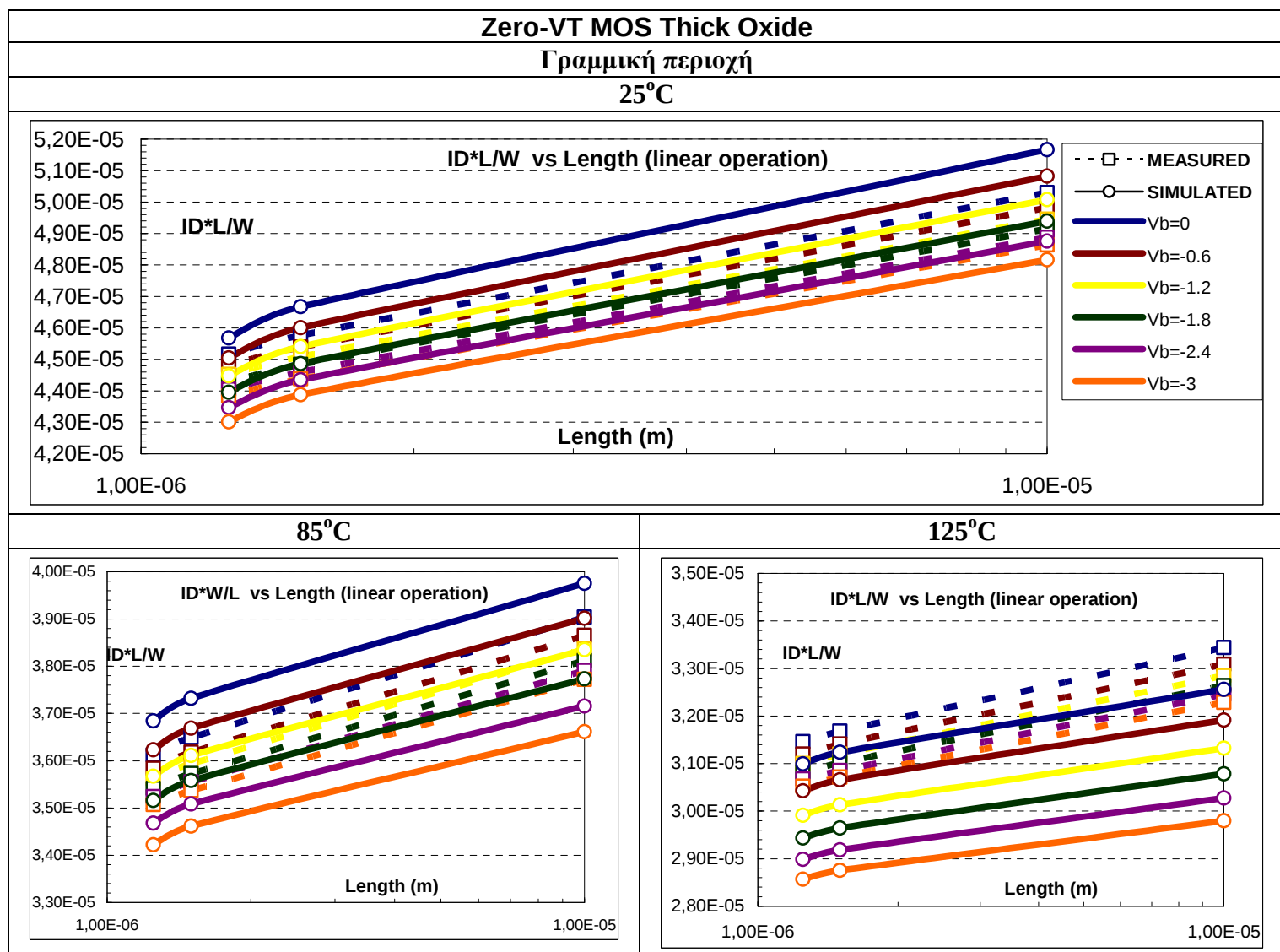
Περιοχή Κορεσμού

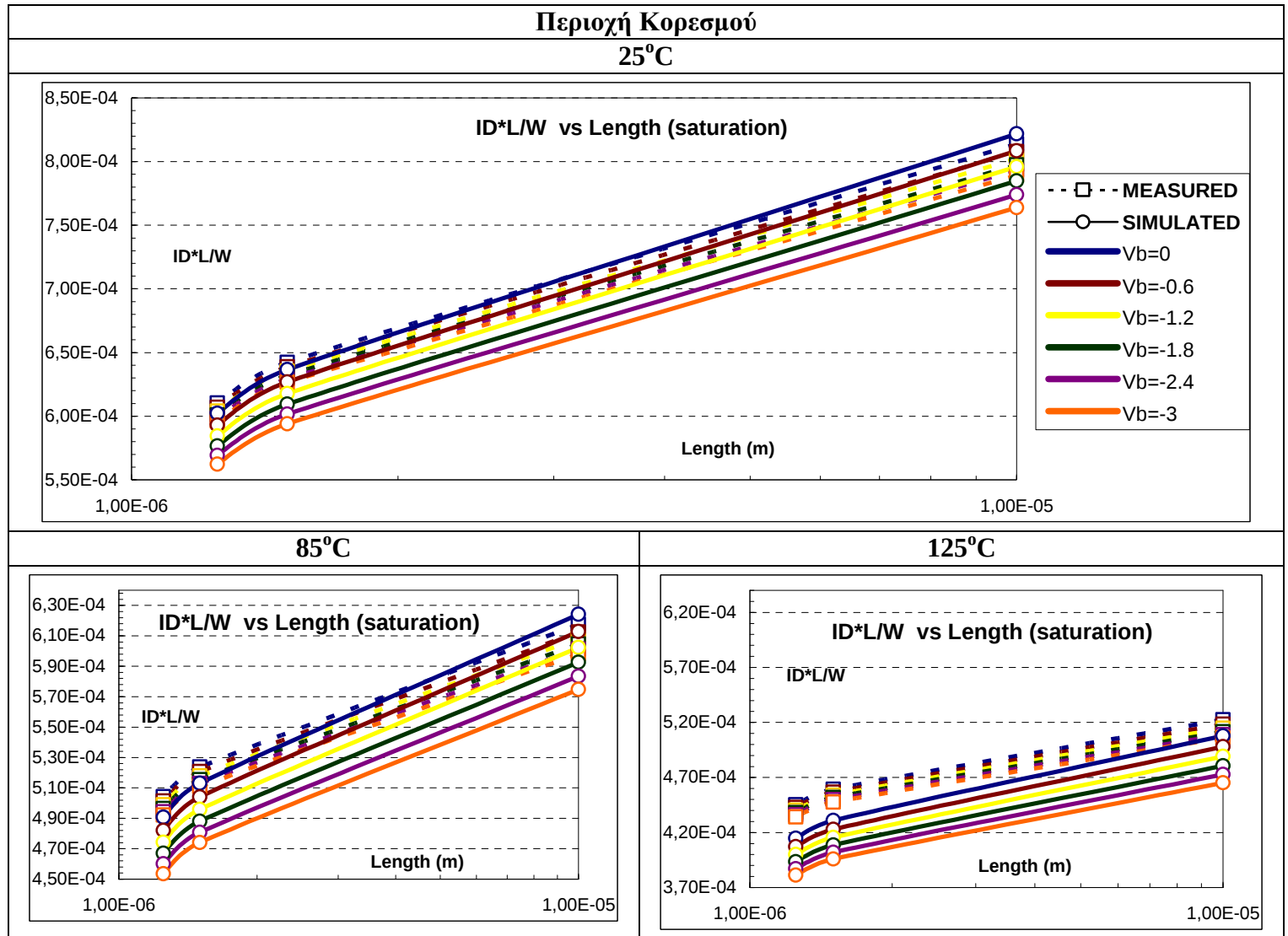
25°C



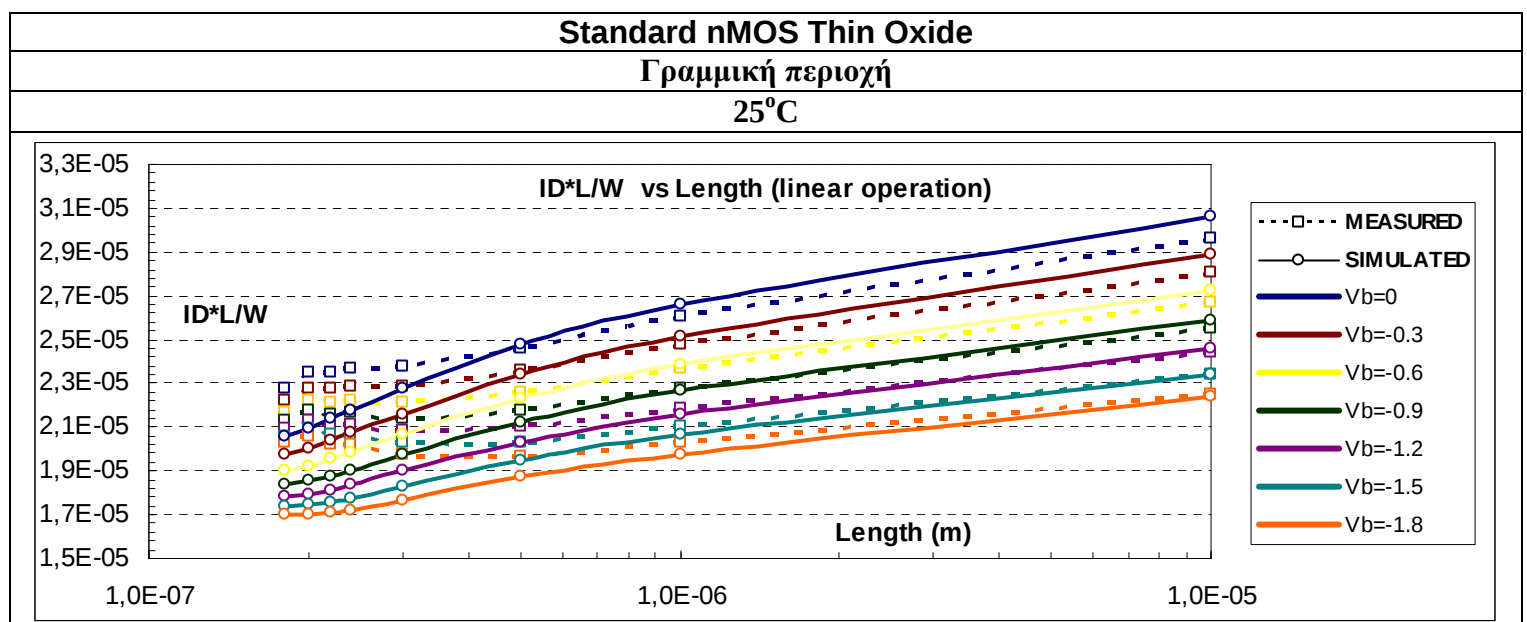


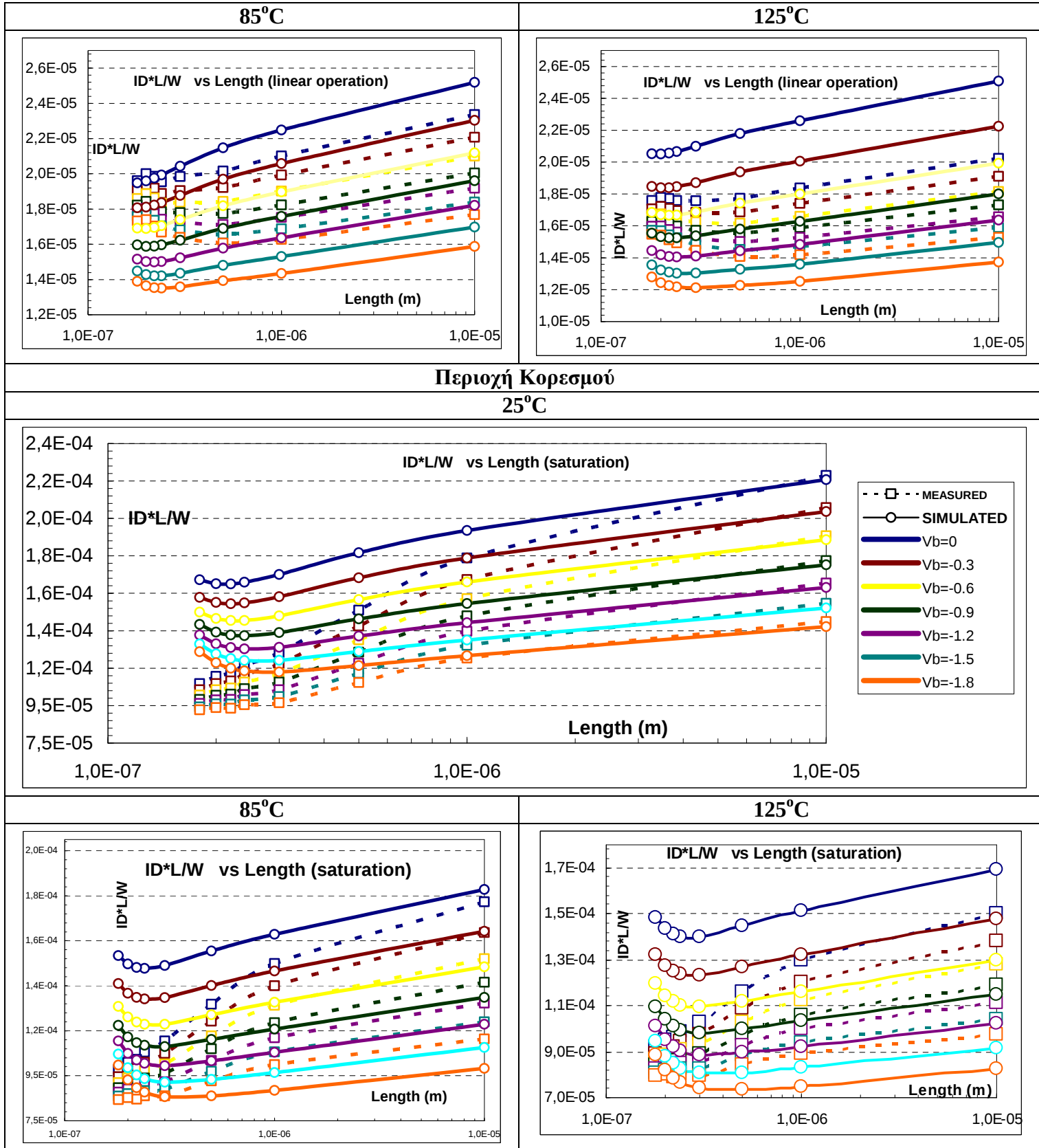
Πίνακας 5.22 Τιμές του $ID \cdot L/W$ ως προς το μήκος καναλιού L για Zero-VT MOS με μικρό πάχος οξειδίου





Πίνακας 5.23 Τιμές του $ID \cdot L/W$ ως προς το μήκος καναλιού L για Zero-VT MOS με μεγάλο πάχος οξειδίου



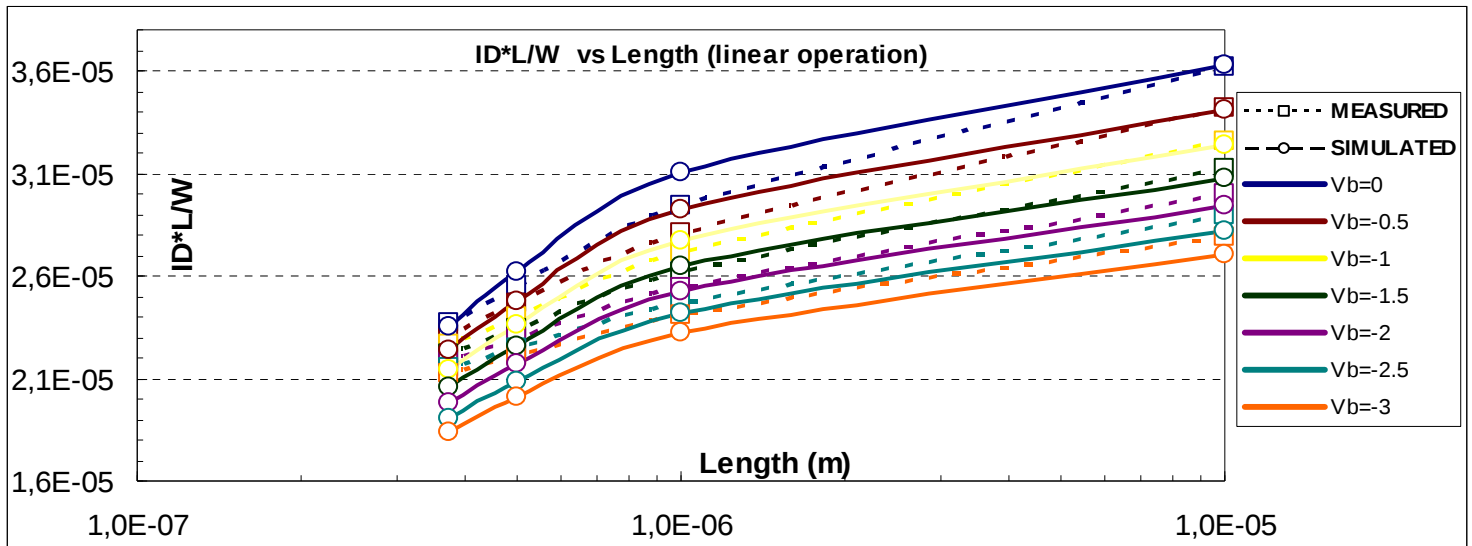


Πίνακας 5.24 Τιμές του $ID \cdot L/W$ ως προς το μήκος καναλιού L για Standard MOS με μικρό πάχος οξειδίου

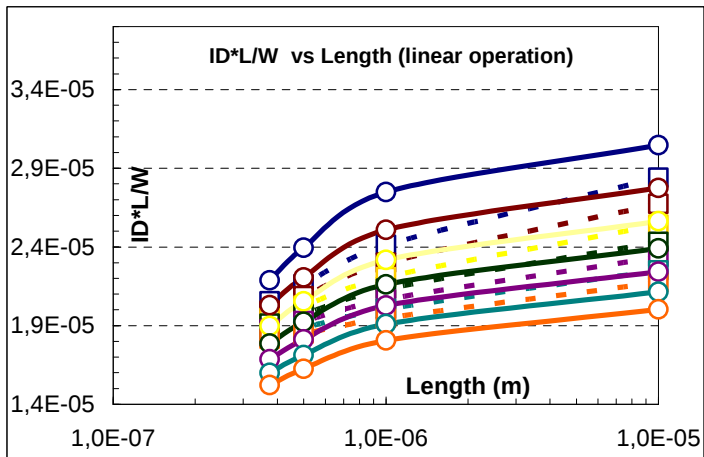
Standard nMOS Thick Oxide

Γραμμική περιοχή

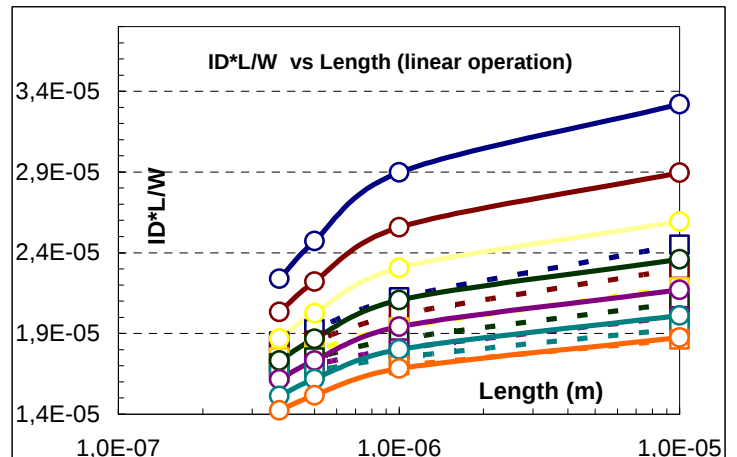
25°C



85°C

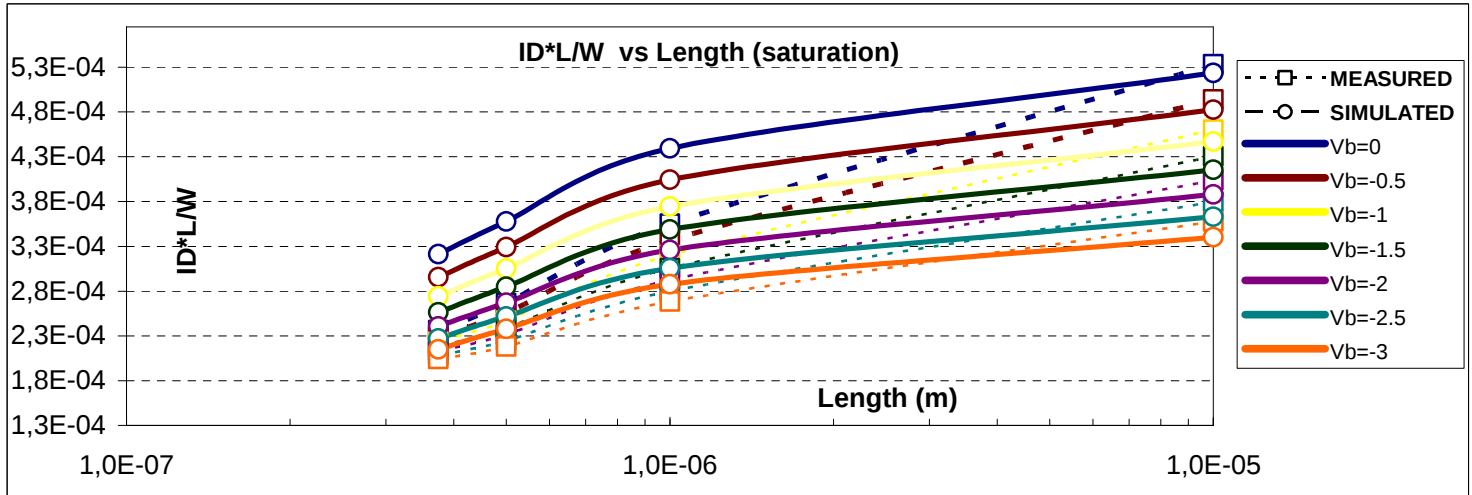


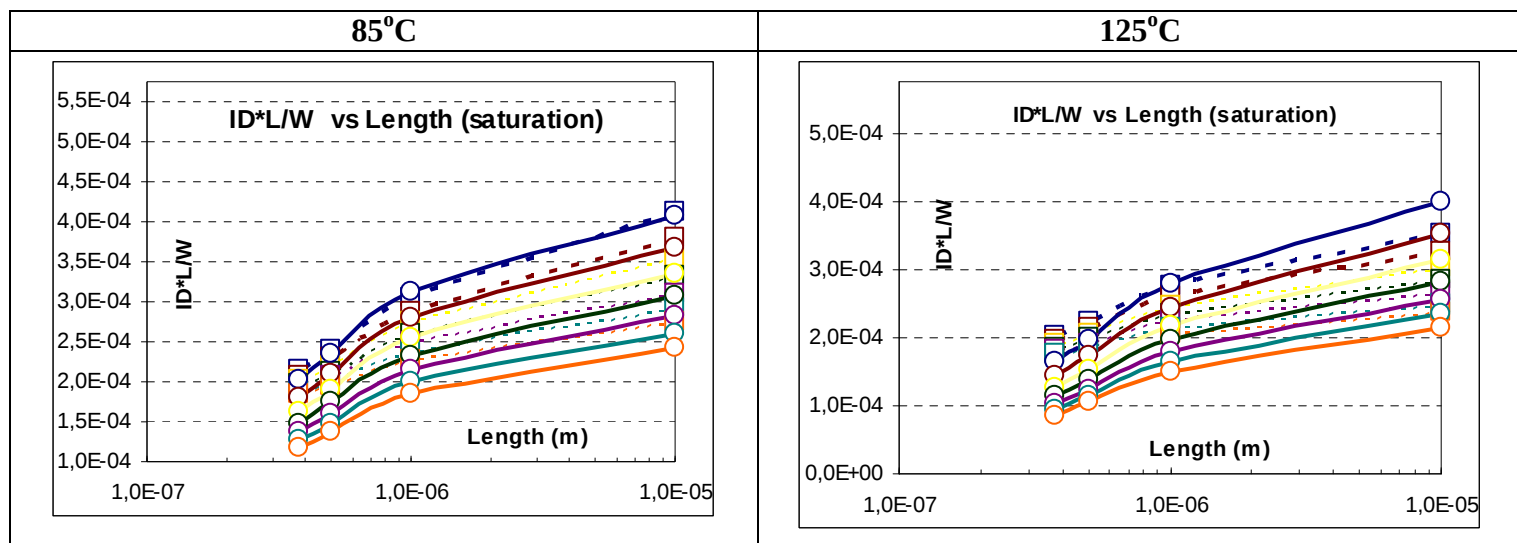
125°C



Περιοχή Κορεσμού

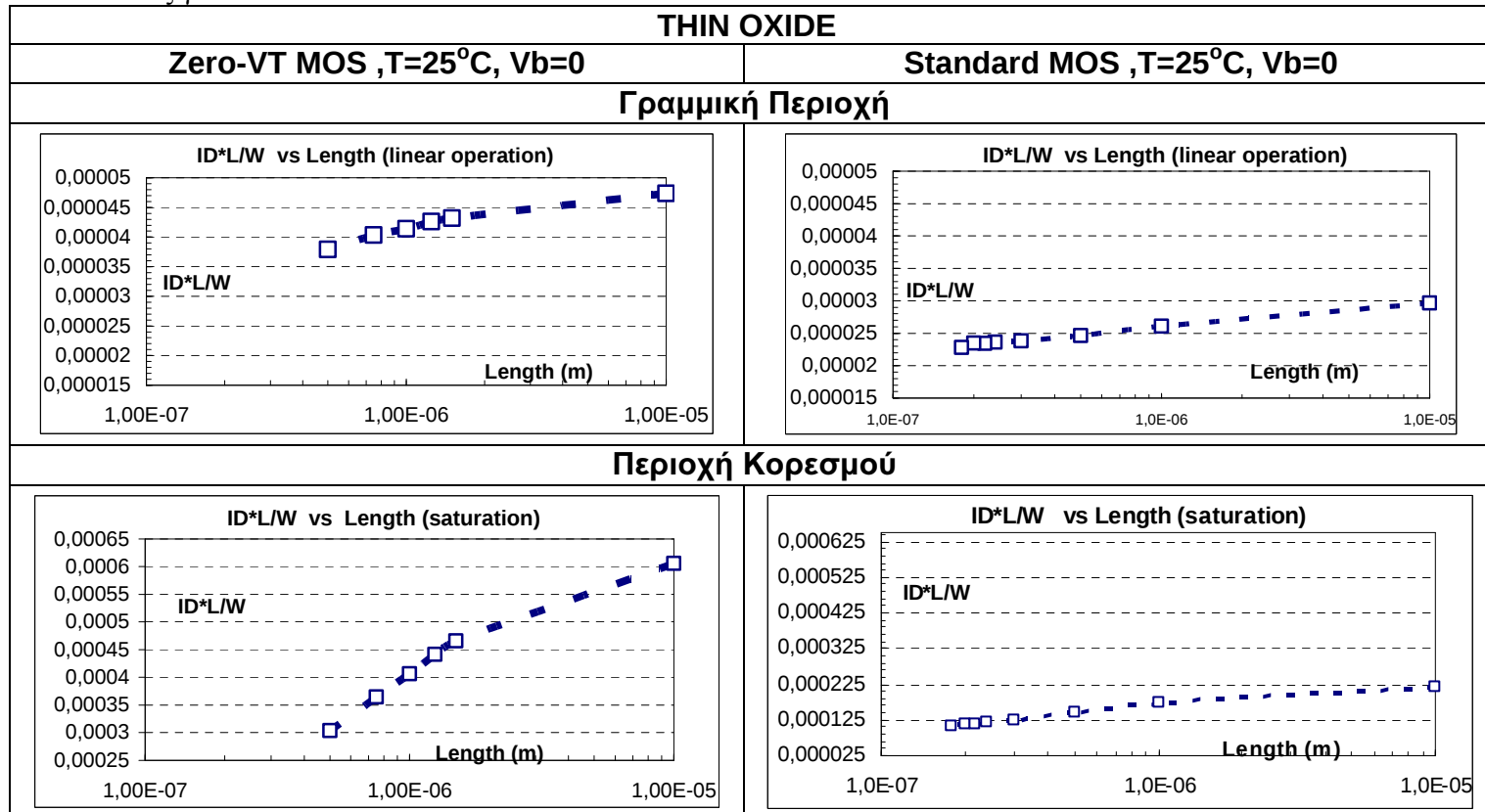
25°C



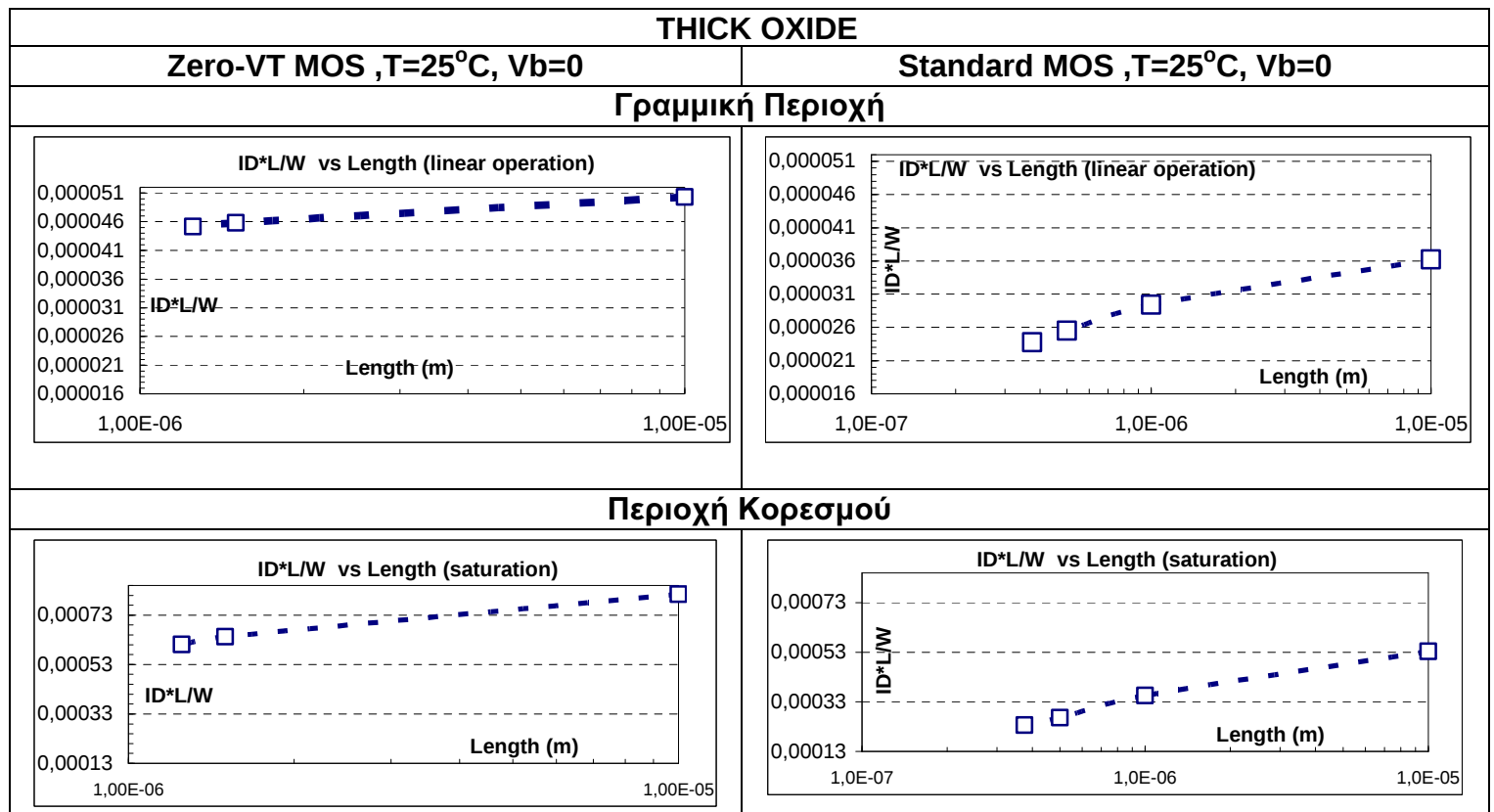


Πίνακας 5.25 Τιμές του ID^*L/W ως προς το μήκος καναλιού L για Standard MOS με μεγάλο πάχος οξειδίου

Από τις παραπάνω γραφικές παρατηρούμε ότι έχουμε μια αρκετά καλή προσέγγιση του μοντέλου, για τις μετρήσεις των ID^*L/W ιδιαίτερα για τα τρανζίστορ με μικρό πάχος οξειδίου. Με την αύξηση της V_b μειώνεται η τιμή του ID^*L/W . Παρατηρείτε ότι όσο αυξάνεται η θερμοκρασία μειώνεται ή τιμή της παραμέτρου ID^*L/W . Επίσης συγκρίνοντας τις γραφικές των Zero-VT και Standard MOS, παρατηρούμε ότι για τα Zero-VT έχουμε μεγαλύτερες τιμές του ID^*L/W σε όλες τις θερμοκρασίες για μικρό και μεγάλο πάχος οξειδίου. Το συμπέρασμα αυτό επαληθεύεται και από τους παρακάτω πίνακες 5.21 , 5.22 όπου παρουσιάζονται οι γραφικές ID^*L/W vs L (στις γραφικές αυτές περιέχονται μόνο τιμές των μετρήσεων) και από τον πίνακα 5.23 ο οποίος περιέχει κάποιες ενδεικτικές τιμές τρανζίστορ με ίδιες διαστάσεις για τα Zero-VT και τα Standard MOS.



Πίνακας 5.26 Σύγκριση των γραφικών ID^*L/W vs L για μικρό πάχος οξειδίου για $V_b=0$ και $T=25^\circ\text{C}$.



Πίνακας 5.27 Σύγκριση των γραφικών ID^*L/W vs L για μεγάλο πάχος οξειδίου για $V_b=0$ και $T=25^\circ C$.

THIN OXIDE $V_b=0$ $T=25^\circ C$				
	Γραμμική περιοχή		Περιοχή Κορεσμού	
	ZVT	STANDARD	ZVT	STANDARD
geometry(W x L)	$ID^*L/W(mA)$			
10um x 10um	474 mA	296 mA	605mA	218mA
10um x 0.5um	426 mA	246 mA	441mA	145 mA

THICK OXIDE $V_b=0$				
	Γραμμική περιοχή		Περιοχή Κορεσμού	
	ZVT	STANDARD	ZVT	STANDARD
geometry(W x L)	$ID^*L/W(mA)$			
10um x 10um	503 mA	362 mA	814mA	533mA
10 x 1.25 (ZVT) 10 x 1 (Standard)	452mA	294mA	610mA	355mA

Πίνακας 5.28 Τιμές του ID^*L/W , για $V_b=0$ για κάποιες κοινές γεωμετρίες των Zero-Vt και των Standard MOS τρανζίστορ.

5.2.3 Παρουσίαση των γραφικών για το συντελεστή κλίσης (slope factor) n ως προς το μήκος καναλιού.

Για να εξάγουμε το συντελεστή κλίσης n αρχικά υπολογίζουμε το IC από τον παρακάτω τύπο:

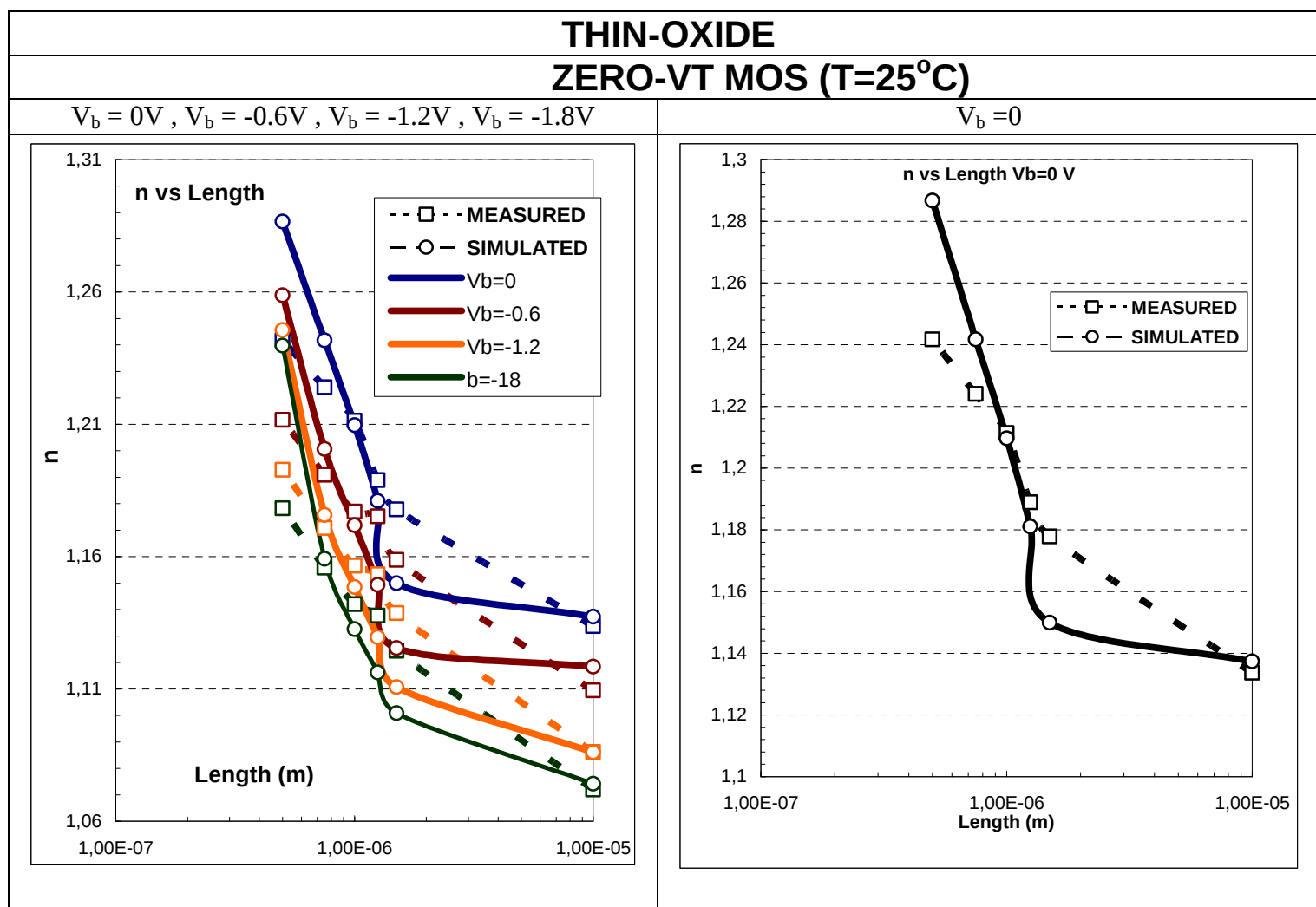
$$IC = \frac{I_{SPEC}}{I_D} \quad (5.2.3)$$

Όπου χρησιμοποιούμε το I_{spec} το οποίο έχουμε βρει σε κάποια προηγούμενη διαδικασία. Οι τιμές του IC διαφέρουν ανάλογα με την τιμή του V_b . Στη συνέχεια εξάγουμε το συντελεστή κλίσης με βάση τον παρακάτω τύπο:

$$\frac{1}{n} = \left. \frac{\partial g_m \cdot U_T}{\partial ID} \right|_{IC=0.01} \quad (5.2.4)$$

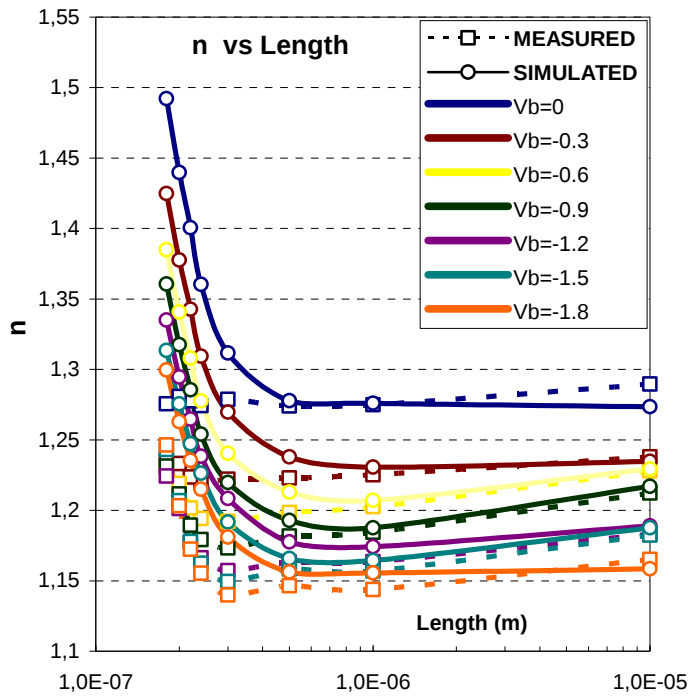
5.2.3.1 Ανάλυση του συντελεστή κλίσης n ως προς το μήκος καναλιού.

Παρακάτω θα παρουσιάσουμε τις γραφικές οι οποίες προκύπτουν για τον συντελεστή κλίσης σε θερμοκρασία λειτουργίας $T=25^\circ C$ για τα Zero-VT και τα Standard MOS τρανζίστορ. Οι γραφικές χωρίζονται σε μικρό και μεγάλο πάχος οξειδίου και παρουσιάζονται για όλες τις τιμές των V_b (αριστερά) και για $V_b=0$ (δεξιά).

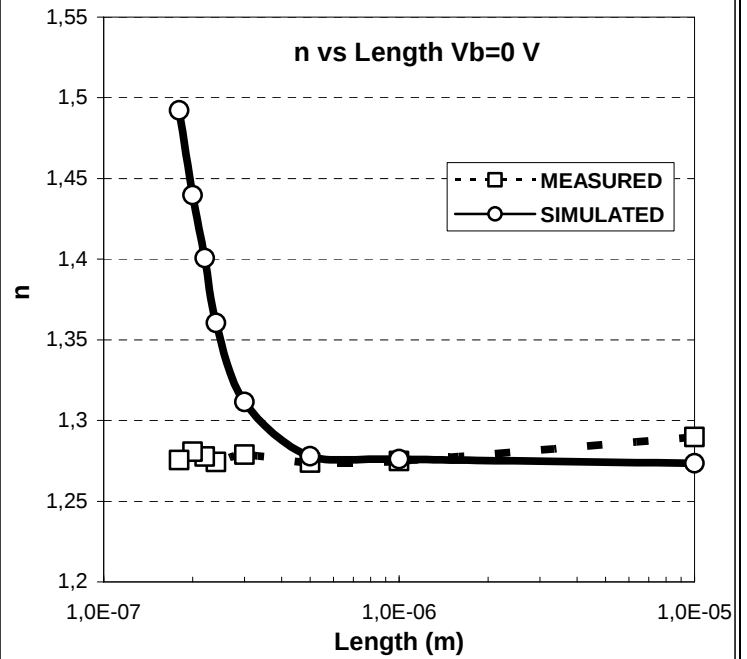


STANDARD nMOS (T=25°C)

$V_b = 0V$, $V_b = -0.3V$, $V_b = -0.6V$, $V_b = -0.9V$
 $V_b = -1.2V$, $V_b = -1.5V$, $V_b = -1.8V$



$V_b = 0$

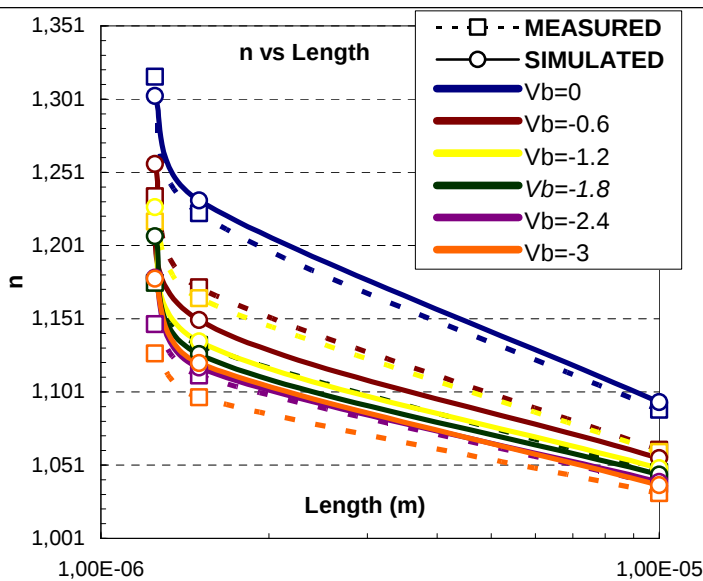


Πίνακας 5.29 Σύγκριση του συντελεστή κλίσης n του για μικρό πάχος οξειδίου των Zero-VT (πάνω) και Standard MOS (κάτω) για όλες τις τιμές V_b (αριστερά) και αποκλειστικά για $V_b=0$ (δεξιά).

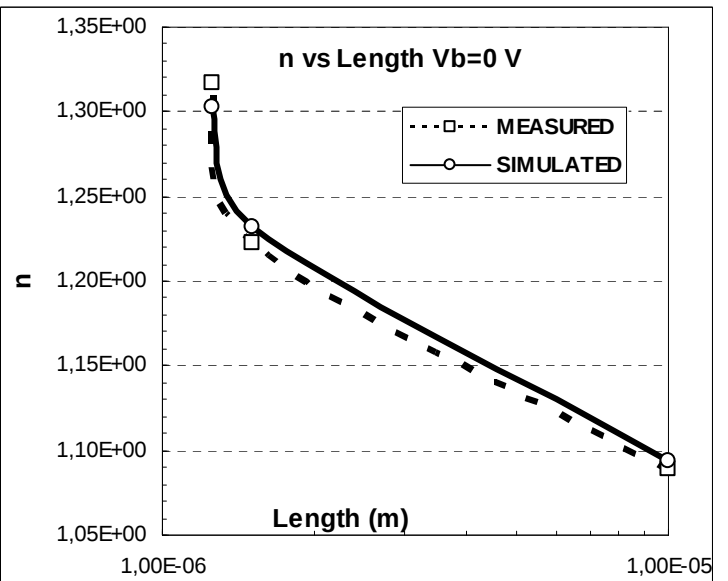
THICK-OXIDE

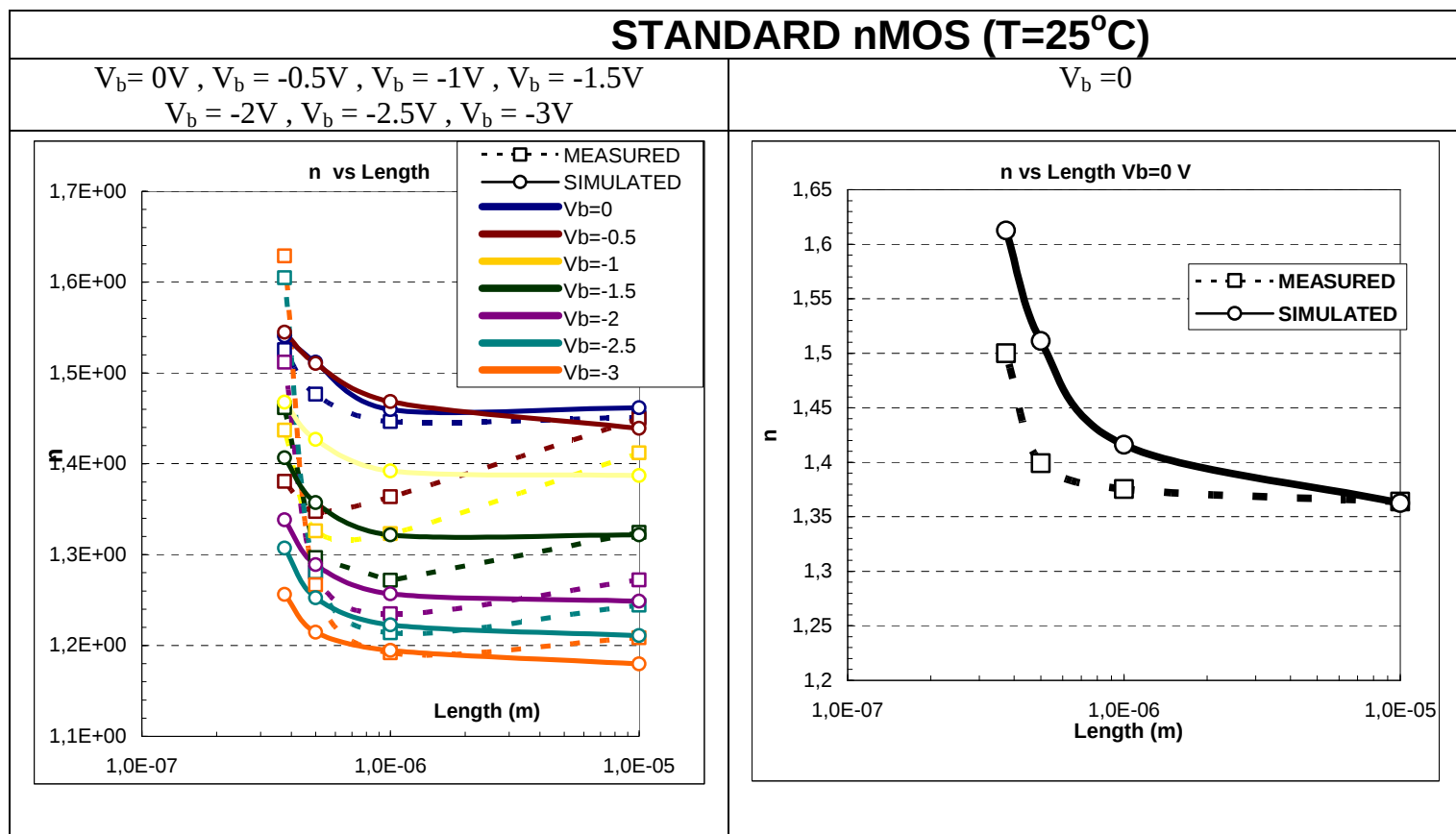
ZERO-VT MOS (T=25°C)

$V_b = 0V$, $V_b = -0.6V$, $V_b = -1.2V$, $V_b = -1.8V$
 $V_b = -2.4V$, $V_b = -3V$



$V_b = 0$





Πίνακας 5.30 Σύγκριση του συντελεστή κλίσης n του για μεγάλο πάχος οξειδίου των Zero-VT (πάνω) και Standard MOS (κάτω) για όλες τις τιμές V_b (αριστερά) και αποκλειστικά για $V_b=0$ (δεξιά).

Από τις παραπάνω γραφικές παρατηρούμε ότι η αύξηση της V_b συμβάλει στην μείωση του συντελεστή κλίσης. Από τη σύγκριση ανάμεσα στα Zero-VT και τα Standard τρανζίστορ παρατηρούμε ότι τα Zero-VT MOS παρουσιάζουν μικρότερες τιμές του n από ότι τα Standard MOS. Ωστόσο παρατηρείται μια απότομη αύξηση στα Zero-VT του slope factor για τρανζίστορ με μικρό μήκος καναλιού. Στον πίνακα 5.26 παρουσιάζονται τιμές των n για κάποιες κοινές γεωμετρίες των Zero-VT και Standard MOS για $V_b=0$ και $T=25^\circ\text{C}$.

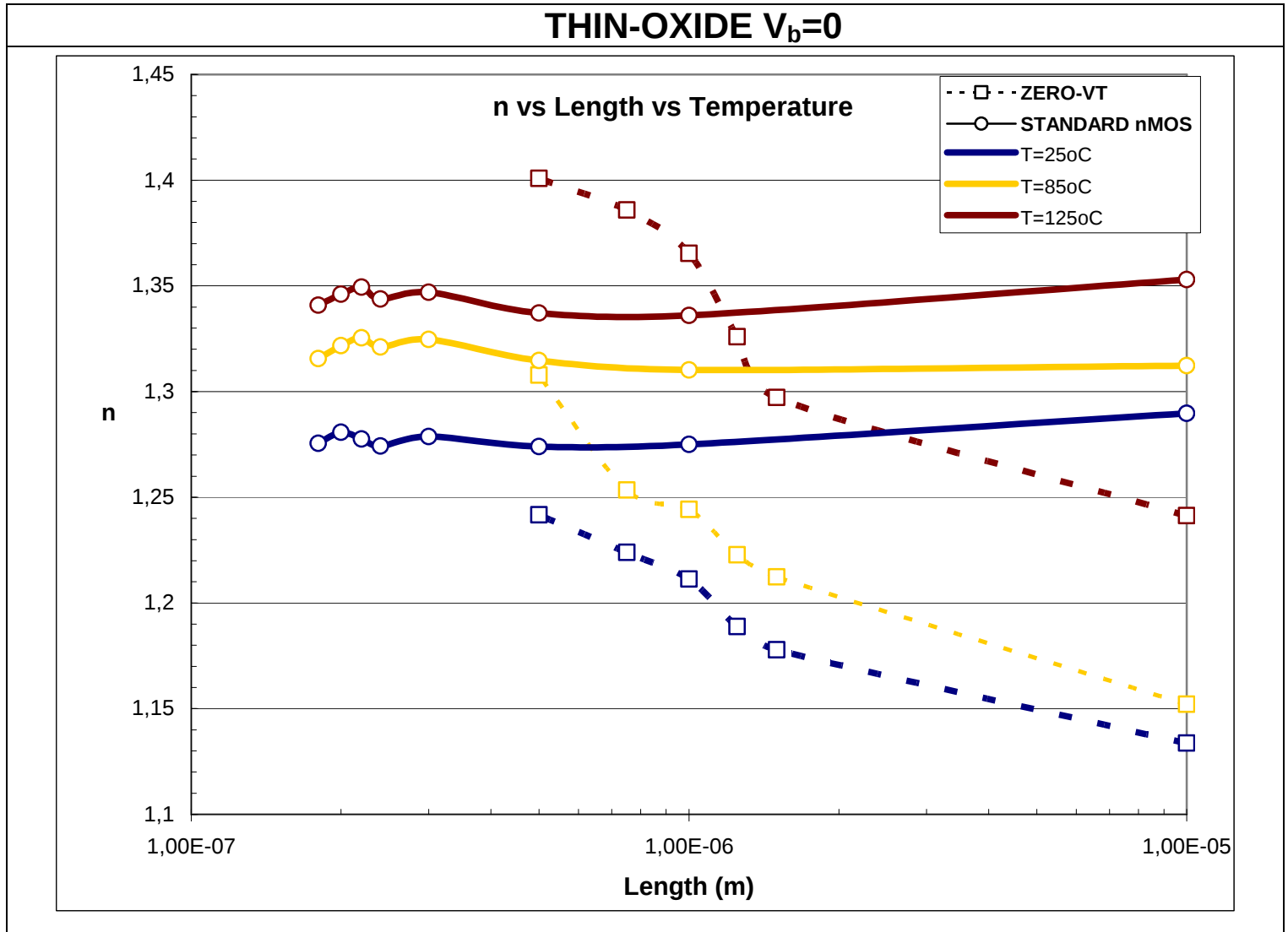
THIN OXIDE $V_b=0$ $T=25^\circ\text{C}$		
	ZVT	STANDARD
geometry(W x L)	Slope factor n	
10um x 10um	1.13	1.28
10um x 0.5um	1.19	1.27

THICK OXIDE $V_b=0$		
	ZVT	STANDARD
geometry(W x L)	Slope factor n	
10um x 10um	1.08	1.36
10umx1um	1.31	1.37

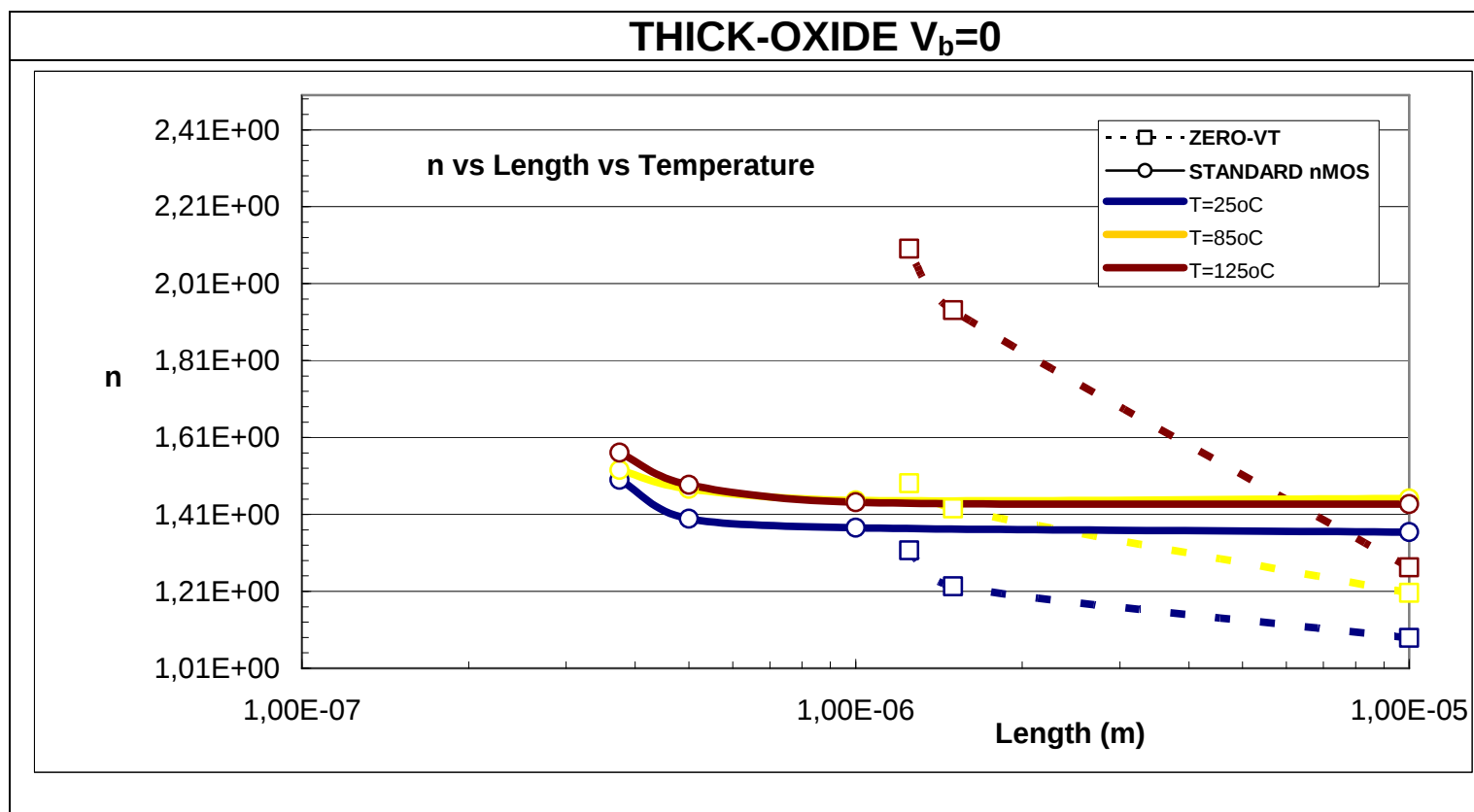
Πίνακας 5.31 Τιμές του n (slope factor), για $V_b=0$ για κάποιες κοινές γεωμετρίες των Zero-Vt και των Standard MOS τρανζίστορ.

5.2.3.2 Ανάλυση του συντελεστή κλίσης n ως προς τη θερμοκρασία T .

Παρακάτω θα παρουσιαστούν οι γραφικές παραστάσεις του συντελεστή κλίσης για τα Zero-VT και τα Standard MOS με μικρό και μεγάλο πάχος οξειδίου με βάση τη θερμοκρασία λειτουργίας T και $V_b=0$. Οι παρακάτω γραφικές ομαδοποιούνται σε μικρό και μεγάλο πάχος οξειδίου.



Πίνακας 5.32 Σύγκριση του συντελεστή κλίσης n του για μικρό πάχος οξειδίου των Zero-VT (αριστερά) και Standard MOS (δεξιά) για $V_b=0$ για $T=25^\circ\text{C}$, 85°C , 125°C .



Πίνακας 5.33 Σύγκριση του συντελεστή κλίσης n του για μεγάλο πάχος οξειδίου των Zero-VT (αριστερά) και Standard MOS (δεξιά) για $V_b=0$.

Από τις παραπάνω γραφικές παρατηρούμαι ότι η αύξηση της θερμοκρασία συμβάλει και στην αύξηση του συντελεστή κλίσης. Επίσης παρατηρούμε ότι τα Zero-VT παρουσιάζουν καλύτερο συντελεστή κλίσης από τα Standard τρανζίστορ σε μικρές θερμοκρασίες.

$\Delta n_T / \Delta T$ [1/K]			
Zero-VT nMOS		STANDARD nMOS	
Thin oxide	Thick oxide	Thin oxide	Thick oxide
0.00139	0.00274	0.00065	0.00074

Άλλη μία ανάλυση που έγινε πάνω στην αλλαγή του β από τη μεταβολή της θερμοκρασίας μας δίνει τα παρακάτω αποτελέσματα. Χρησιμοποιήσαμε τον τύπο:

$$\sqrt{\frac{n^* \beta}{2}} = \frac{\partial \sqrt{id}}{\partial vg} \Rightarrow \beta = \left[2 * \left\{ \text{MAX} \left(\frac{\partial \sqrt{id}}{\partial vg} \right) \right\}^2 \right] / n$$

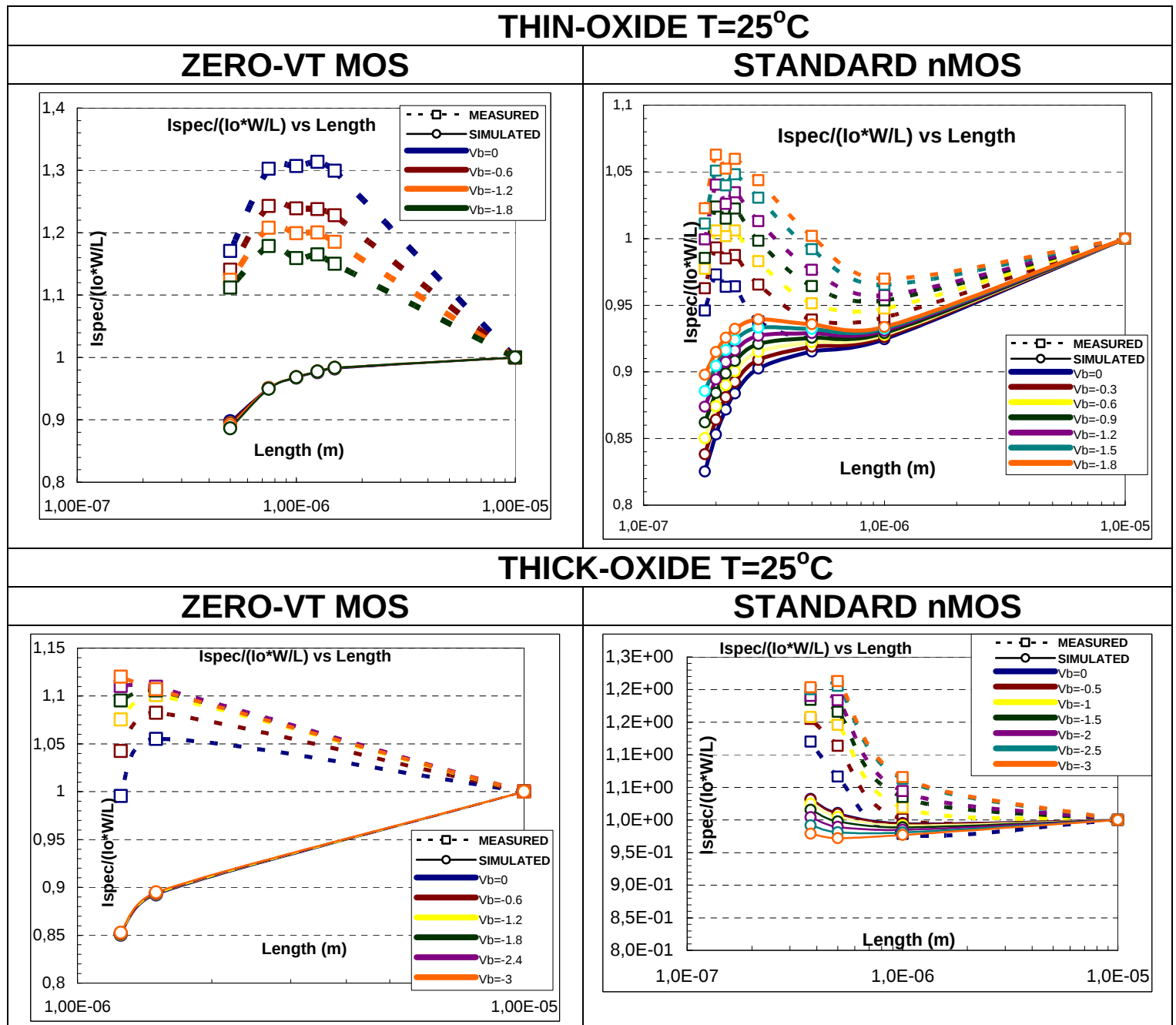
Τα αποτελέσματα είναι παρουσιάζονται στον παρακάτω πίνακα:

$\Delta \beta_T / \Delta T$ [nA/V ² *K]			
Zero-VT nMOS		STANDARD nMOS	
Thin oxide	Thick oxide	Thin oxide	Thick oxide
- 0.01944	- 0.00939	- 0.01908	- 0.00606

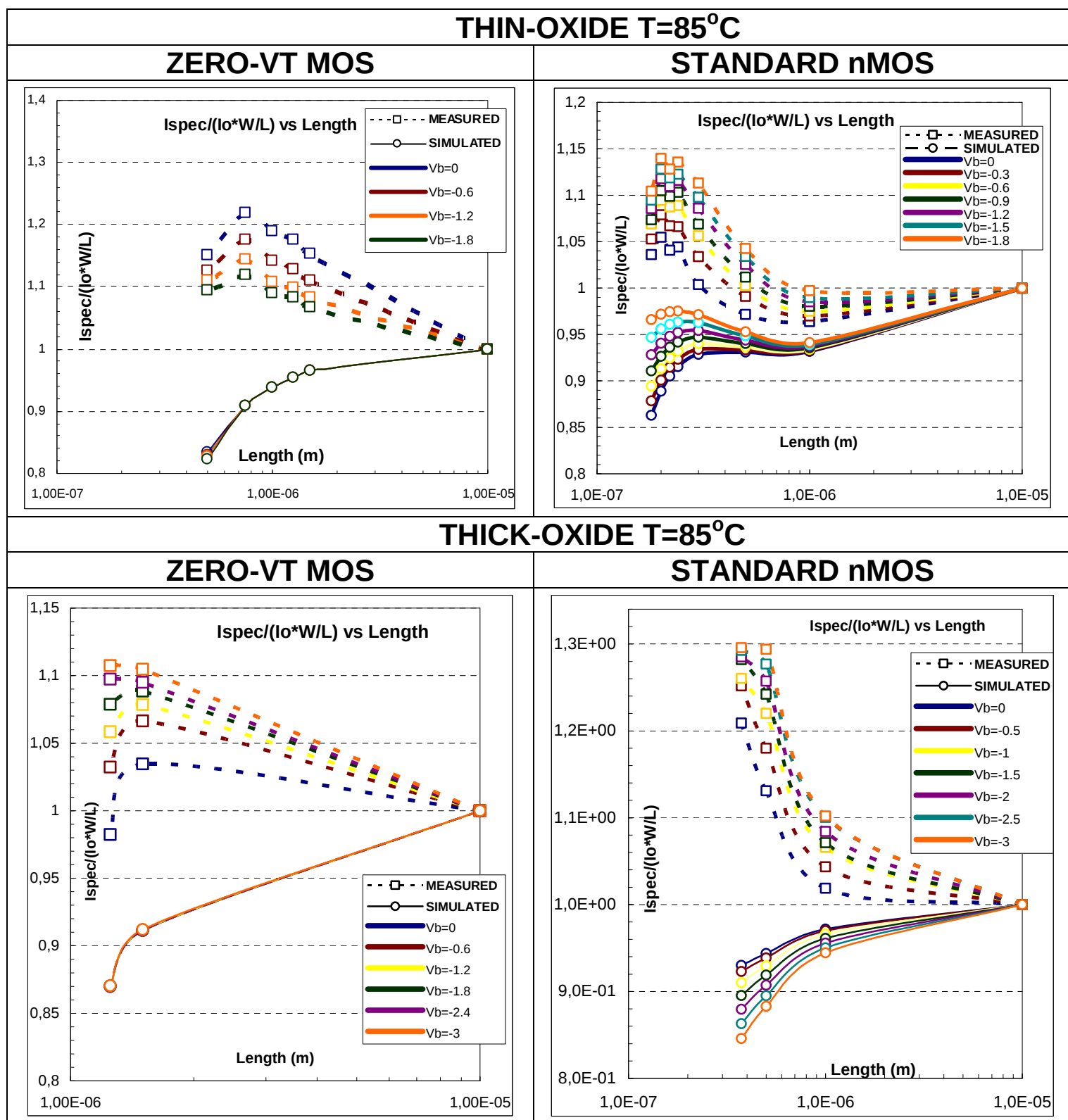
5.2.4 Ανάλυση της παραμέτρου

$$\frac{I_{SPEC}}{I_o * \frac{W}{L}}$$

Για τον υπολογισμό της παραμέτρου αυτή χρησιμοποιούμε τις τιμές του I_{SPEC} που έχουμε βρει παραπάνω και ως I_o ορίζουμε τα I_{SPEC} του τρανζίστορ με μεγάλο μήκος και πλάτος καναλιού (long-wide). Στις διατάξεις που μελετάμε το I_o παίρνει τις τιμές του I_{SPEC} του τρανζίστορ 10um x 10um. παρακάτω παρουσιάζονται οι γραφικές για τα Zero-VT (αριστερά) και τα Standard MOS τρανζίστορ (δεξιά) για μικρό (πάνω) και μεγάλο πάχος οξειδίου (κάτω) οξειδίου για τις τρεις θερμοκρασίες $T=25^\circ\text{C}$, $T=85^\circ\text{C}$, $T=125^\circ\text{C}$.



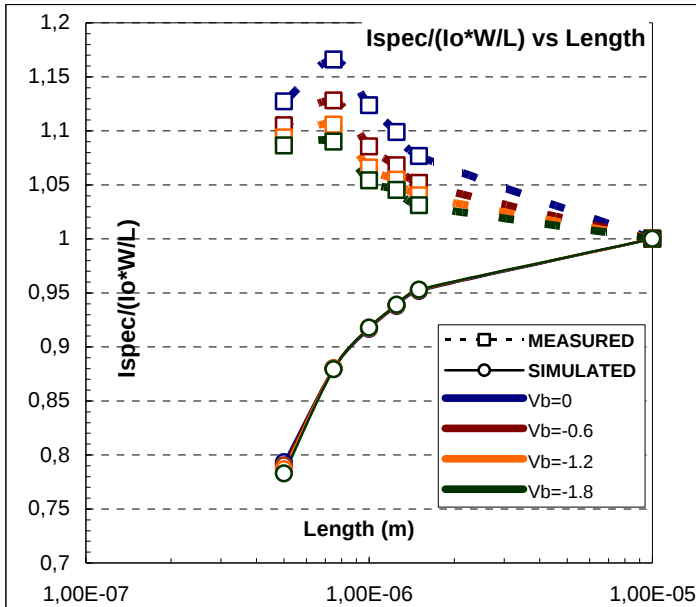
Πίνακας 5.34 Σύγκριση του $I_{SPEC}/(I_o * W/L)$ για Zero-VT (αριστερά) και Standard MOS (δεξιά) με μικρό (πάνω) και μεγάλο πάχος οξειδίου (κάτω) και για $T=25^\circ\text{C}$.



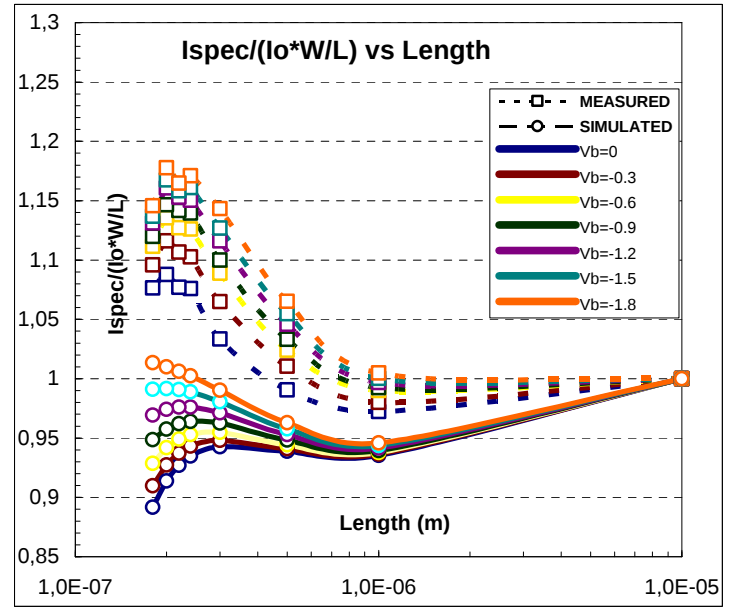
Πίνακας 5.35 Σύγκριση του $I_{spec}/(I_o \cdot W/L)$ για Zero-VT (αριστερά) και Standard MOS (δεξιά) με μικρό (πάνω) και μεγάλο πάχος οξειδίου (κάτω) και για $T=85^\circ\text{C}$.

THIN-OXIDE T=125°C

ZERO-VT MOS

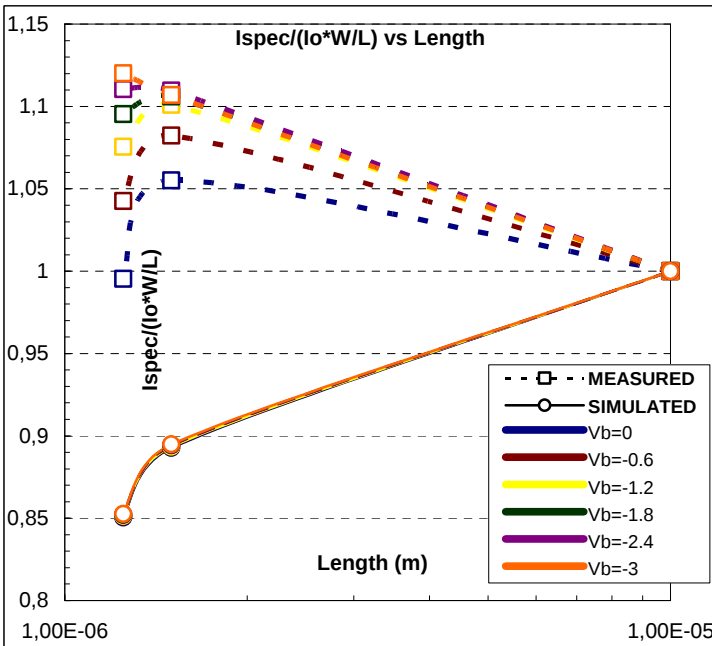


STANDARD nMOS

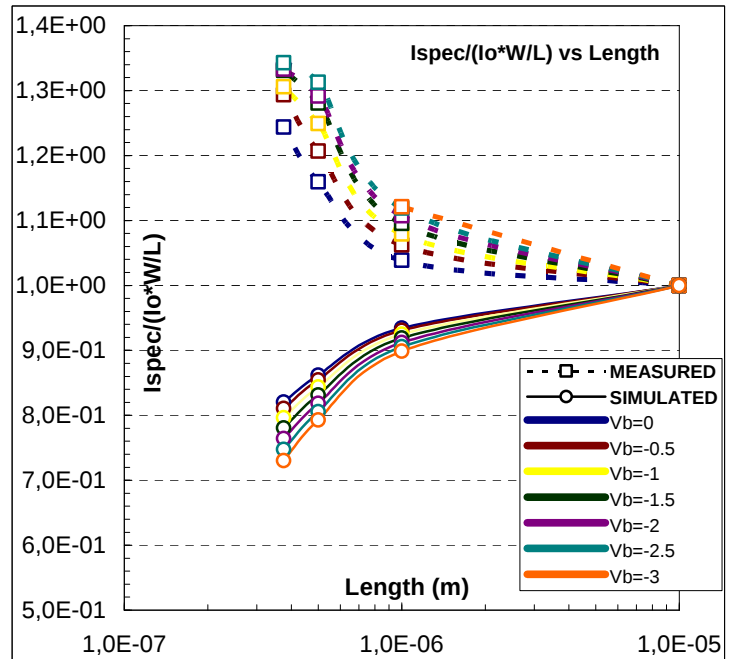


THICK-OXIDE T=125°C

ZERO-VT MOS

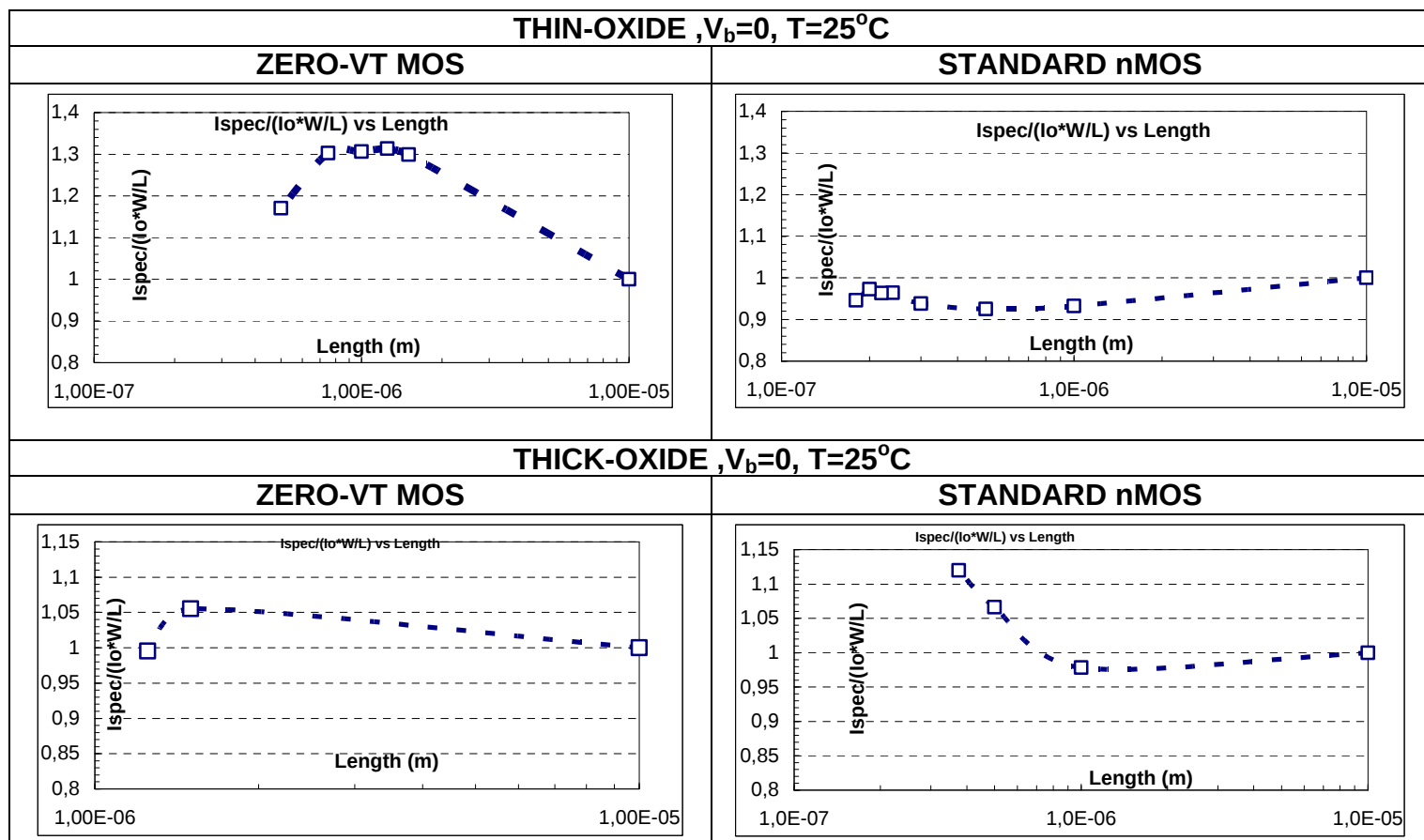


STANDARD nMOS



Πίνακας 5.36 Σύγκριση του $I_{spec}/(I_o \cdot W/L)$ για Zero-VT (αριστερά) και Standard MOS (δεξιά) με μικρό (πάνω) και μεγάλο πάχος οξειδίου (κάτω) και για $T=125^\circ\text{C}$.

Από τις παραπάνω γραφικές παρατηρούμε ότι δεν έχουμε αρκετά καλή προσέγγιση του μοντέλου στην παράμετρο $I_{\text{spec}}/(I_0 \cdot W/L)$. Ισχύει για τα Zero-VT ότι τα τρανζίστορ με μεγάλο πάχος οξειδίου παρουσιάζουν μικρότερες τιμές του $I_{\text{spec}}/(I_0 \cdot W/L)$ από αυτά με μικρό. Ενώ για τα Standard MOS ισχύει το αντίθετο δηλαδή τα τρανζίστορ με μικρό πάχος οξειδίου παρουσιάζουν μικρότερες τιμές του $I_{\text{spec}}/(I_0 \cdot W/L)$. Επίσης η αύξηση της θερμοκρασίας προκαλεί στα Zero-VT (μικρού και μεγάλου πάχους οξειδίου) τη μείωση του $I_{\text{spec}}/(I_0 \cdot W/L)$ ενώ για τα Standard τρανζίστορ οδηγεί στην αύξηση των τιμών του $I_{\text{spec}}/(I_0 \cdot W/L)$. Όσον αφορά τη σύγκριση ανάμεσα στα Zero-VT και τα Standard MOS παρατηρούμε ότι τα Standard έχουν μικρότερες τιμές του $I_{\text{spec}}/(I_0 \cdot W/L)$ για λεπτό πάχος οξειδίου, ενώ για μεγάλο πάχος οξειδίου τα Zero-VT έχουν μικρότερες τιμές από ότι τα Standard MOS. Το συμπέρασμα αυτό επαληθεύεται και από τον παρακάτω πίνακα 5.32.



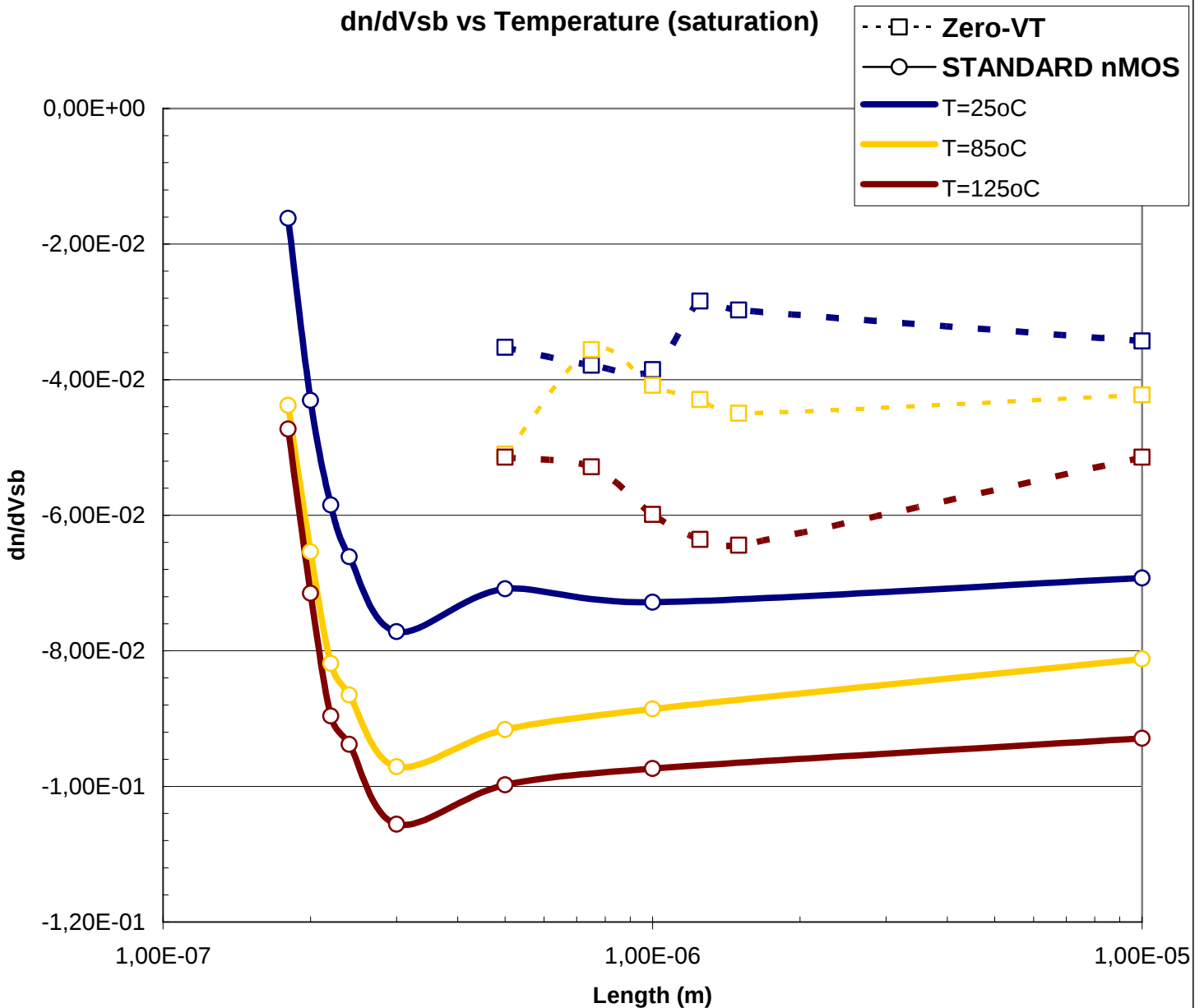
Πίνακας 5.37 Σύγκριση των γραφικών $I_{\text{spec}}/(I_0 \cdot W/L)$ vs L για $V_b=0$ και $T=25^\circ\text{C}$.

5.2.5 Ανάλυση της αλλαγής του slope-factor συναρτήσει της τάσης V_{SB} μέσω της σχέσης $\frac{\delta n}{\delta V_{SB}}$.

Για τον υπολογισμό της παραμέτρου $\delta n / \delta V_{SB}$ χρησιμοποιούμε την παράγωγο του n / V_{SB} . Έτσι βρίσκουμε για κάθε τρανζίστορ ένα αριθμό τιμών ο οποίος είναι κατά ένα μικρότερος από τα βήματα του V_B , στη συνέχεια βρίσκουμε το μέσο όρο των τιμών αυτών και καταλήγουμε σε μία τιμή για το κάθε τρανζίστορ. Παρακάτω παρουσιάζονται οι γραφικές για τα Zero-VT και τα Standard MOS τρανζίστορ για μικρό και μεγάλο πάχος οξειδίου για τις τρεις θερμοκρασίες $T=25^\circ\text{C}$, $T=85^\circ\text{C}$, $T=125^\circ\text{C}$. Στις γραφικές αυτές δεν παρουσιάζονται οι τιμές της προσομοίωσης.

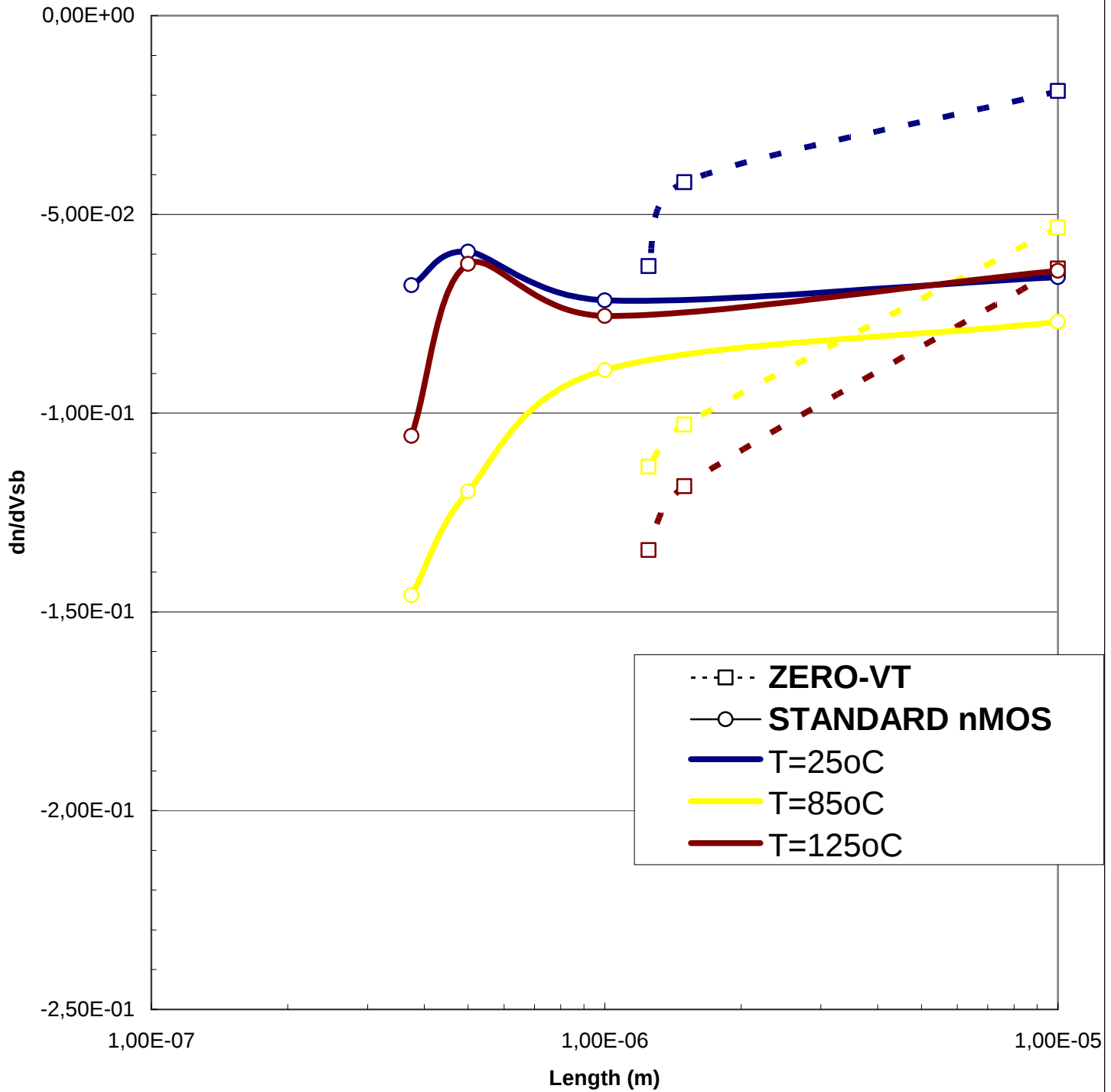
THIN-OXIDE

dn/dV_{sb} vs Temperature (saturation)



THICK-OXIDE

dn/dV_{sb} vs Temperature



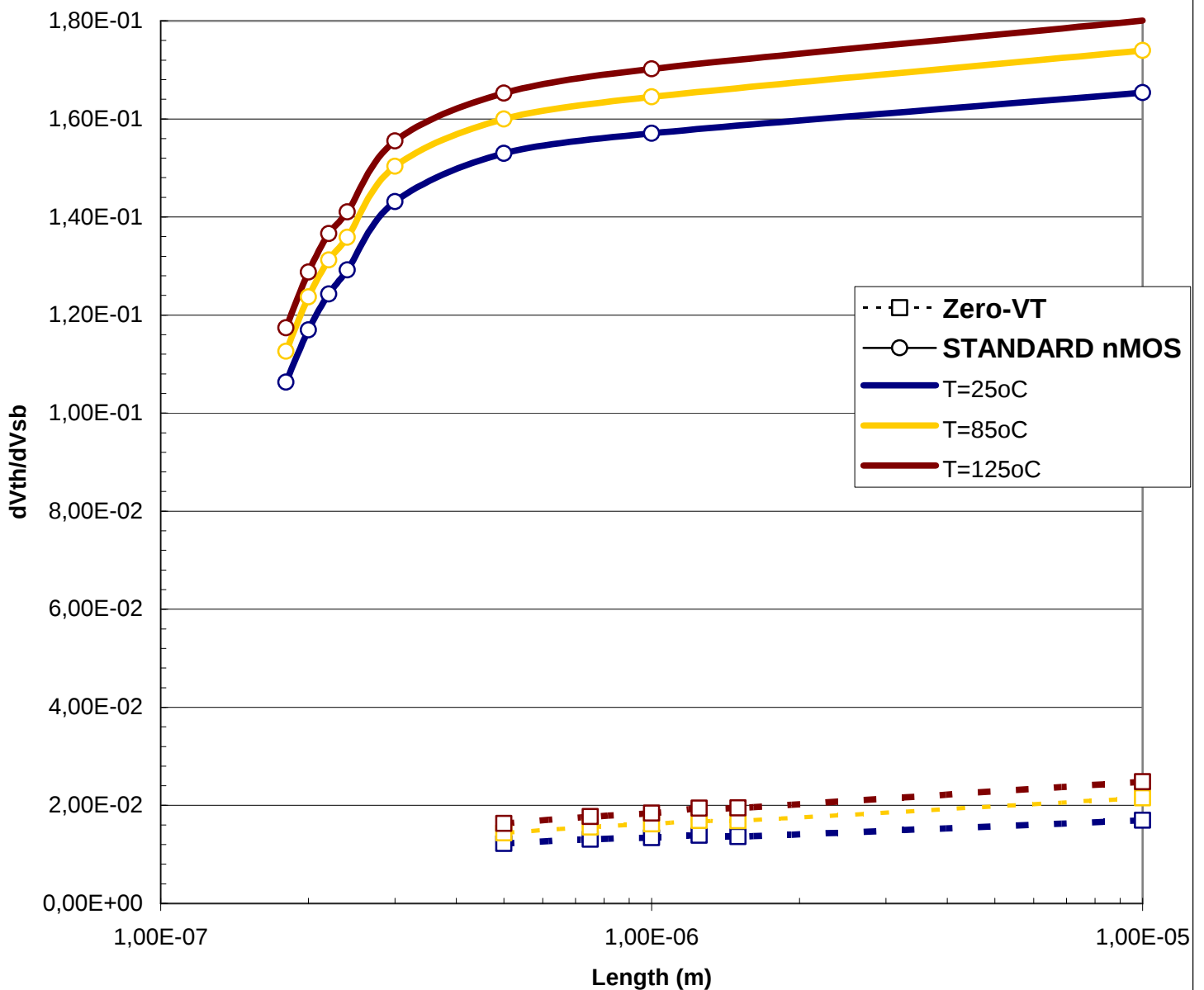
Πίνακας 5.38 Σύγκριση του dn/dV_{SB} για Zero- και Standard nMOS με μικρό και μεγάλο πάχος οξειδίου και για $T=25^{\circ}C$, $85^{\circ}C$ και $125^{\circ}C$.

5.2.6 Ανάλυση της αλλαγής της τάσης κατωφλιού V_{th} συναρτήσει της τάσης V_{SB} μέσω της σχέσης $\frac{\delta V_{th}}{\delta V_{SB}}$.

Για τον υπολογισμό της παραμέτρου $\delta V_{th}/\delta V_{SB}$ χρησιμοποιούμε την παράγωγο του V_{th}/V_{SB} και ακολουθούμε την ίδια διαδικασία που ακολουθήσαμε παραπάνω για τον υπολογισμό του $\delta n/\delta V_{SB}$. Παρακάτω παρουσιάζονται οι γραφικές για τα Zero-VT και τα Standard nMOS τρανζίστορ για μικρό και μεγάλο πάχος οξειδίου για τις τρεις θερμοκρασίες $T=25^\circ\text{C}$, $T=85^\circ\text{C}$, $T=125^\circ\text{C}$. Στις γραφικές αυτές δεν παρουσιάζονται οι τιμές της προσομοίωσης.

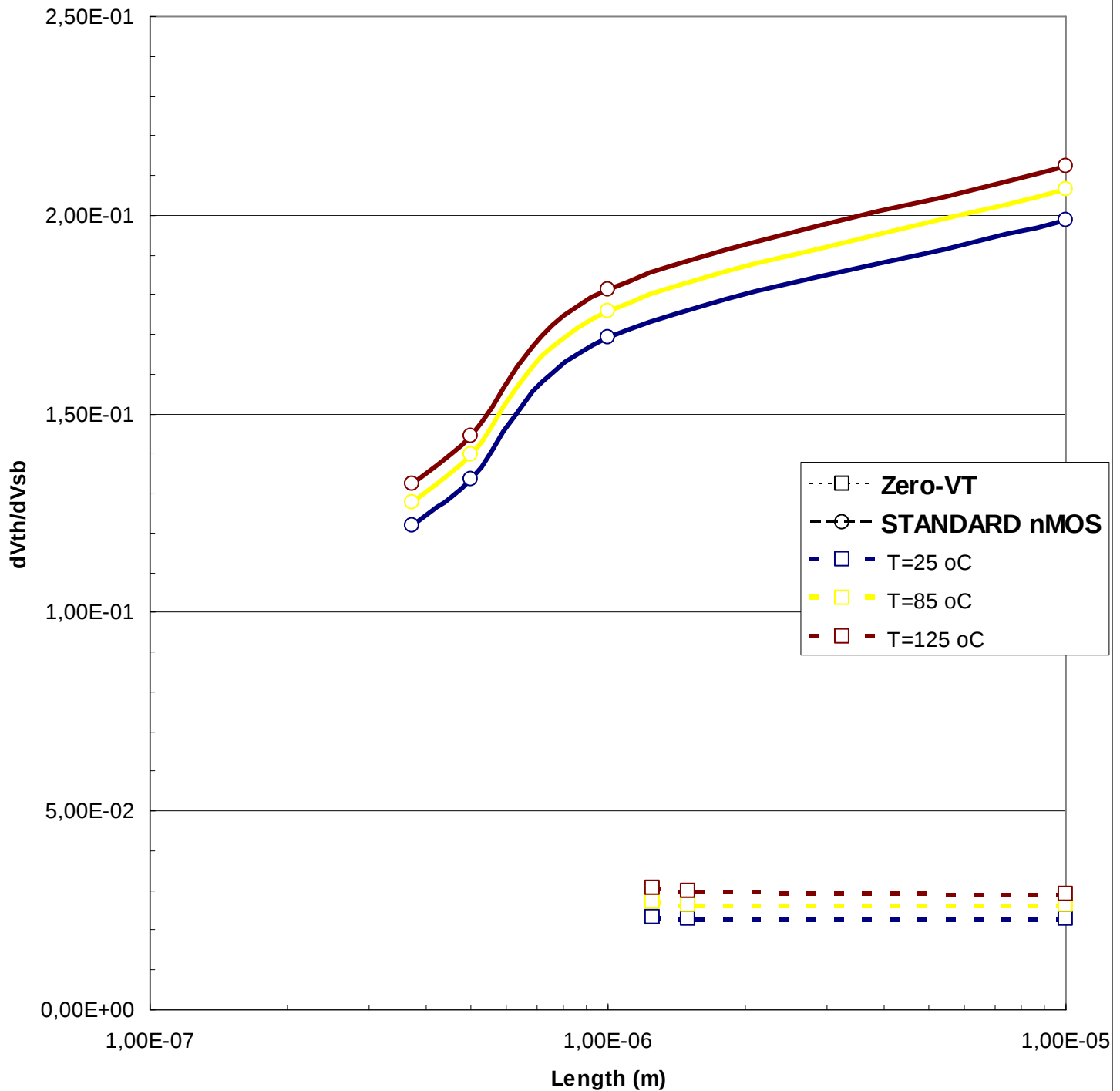
THIN-OXIDE $T=25^\circ\text{C}$

dV_{th}/dV_{sb} vs Temperature (saturation)



THICK-OXIDE T=25°C

dV_{th}/dV_{sb} vs Temperature



Πίνακας 5.39 Σύγκριση του $\delta V_{th}/\delta V_{SB}$ για Zero- και Standard nMOS με μικρό και μεγάλο πάχος οξειδίου και για $T=25^\circ\text{C}$, 85°C και 125°C .

5.3 Κανονικοποιημένες διαγωγιμότητες

5.3.1 Περιγραφή των κανονικοποιημένων διαγωγιμοτήτων $g_m \cdot U_T / I_D$, $g_{ds} \cdot U_T / I_D$ και του DC κέρδους: g_m / g_{ds}

Στο υποκεφάλαιο αυτό θα παρουσιάσουμε τις κανονικοποιημένες διαγωγιμότητες πύλης g_m , εξόδου g_{ds} και το DC κέρδος ως προς το κανονικοποιημένο ρεύμα καναλιού $I_C = I_D / I_{spec}$. Η εξαγωγή των τιμών τους περιγράφεται παρακάτω. [24]

a) Διαγωγιμότητα πύλης

Η διαγωγιμότητα πύλης περιγράφει την αλλαγή στο ρεύμα υποδοχής (drain) I_D όταν αλλάζει η τάση πύλης V_{GS} . Η g_m επηρεάζει τις μικρού σήματος αντιστάσεις, το κέρδος τάσης και ρεύματος καθώς και τα bandwidth, τον θερμικό θόρυβο και το εσωτερικό κέρδος τάσης (instruct voltage gain). Η διαγωγιμότητα πύλης όπως έχουμε περιγράψει παραπάνω ορίζεται από τον τύπο:

$g_m = \left. \frac{dI_D}{dV_G} \right _{V_S, V_D}$	(5.3.1)
---	---------

Για την εύρεση της κανονικοποιημένης διαγωγιμότητας χρησιμοποιούμε τον παρακάτω τύπο:

$G_g = \frac{g_m \cdot U_T}{I_D}$	(5.3.2)
-----------------------------------	---------

Όπου U_T είναι η θερμική τάση.

Ωστόσο ο τύπος που χρησιμοποιήσαμε για την εξαγωγή της κανονικοποιημένης διαγωγιμότητας με σκοπό να αποφύγουμε τυχόν θόρυβο σε ασθενή αναστροφή είναι ο παρακάτω:

$\frac{g_m}{I_D} = \frac{\delta [\ln(I_D)]}{\delta V_G}$	(5.3.3)
--	---------

Επομένως η κανονικοποιημένη διαγωγιμότητα προκύπτει:

$Normalized _ G_m = \frac{\delta [\ln(I_D)]}{\delta V_G} \cdot U_T$	(5.3.4)
--	---------

b) αγωγιμότητα υποδοχής

Η διαγωγιμότητα υποδοχής (ή διαγωγιμότητα υποδοχής-πηγής η αγωγιμότητα εξόδου) περιγράφει την αλλαγή στο ρεύμα υποδοχής I_D όταν αλλάζει η τάση πηγής υποδοχής V_D με τις υπόλοιπες τάσεις σταθερές. Η g_{ds} επηρεάζει τις μικρού σήματος αντιστάσεις και το κέρδος τάσης. Η g_{ds} εξαρτάται από το μήκος καναλιού L , την τάση V_{DS} και το κανονικοποιημένο ρεύμα καναλιού I_C . Ορίζεται από τον παρακάτω τύπο:

$g_{ds} = \left. \frac{dI_D}{dV_D} \right _{V_S, V_G}$	(5.3.5)
--	---------

Για την εύρεση της κανονικοποιημένης αγωγιμότητας υποδοχής χρησιμοποιούμε τον παρακάτω τύπο:

$\frac{g_{ds} \cdot U_T}{ID}$	(5.3.6)
-------------------------------	---------

Ομοίως όπως και στην κανονικοποιημένη διαγωγιμότητα έτσι και εδώ χρησιμοποιούμε τον τύπο (5.3.6) για να απαλείψουμε τυχόν θόρυβο σε ασθενή αναστροφή:

$\frac{g_{ds}}{ID} = \frac{\delta [\ln(ID)]}{\delta V_D}$	(5.3.7)
---	---------

Έτσι η κανονικοποιημένη αγωγιμότητα υποδοχής προκύπτει:

$Normalized_G_{ds} = \frac{\delta [\ln(ID)]}{\delta V_D} \cdot U_T$	(5.3.8)
--	---------

c) DC κέρδος

Η εξαγωγή του DC κέρδους γίνεται με βάση τον τύπο:

$\frac{g_m}{g_{ds}}$	(5.3.9)
----------------------	---------

Για την εύρεση των τιμών του DC κέρδους χρησιμοποιούμε τις τιμές των κανονικοποιημένων διαγωγιμοτήτων g_m και g_{ds} , όπως δείχνει ο παρακάτω τύπος:

$\frac{Normalised_G_m}{Normalised_G_{ds}}$	(5.3.10)
--	----------

Από την εξίσωση (5.3.9) προκύπτει πως το DC κέρδος, επηρεάζεται από τα ίδια φαινόμενα ανώτερης τάξης που επιδρούν στις g_m και g_{ds} και σχετίζονται με τις συνθήκες πόλωσης, τον συντελεστή αναστροφής (IC) και το μήκος καναλιού. Η επιλογή των παραγόντων αυτών ώστε να επιτευχθεί υψηλό DC κέρδος είναι ένας από τους στόχους των σχεδιαστών.

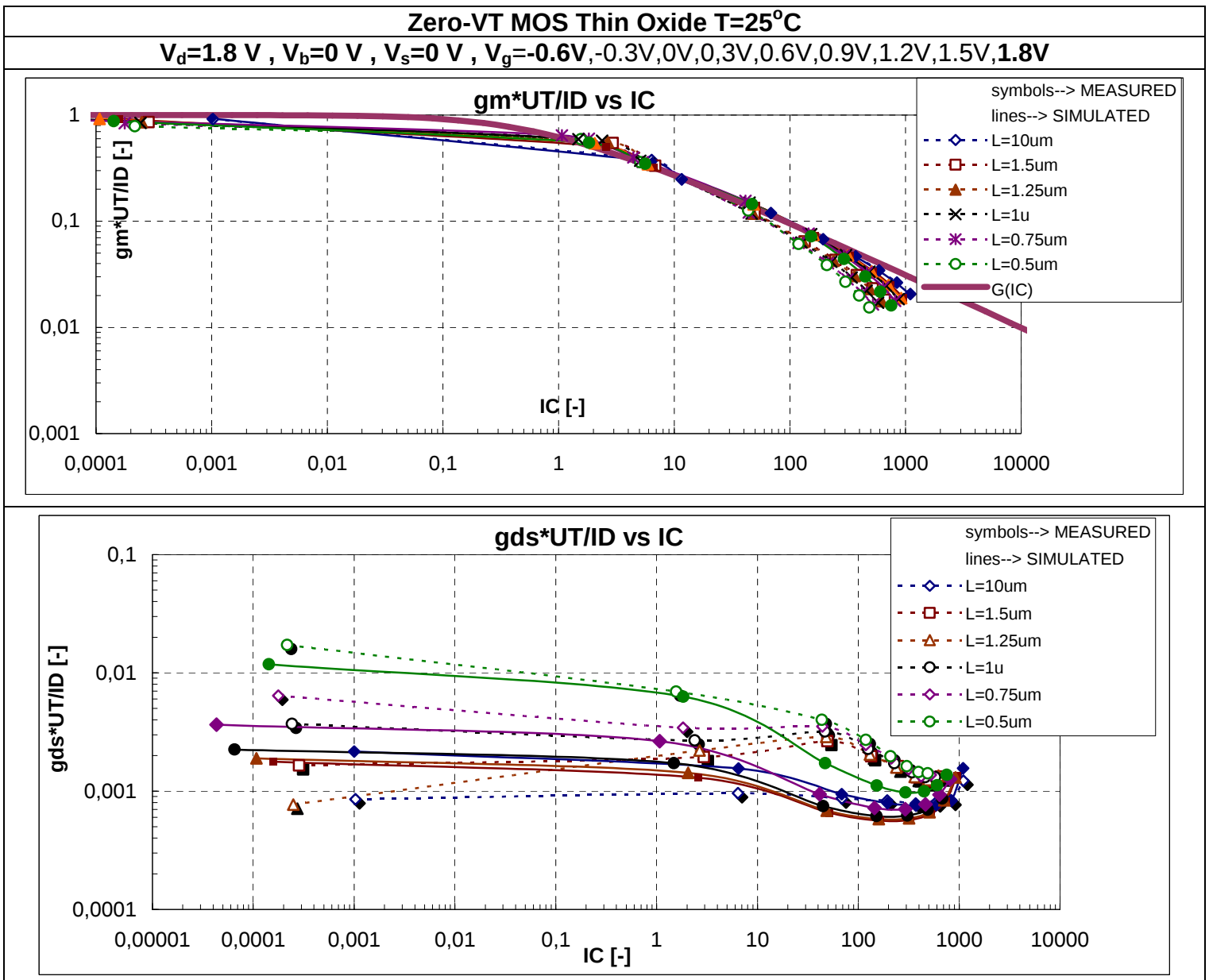
d) Συνάρτηση G(IC)

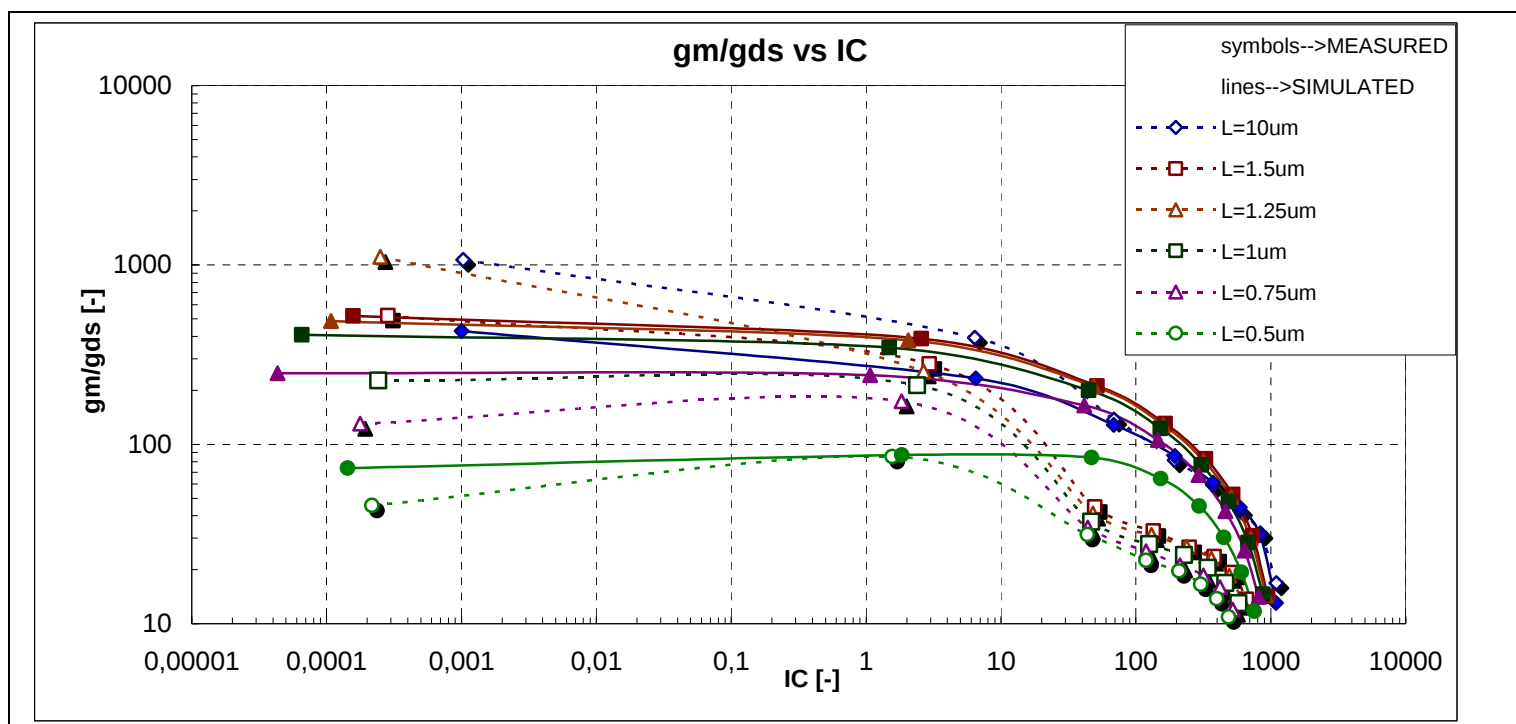
Η συνάρτηση G(IC) αποτελεί μια γρήγορη και χρήσιμη προσέγγιση της συμπεριφοράς των διαγωγιμοτήτων ενός τρανζίστορ σε πρώτο βαθμό αλλά δεν ενσωματώνει φαινόμενα δεύτερης τάξης. Η G(IC) προκύπτει από τον τύπο:

$G(IC) = \frac{1}{\frac{1}{2} + \sqrt{\frac{1}{4} + IC}}$	(5.3.11)
---	----------

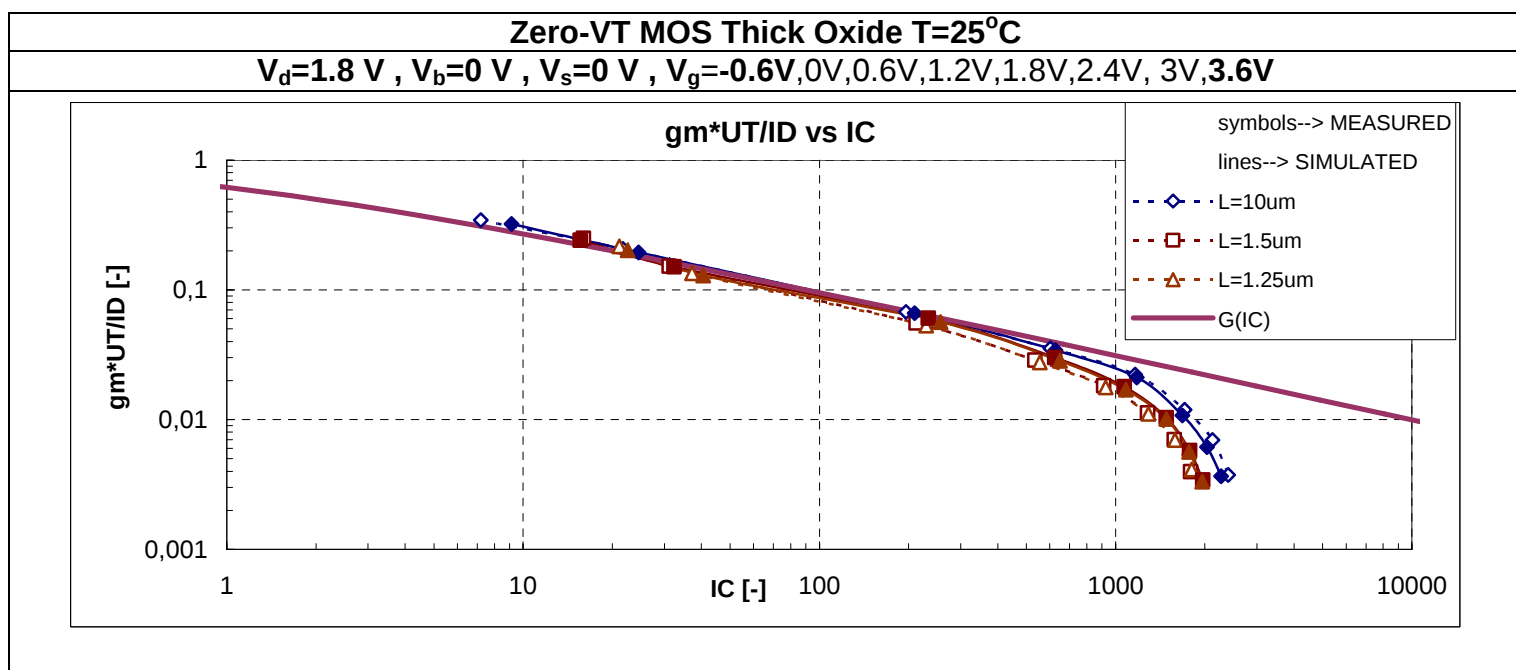
5.3.2 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $g_m \cdot U_T / I_D$, $g_{ds} \cdot U_T / I_D$ και του DC κέρδους: g_m / g_{ds}

Παρακάτω παρουσιάζονται οι γραφικές των κανονικοποιημένων διαγωγιμοτήτων και του DC κέρδους για τα όλα τα μήκη καναλιού που είχαμε στη διάθεση μας. Θα πρέπει να επισημάνουμε ότι στα δεδομένα που είχαμε τα βήματα της τάσης V_G είναι λίγα σε αριθμό για κάθε τρανζίστορ, επομένως και οι τιμές των κανονικοποιημένων διαγωγιμοτήτων και του DC κέρδους είναι λίγες, αλλά χαρακτηριστικές. Επίσης παρουσιάζονται οι γραφικές που αφορούν μόνο για $T=25^\circ\text{C}$, ενώ έχουν γίνει γραφικές και για τις άλλες θερμοκρασίες κατά τη διάρκεια της εργασίας. Όσον αφορά τα Standard pMOS δεν υπάρχουν τιμές προσομοίωσης εφόσον δεν έχει γίνει προσομοίωση για τις διατάξεις αυτές.

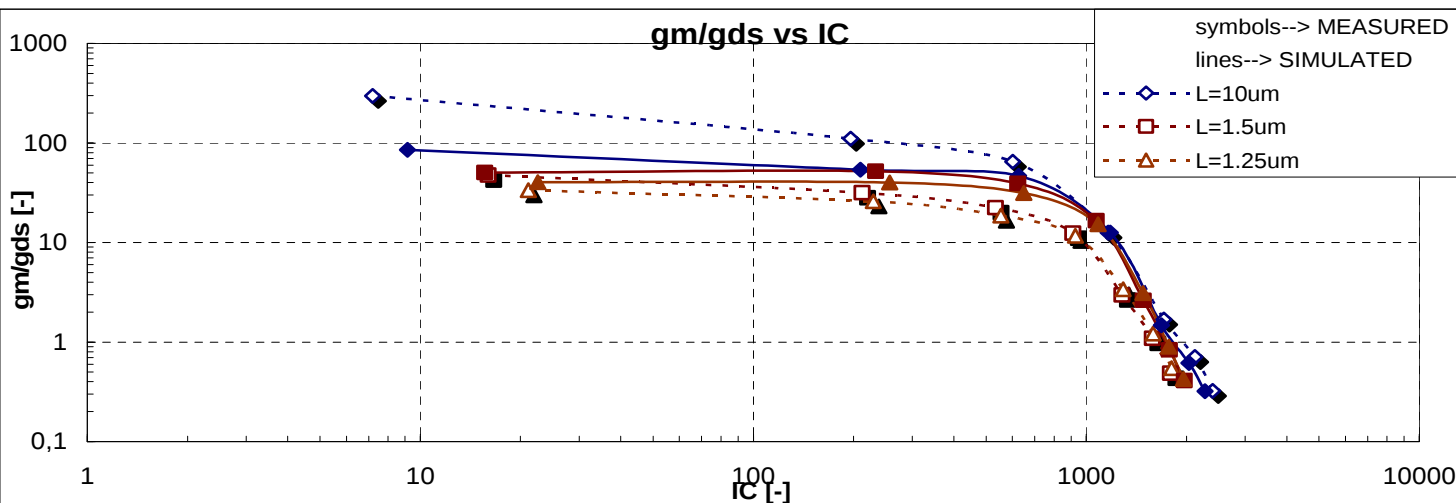
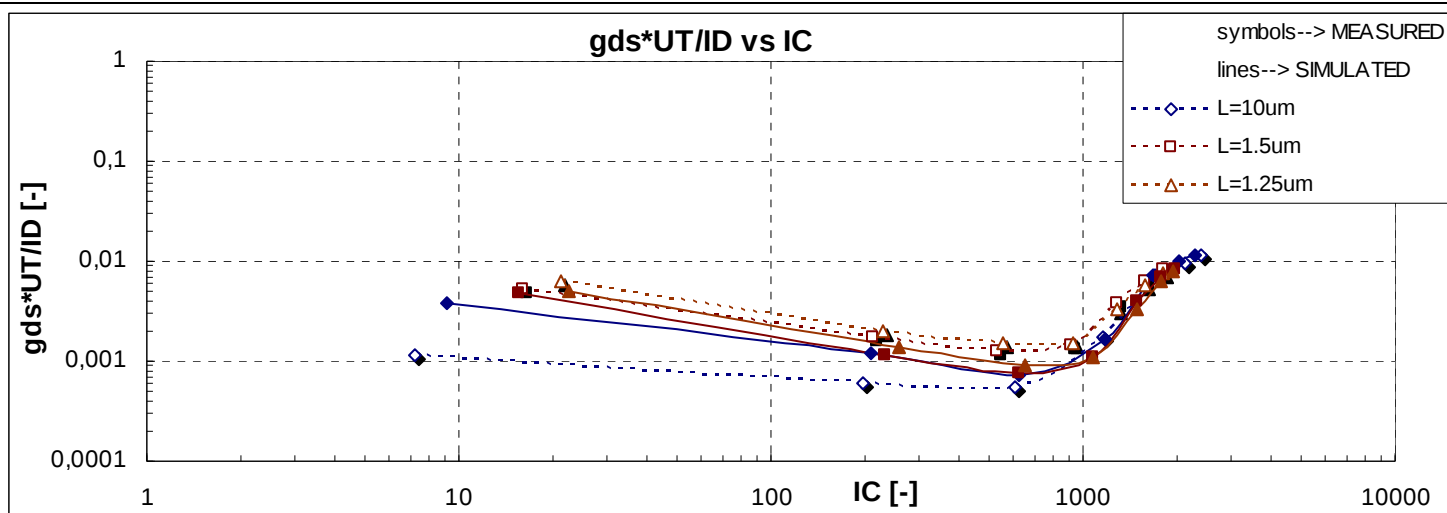




Πίνακας 5.40 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $gm \cdot UT/ID$ και του DC κέρδους $gds \cdot UT/ID$ ως προς το κανονικοποιημένο ρεύμα καναλιού $IC = I_{spec}/ID$ για τα **Zero-VT** τρανζίστορ με **μικρό πάχος** οξειδίου και $T=25^{\circ}C$.



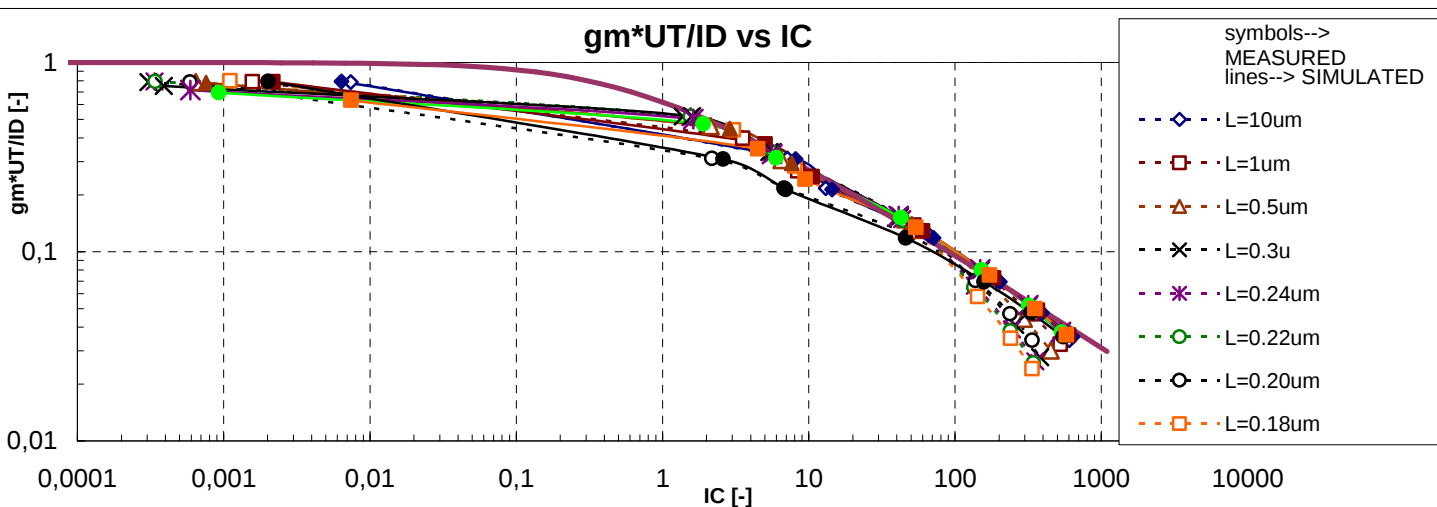
* Η γραφική της $G(IC)$ η οποία περιέχεται στην κανονικοποιημένη διαγωγιμότητα αντιπροσωπεύει τη θεωρητική τιμή της $G(IC)$ ομοίως περιέχεται σε όλες τις γραφικές της κανονικοποιημένης διαγωγιμότητας που ακολουθούν

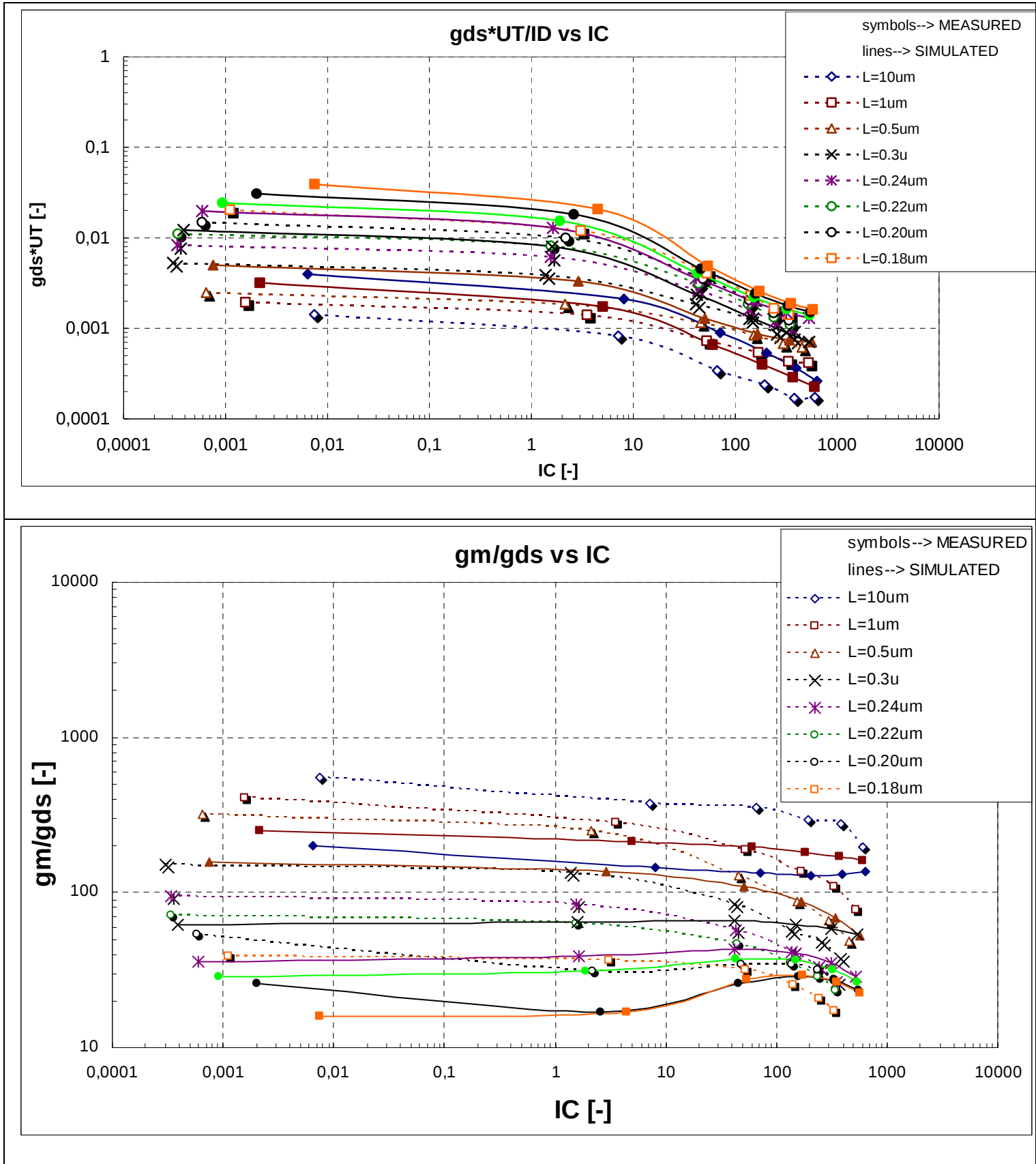


Πίνακας 5.41 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $g_m \cdot U_T / I_D$, $g_{ds} \cdot U_T / I_D$ και του DC κέρδους ως προς το κανονικοποιημένο ρεύμα καναλιού $I_C = I_{spec} / I_D$ για τα **Zero-VT** τρανζίστορ με **μεγάλο πάχος οξειδίου** και $T=25^\circ C$.

Standard nMOS Thin Oxide $T=25^\circ C$

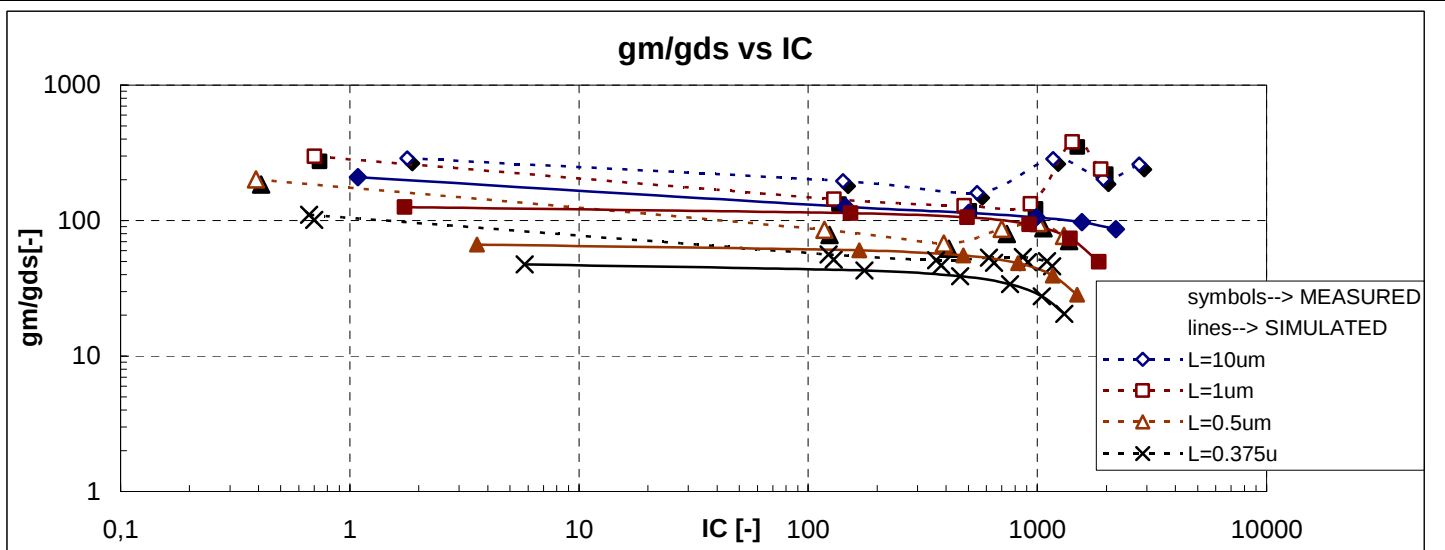
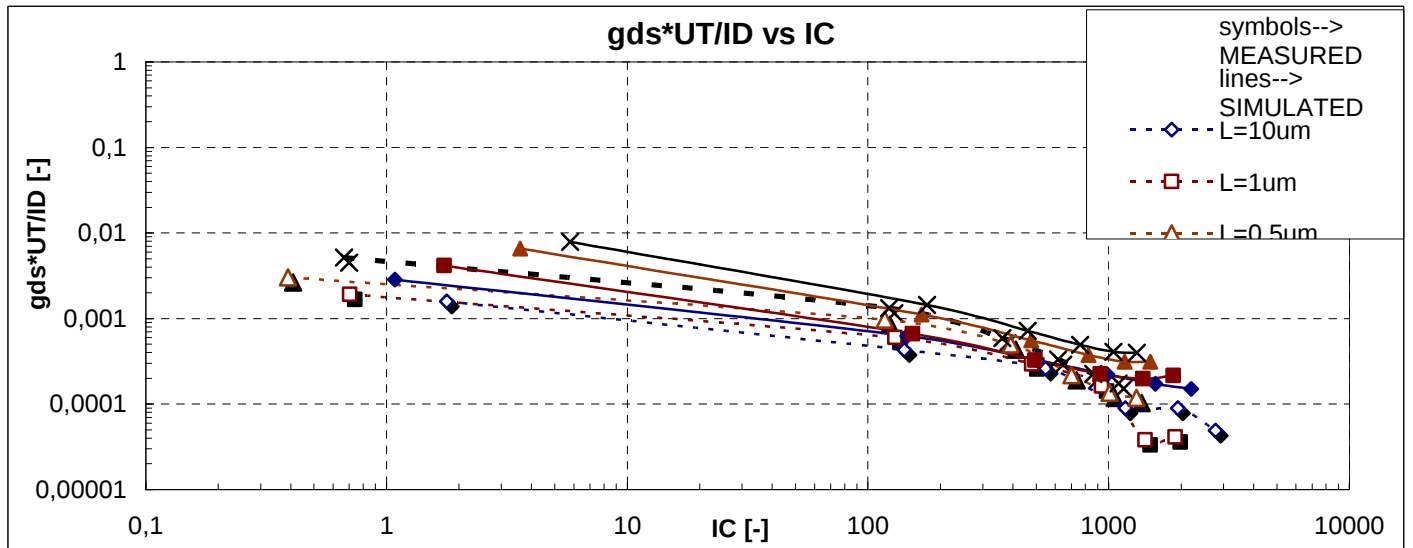
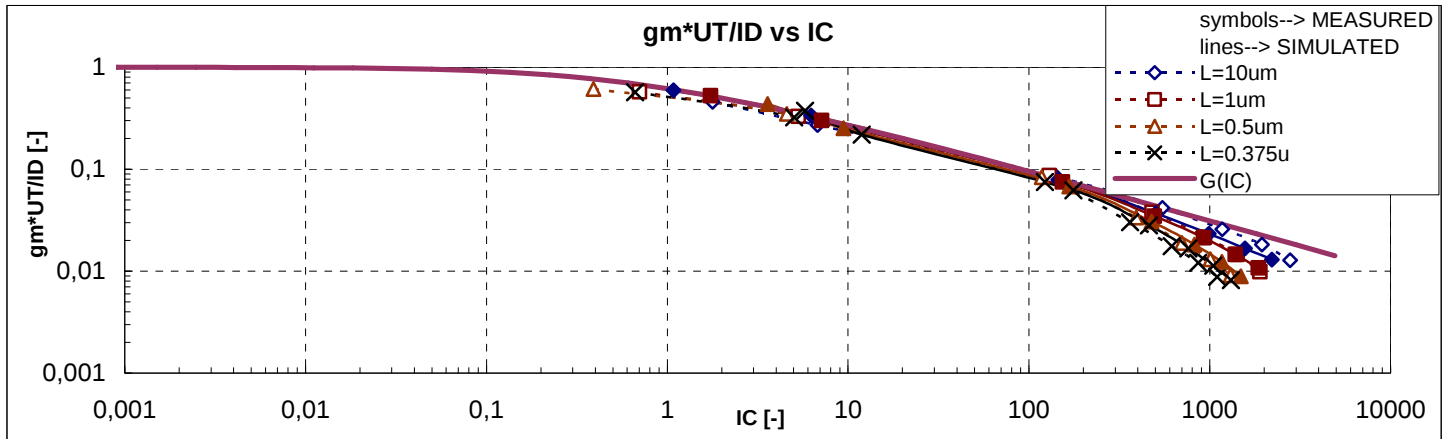
$V_d=1.8 V$, $V_b=0 V$, $V_s=0 V$, $V_g=0V, 0.3V, 0.6V, 0.9V, 1.2V, 1.5V, 1.8V$



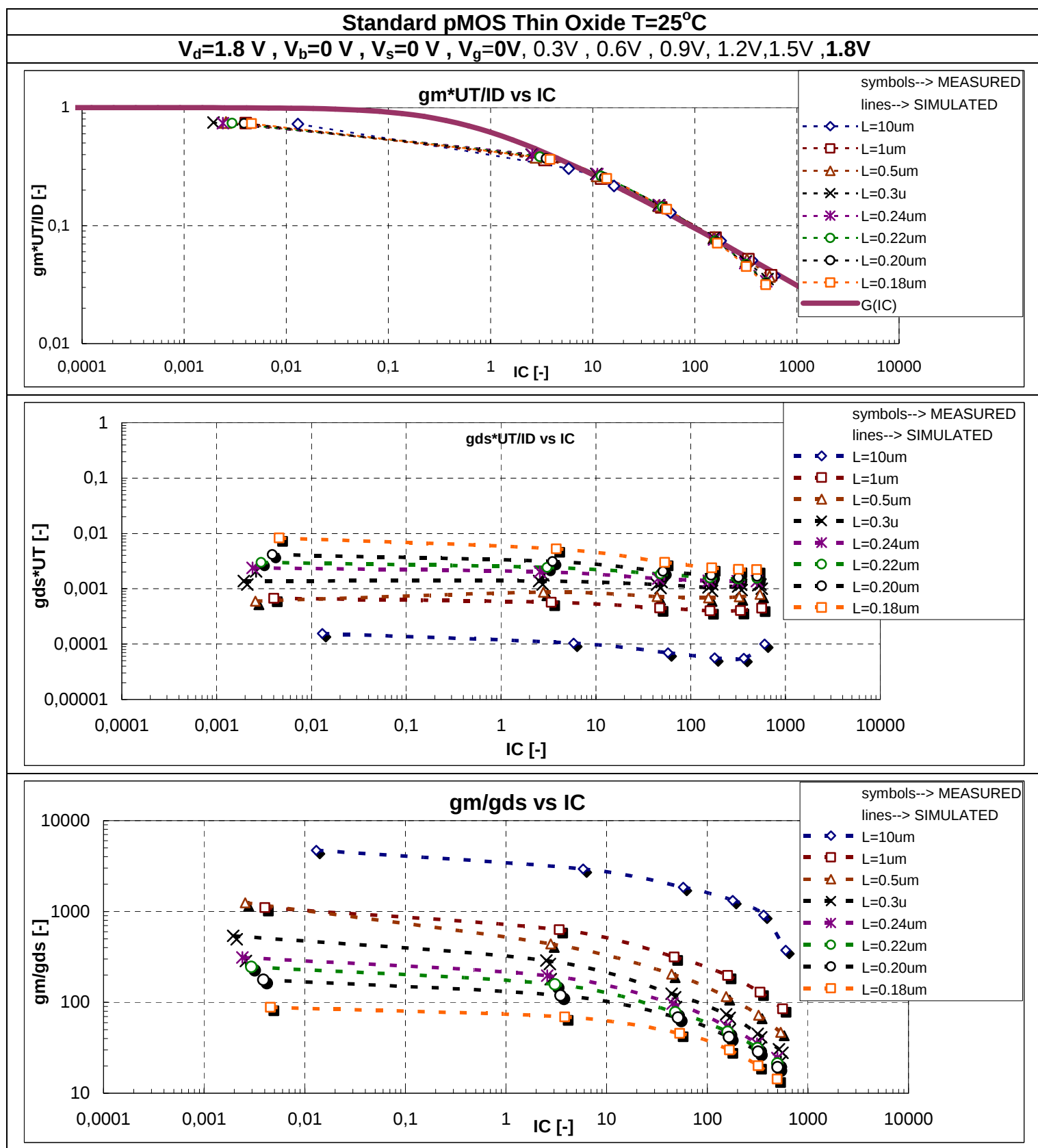


Πίνακας 5.42 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $gm*UT/ID$ $gds*UT/ID$ και του DC κέρδους ως προς το κανονικοποιημένο ρεύμα καναλιού $IC=I_{spec}/ID$ για τα **Standard nMOS** τρανζίστορ με **μικρό πάχος οξειδίου** και $T=25^{\circ}C$.

Standard nMOS Thick Oxide T=25°C
 $V_d=3.3$, $V_b=0$ V, $V_s=0$ V, $V_g=0$ V, 0.6, 1.2V, 1.8V, 2.4V, 3V, 3.6V

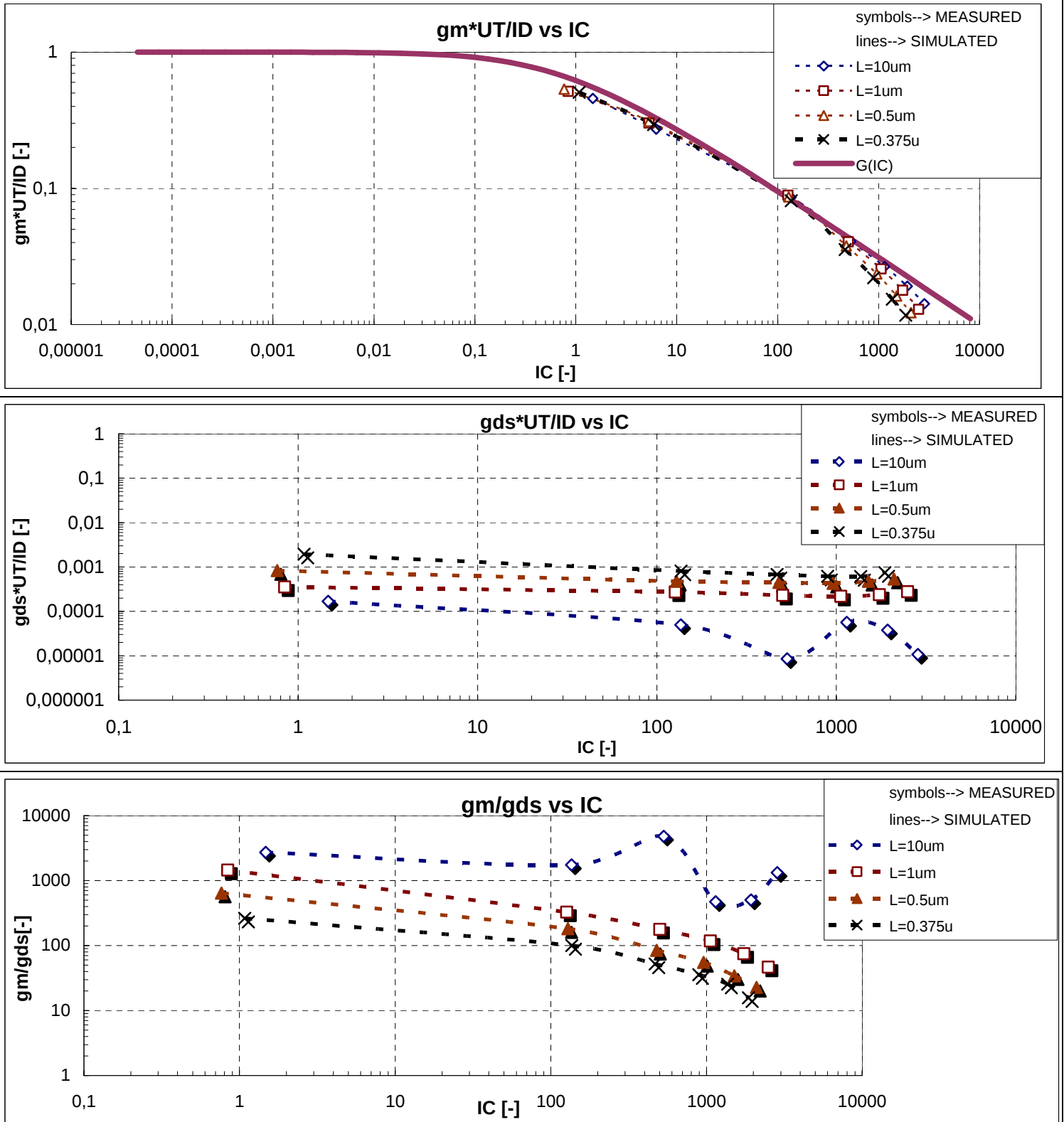


Πίνακας 5.43 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $gm*UT/ID$ $gds*UT/ID$ και του DC κέρδους ως προς το κανονικοποιημένο ρεύμα καναλιού $IC=I_{spec}/ID$ για τα **Standard nMOS** τρανζίστορ με **μεγάλο πάχος οξειδίου** και **T=25°C**.



Πίνακας 5.44 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $gm*UT/ID$ $gds*UT/ID$ και του DC κέρδους ως προς το κανονικοποιημένο ρεύμα καναλιού $IC=I_{spec}/ID$ για τα **Standard pMOS** τρανζίστορ με **μικρό πάχος οξειδίου** και **$T=25^\circ C$** .

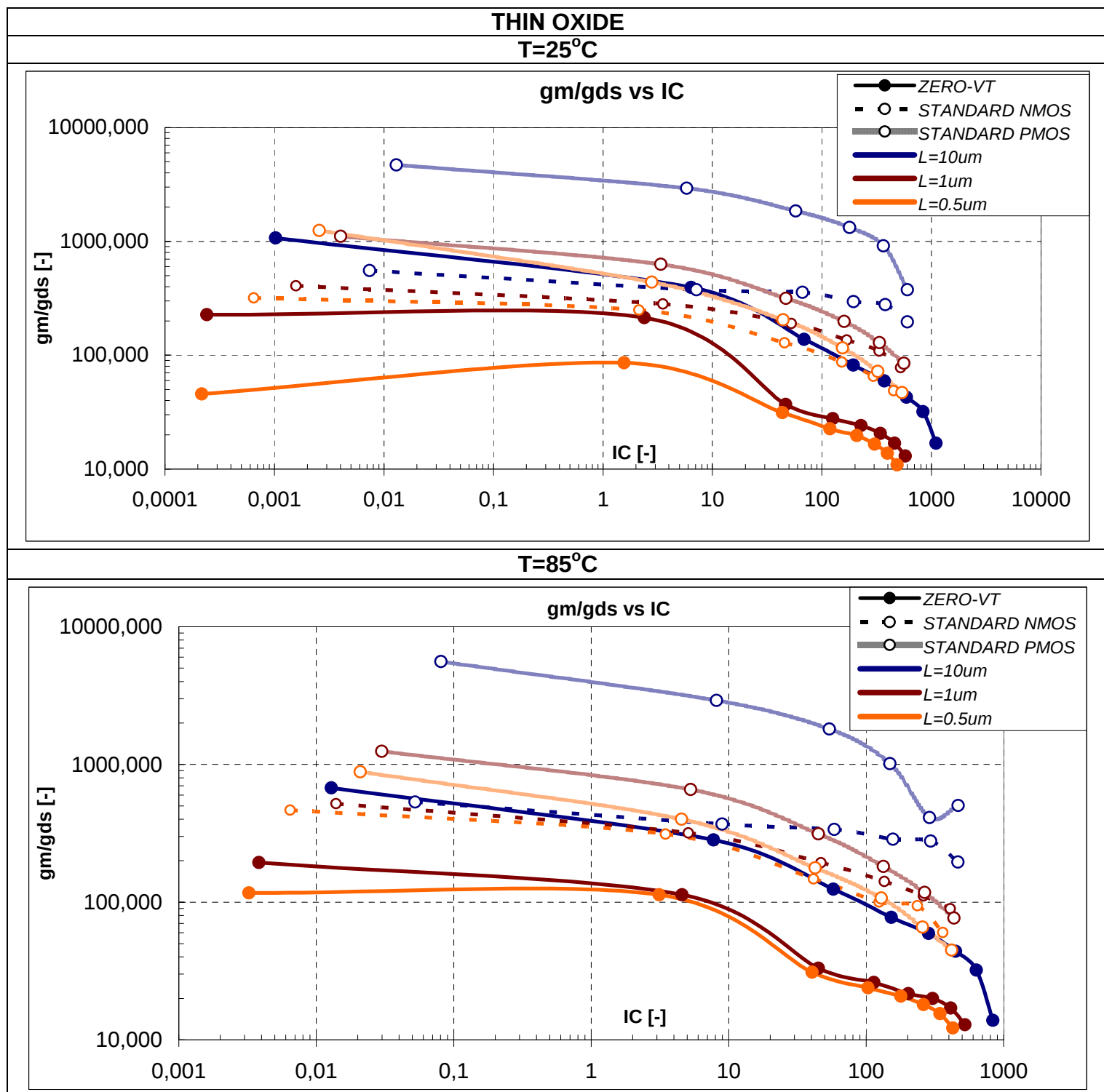
Standard pMOS Thick Oxide T=25°C
 $V_d=3.3$, $V_b=0$ V, $V_s=0$ V, $V_g=0$ V, 0.6, 1.2V, 1.8V, 2.4V, 3V, 3.6V

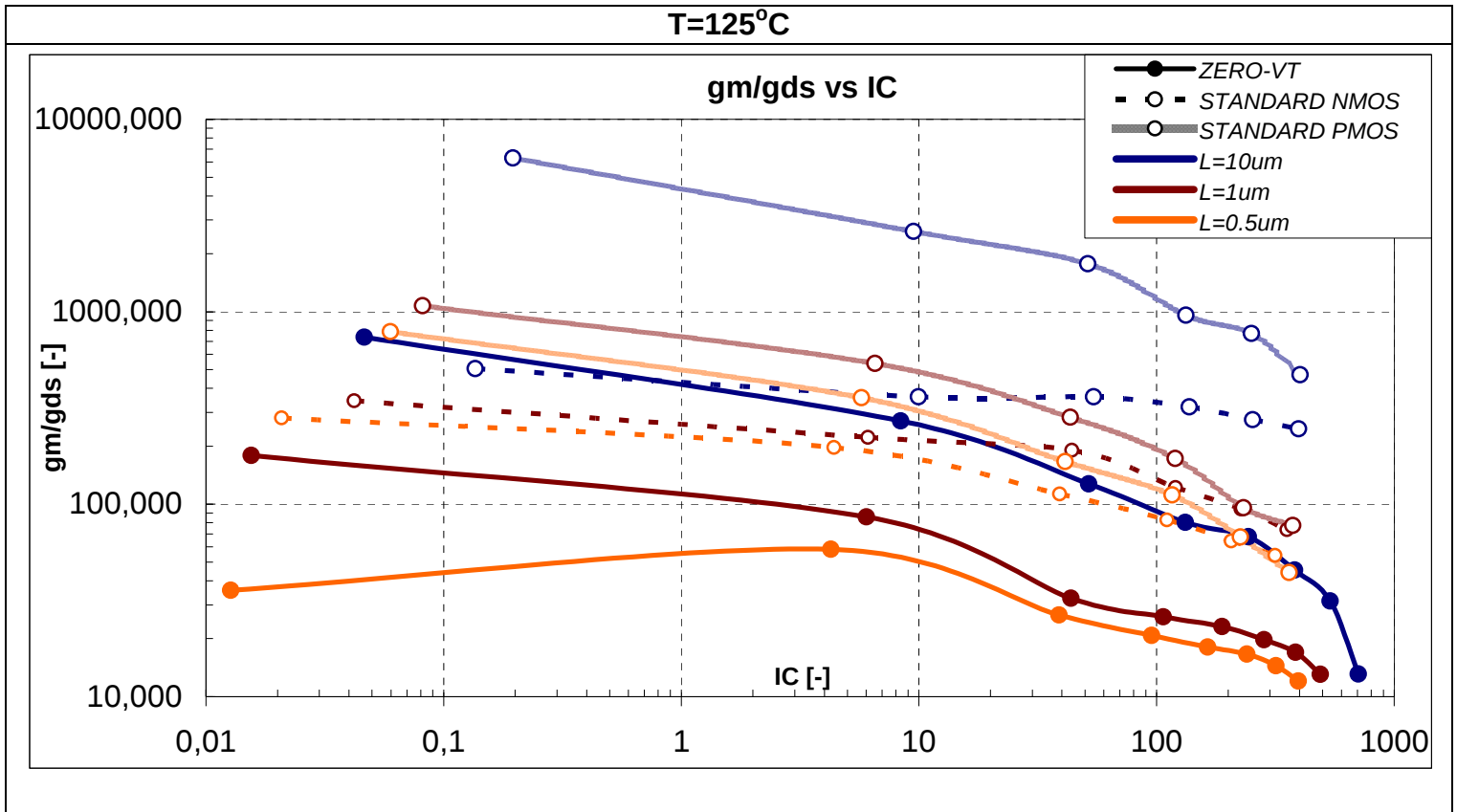


Πίνακας 5.45 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $gm*UT/ID$, $gds*UT/ID$ και του DC κέρδους ως προς το κανονικοποιημένο ρεύμα καναλιού $IC=I_{spec}/ID$ για τα **Standard pMOS** τρανζίστορ με μεγάλο πάχος οξειδίου και $T=25^\circ C$

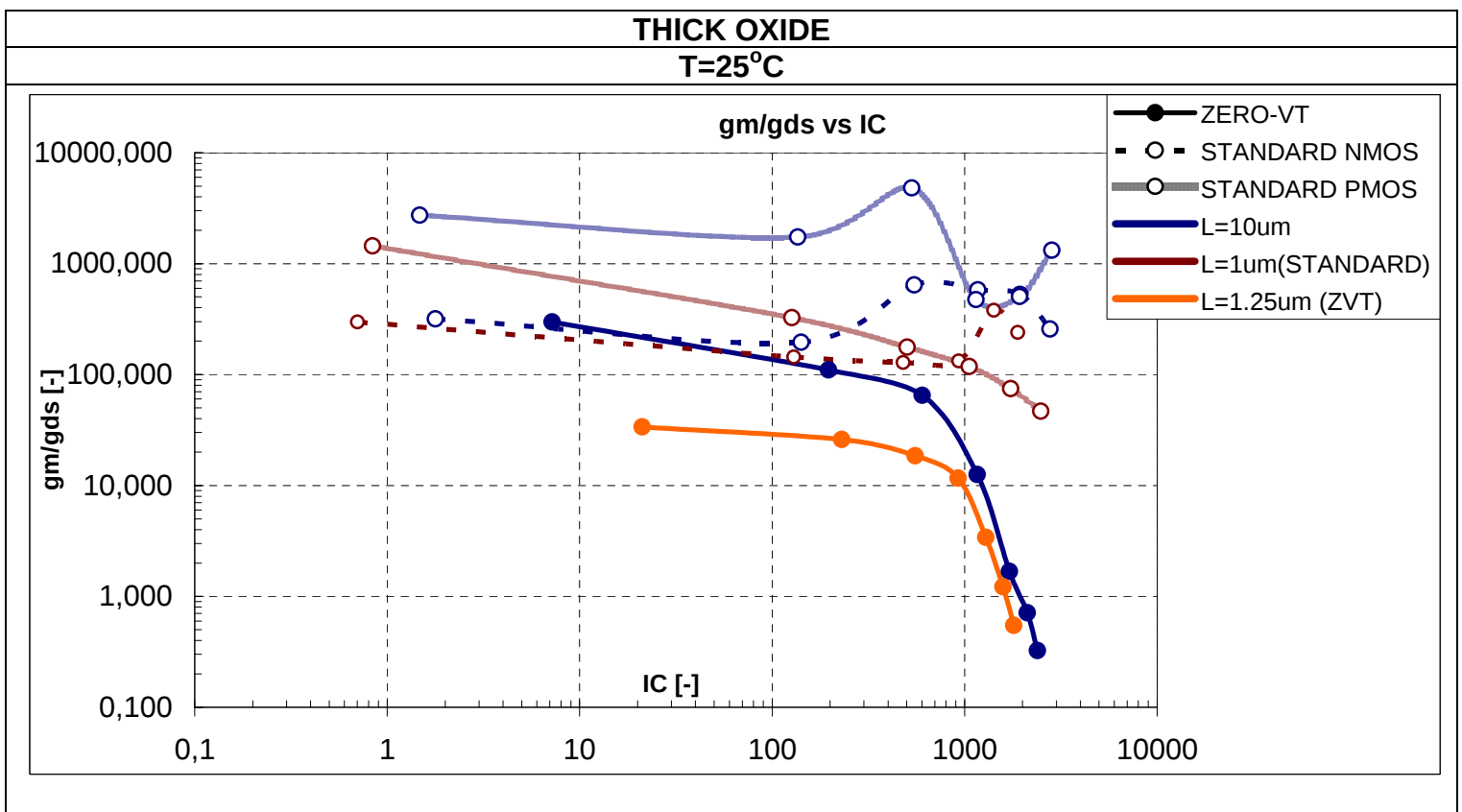
5.3.3 Σύγκριση του DC κέρδους ανάμεσα στα Zero-VT και Standard σε κοινές γεωμετρίες τρανζίστορ

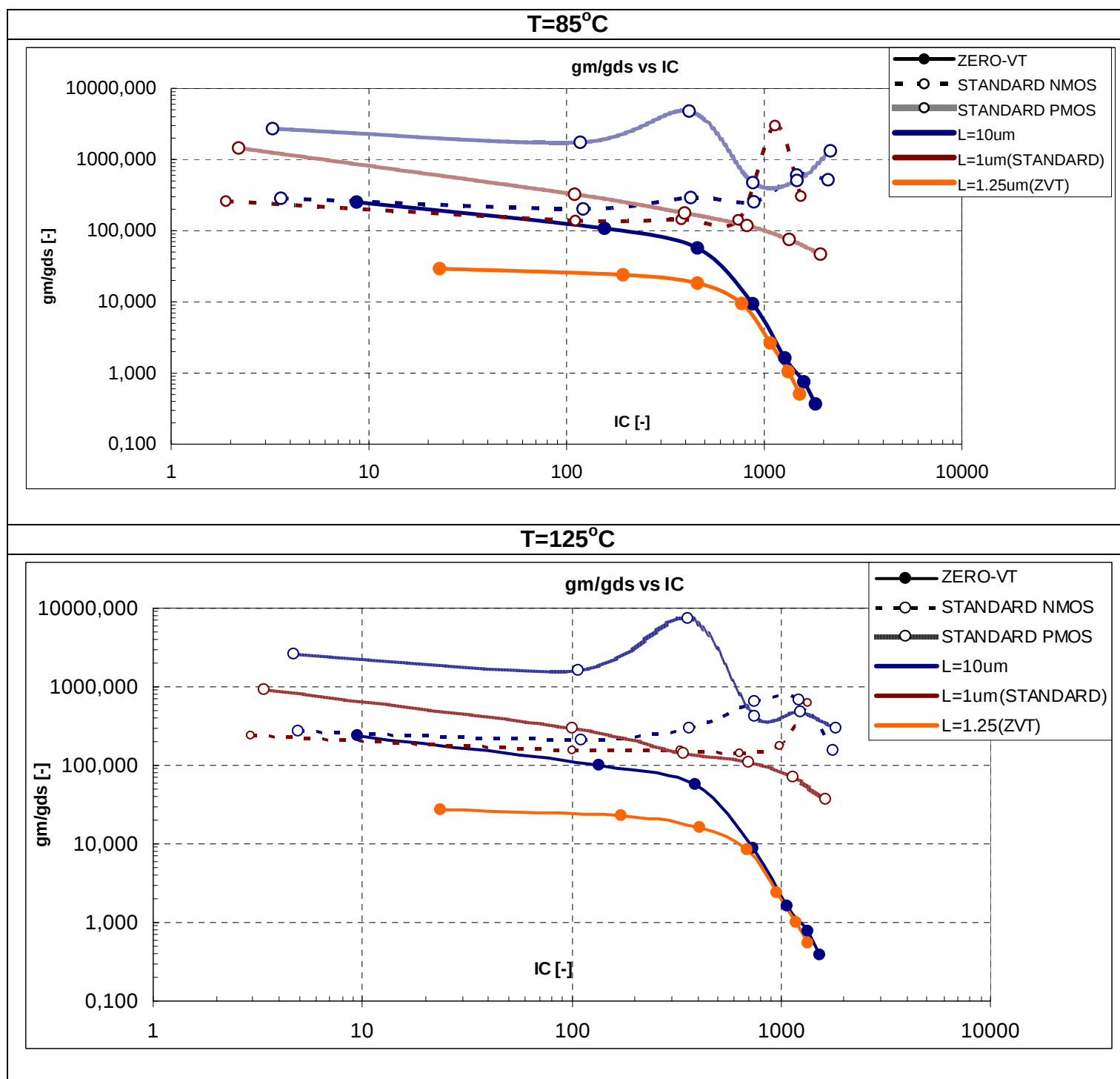
Παρακάτω θα αναλύσουμε και θα συγκρίνουμε το DC κέρδος σε κοινές γεωμετρίες τρανζίστορ για τα Zero-VT και τα Standard σε διαφορετικές θερμοκρασίες λειτουργίας $T=25^{\circ}\text{C}$, 85°C και 125°C . Αρχικά θα παρουσιάσουμε το DC κέρδος σε κοινή γραφική για τις τρεις κατηγορίες (Zero-VT, τα Standard nMOS και Standard pMOS) και έπειτα θα γίνει μια ανάλυση της σύγκρισης.





Πίνακας 5.46 Σύγκριση του DC κέρδους (g_m/g_{ds}) ως προς το I_C ανάμεσα στα Zero-VT και τα Standard (nMOS & pMOS) τρανζίστορ με μικρό πάχος οξειδίου και με κοινές γεωμετρίες $W=10\mu m$ και $L=10\mu m$, $L=1\mu m$, $L=0.5\mu m$.





Πίνακας 5.47 Σύγκριση του DC κέρδους (gm/gds) ως προς το IC ανάμεσα στα Zero-VT και τα Standard τρανζίστορ με μεγάλο πάχος οξειδίου και με κοινές* γεωμετρίες $W=10\mu\text{m}$ και $L=10\mu\text{m}$, $L=1\mu\text{m}$ (Standard) και $L=1.25\mu\text{m}$ (ZVT)

* χρησιμοποιήσαμε τις διατάξεις με μήκος $L=1\mu\text{m}$ για τα Standard τρανζίστορ και με μήκος $L=1.25\mu\text{m}$ για τα Zero-VT τρανζίστορ σε thick oxide για το λόγο ότι δεν υπάρχουν άλλες διατάξεις με κοινό μήκος εκτός των διατάξεων με $L=10\mu\text{m}$ (long).

5.3.3.1 Παρατηρήσεις-Συμπεράσματα από την ανάλυση των διαγωγιμοτήτων και του DC κέρδους.

a) Διαγωγιμότητα πύλης

Από τις παραπάνω γραφικές της διαγωγιμότητας πύλης παρατηρούμε ότι για τα Standard τρανζίστορ (nMOS & pMOS) οι τιμές της διαγωγιμότητας δεν υπερβαίνουν την θεωρητική τιμή $G(IC)$, ωστόσο για τα Zero-VT παρατηρούμε ότι παρουσιάζεται ελαφρώς μεγαλύτερη τιμή της $g_m \cdot U_T / ID$ στην αρχή της μέτριας αναστροφής ($0.1 < IC < 10$). Η επίδραση αυτή [25], [18] πιθανόν να οφείλεται σε φαινόμενα δεύτερης τάξης τα οποία επηρεάζουν τη συμπεριφορά της διαγωγιμότητας πύλης τα οποία είναι : ο κορεσμός ταχύτητας (velocity saturation), η μείωση κινητικότητας κάθετου φορτίου (vertical field mobility reduction) και το φαινόμενο απομόνωσης ρηχής τάφρου (shallow trench isolation). Από τα παραπάνω σχήματα επίσης παρατηρούμε ότι η διαγωγιμότητα πύλης μεγιστοποιείται στην ασθενή αναστροφή ($IC < 0.1$) ενώ στην αρχή της μέτριας αναστροφής αρχίζει να μειώνεται. Για αυτό το λόγο η ασθενής και η μέτρια αναστροφή αποτελούν τις πρώτες επιλογές ενός σχεδιαστή. Τέλος για την διαγωγιμότητα πύλης θα πρέπει να αναφερθεί ότι δεν επηρεάζεται σε πρώτο βαθμό από τις διαστάσεις του τρανζίστορ ή από τις παραμέτρους της τεχνολογίας, αλλά καθορίζεται κυρίως βάσει της πόλωσης του ρεύματος I_D και τις V_{GS} .

b) Αγωγιμότητα υποδοχής

Η g_{ds} είναι η πιο απρόβλεπτη και πιο περίπλοκη για μοντελοποίηση διαγωγιμότητα καθιστώντας την εύρεση της ιδιαίτερα σημαντική. Επιπλέον είναι η μικρότερη σε μέγεθος διαγωγιμότητα και ιδιαίτερα επιρρεπής σε φαινόμενα ανώτερης τάξης. Από τις παραπάνω γραφικές των κανονικοποιημένων g_{ds} παρατηρείται έντονη εξάρτηση από το μήκος καναλιού για όλες τις γεωμετρίες. Για τα μικρά και μεσαία μήκη καναλιού ξεκινά στην ασθενή αναστροφή ($IC < 0.1$) έως σχεδόν στη μέση της μέτριας αναστροφής ($0.1 < IC < 10$) όπου αρχίζει να μειώνεται, μείωση η οποία συνεχίζεται μέχρι την ισχυρή αναστροφή. **Επίσης παρατηρείται μια απότομη αύξηση της κανονικοποιημένης g_{ds} η οποία οφείλεται στην έξοδο από την κατάσταση κορεσμού για το τρανζίστορ, κάτι το οποίο συμβαίνει για μεγαλύτερο IC, όσο η τάση V_{DS} αυξάνεται, αυτό παρατηρείται ιδιαίτερα στα τρανζίστορ με μεγάλο πάχος οξειδίου.** Όσον αφορά τις μετρήσεις θα πρέπει να επισημάνουμε ότι υπάρχουν «ανωμαλίες» μετρήσεων οι οποίες παρατηρούνται στην ισχυρή αναστροφή των standard τρανζίστορ με μεγάλο πάχος οξειδίου για μεγάλο μήκος καναλιού. Αυτό επηρεάζει και τις τιμές του DC κέρδους για $L=10\mu m$ και για αυτό παρατηρούμε μια ανωμαλία των γραφικών παραστάσεων σύγκρισης του DC κέρδους για $L=10\mu m$ των Standard nMOS και pMOS μεγάλου πάχους οξειδίου. Στο κομμάτι της προσομοίωσης παρατηρείται μια σημαντική απόκλιση η οποία οφείλεται στο ότι η αγωγιμότητα υποδοχής είναι απρόβλεπτη και δύσκολη να μοντελοποιηθεί. Επίσης η αποκλίσεις αυτές πιθανόν να οφείλεται και στα φαινόμενα που επιδρούν στην αγωγιμότητα υποδοχής τα οποία είναι: η διαμόρφωση του μήκους καναλιού (channel length modulation), η επαγόμενη από την υποδοχή μείωση φράγματος δυναμικού (DIBL effect) και το φαινόμενο θερμών ηλεκτρονίων (hot electron).

c) DC κέρδος

Από τις παραπάνω γραφικές όπου γίνεται η σύγκριση του DC κέρδους είναι εμφανές ότι **τα Standard τρανζίστορ παρουσιάζουν μεγαλύτερο DC κέρδος από τα Zero-VT τρανζίστορ.** Συγκεκριμένα τα Standard pMOS τρανζίστορ υπερτερούν των Standard nMOS, τα οποία με τη σειρά τους υπερτερούν των Zero-VT τρανζίστορ. Τα Standard τρανζίστορ υπερτερούν των Zero-VT και στις δύο περιπτώσεις μεγάλου και μικρού πάχους οξειδίου. Η παρατήρηση αυτή αποτελεί και ένα και από τα σημαντικότερα σημεία της παρούσας εργασίας. Οι μετρήσεις για το DC κέρδος επηρεάζονται από τα ίδια φαινόμενα ανώτερης τάξης που επιδρούν στις g_m και g_{ds} και σχετίζονται με τις συνθήκες πόλωσης, τον συντελεστή αναστροφής (IC) και το μήκος καναλιού. Η επιλογή των παραγόντων αυτών ώστε να επιτευχθεί υψηλό DC κέρδος είναι ένας από τους στόχους των σχεδιαστών. Έτσι τυχόν «ανωμαλίες» στις γραφικές του DC κέρδους οφείλονται κυρίως στην αγωγιμότητα g_{ds} , η οποία επηρεάζεται από διάφορα φαινόμενα. Παρακάτω γίνεται μια πιο

λεπτομερής ανάλυση του DC κέρδους των τρανζίστορ αυτών λαμβάνοντας υπόψη και τη θερμοκρασία λειτουργίας

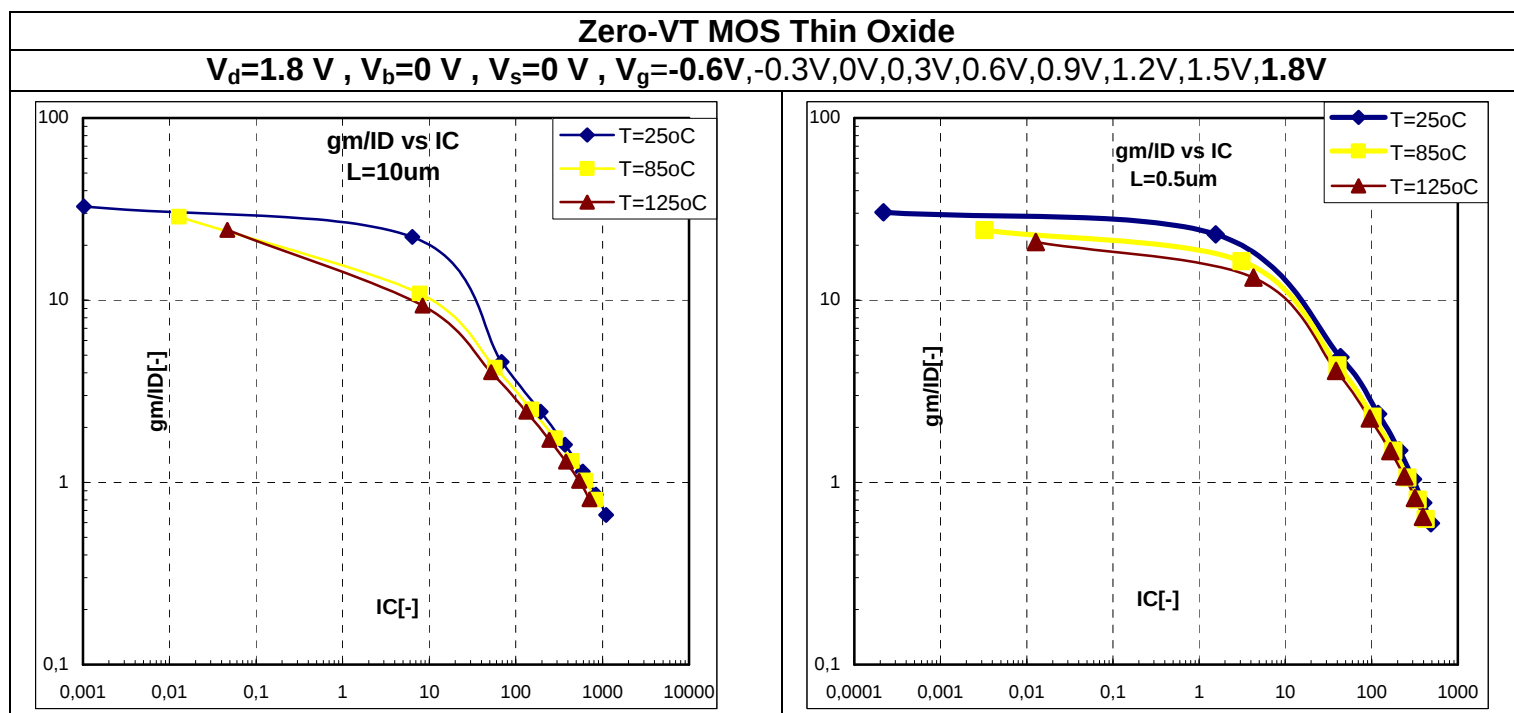
5.3.4 Εξάρτηση των διαγωγιμοτήτων g_m/ID , g_{ds}/ID και του DC κέρδους: g_m/g_{ds} ως προς τη θερμοκρασία

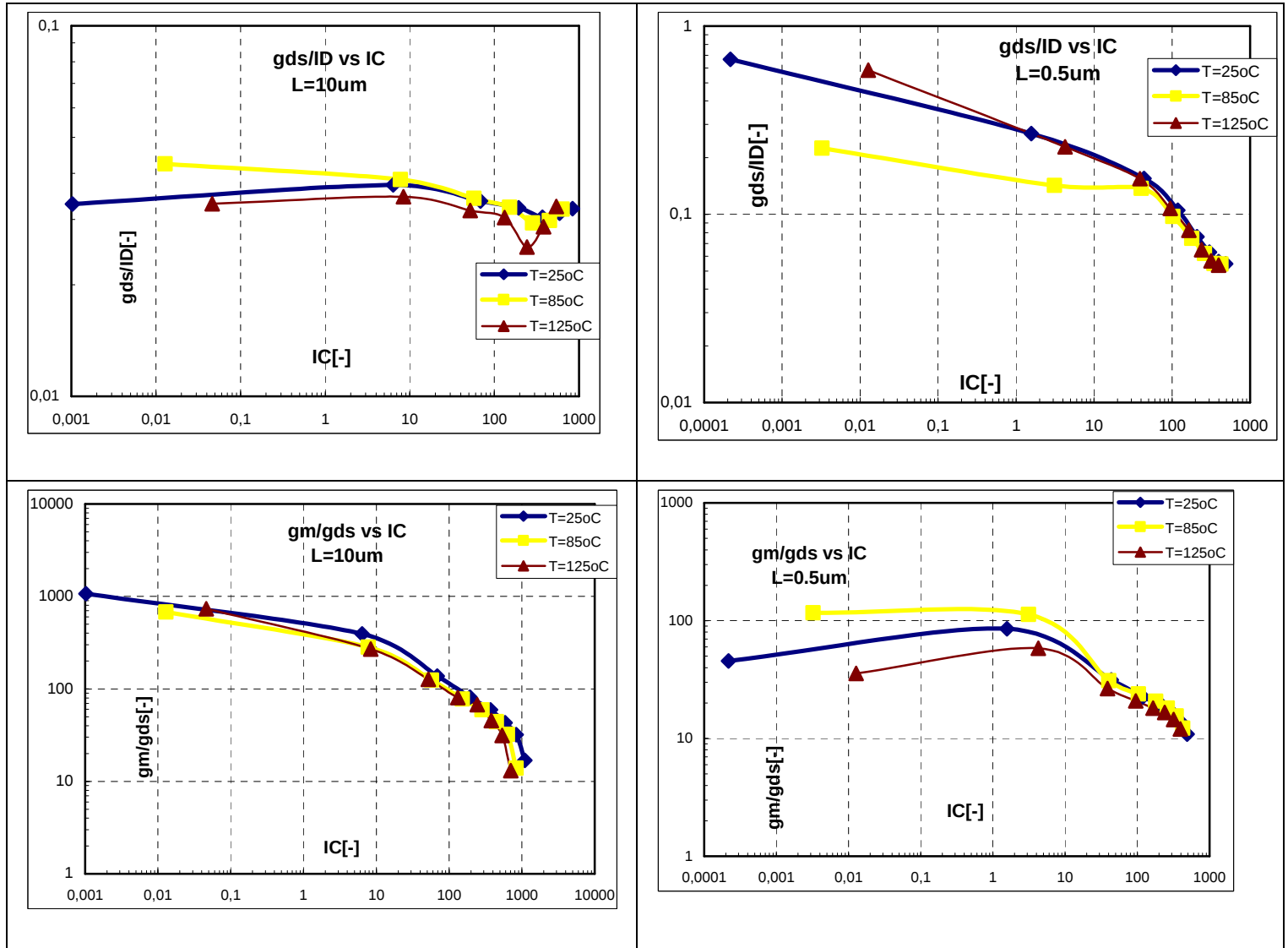
Στο υποκεφάλαιο αυτό παρουσιάζονται οι γραφικές των κανονικοποιημένων διαγωγιμοτήτων g_m/ID , g_{ds}/ID και του DC κέρδους: g_m/g_{ds} ως προς τη θερμοκρασία λειτουργίας $T=25^\circ\text{C}$, 85°C , 125°C . Η μελέτη της εξάρτησης των κανονικοποιημένων διαγωγιμοτήτων έγινε για τρία μήκη καναλιού, όπως παρουσιάζονται στον παρακάτω πίνακα 5.58. Η επιλογή των συγκεκριμένων μηκών έγινε με σκοπό να έχουμε ένα μεγάλο, ένα ενδιάμεσο και ένα μικρό μήκος καναλιού.

Zero-VT MOS			STANDARD nMOS		STANDARD pMOS	
type	Thin oxide	Thick oxide	Thin oxide	Thick oxide	Thin oxide	Thick oxide
long	10um	10um	10um	10um	10um	10um
medium	1um	1.5um	0.5um	1um	0.5um	1um
short	0.5um	1.25um	0.18um	0.375um	0.18um	0.375um

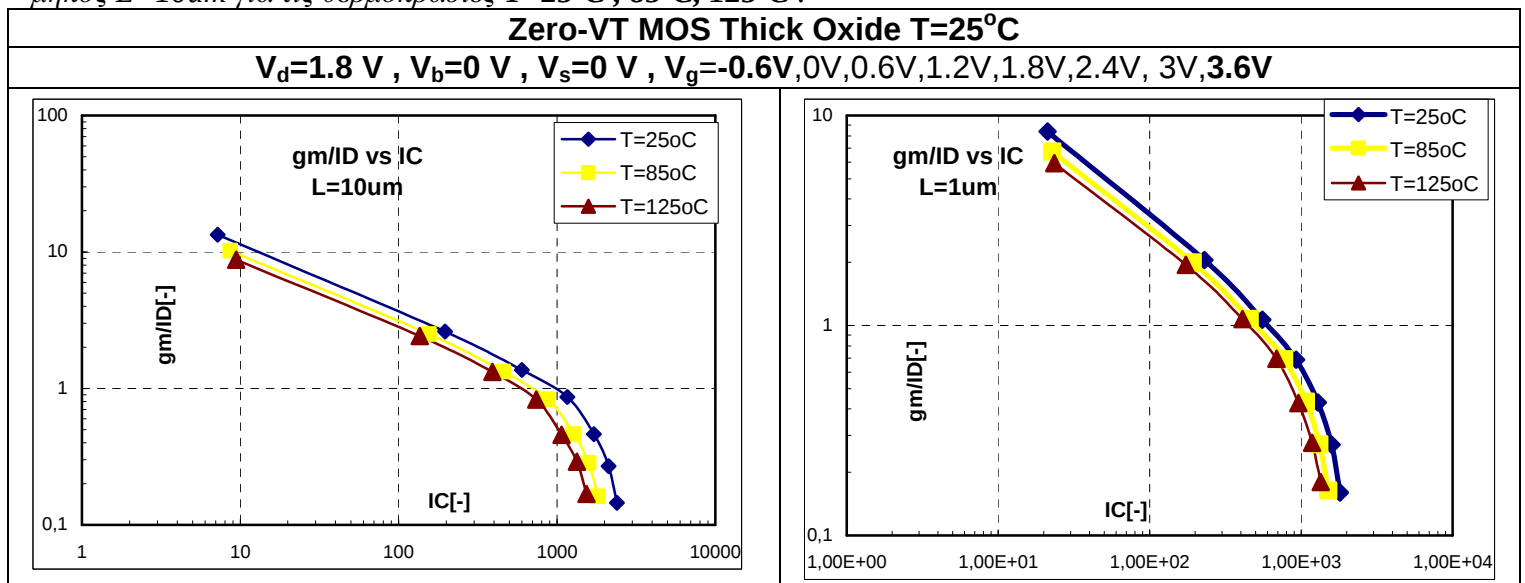
Πίνακας 5.48 Τα μήκη καναλιού που χρησιμοποιήθηκαν για την μελέτη της εξάρτησης των κανονικοποιημένων διαγωγιμοτήτων από τη θερμοκρασία $T=25^\circ\text{C}$, 85°C , 125°C

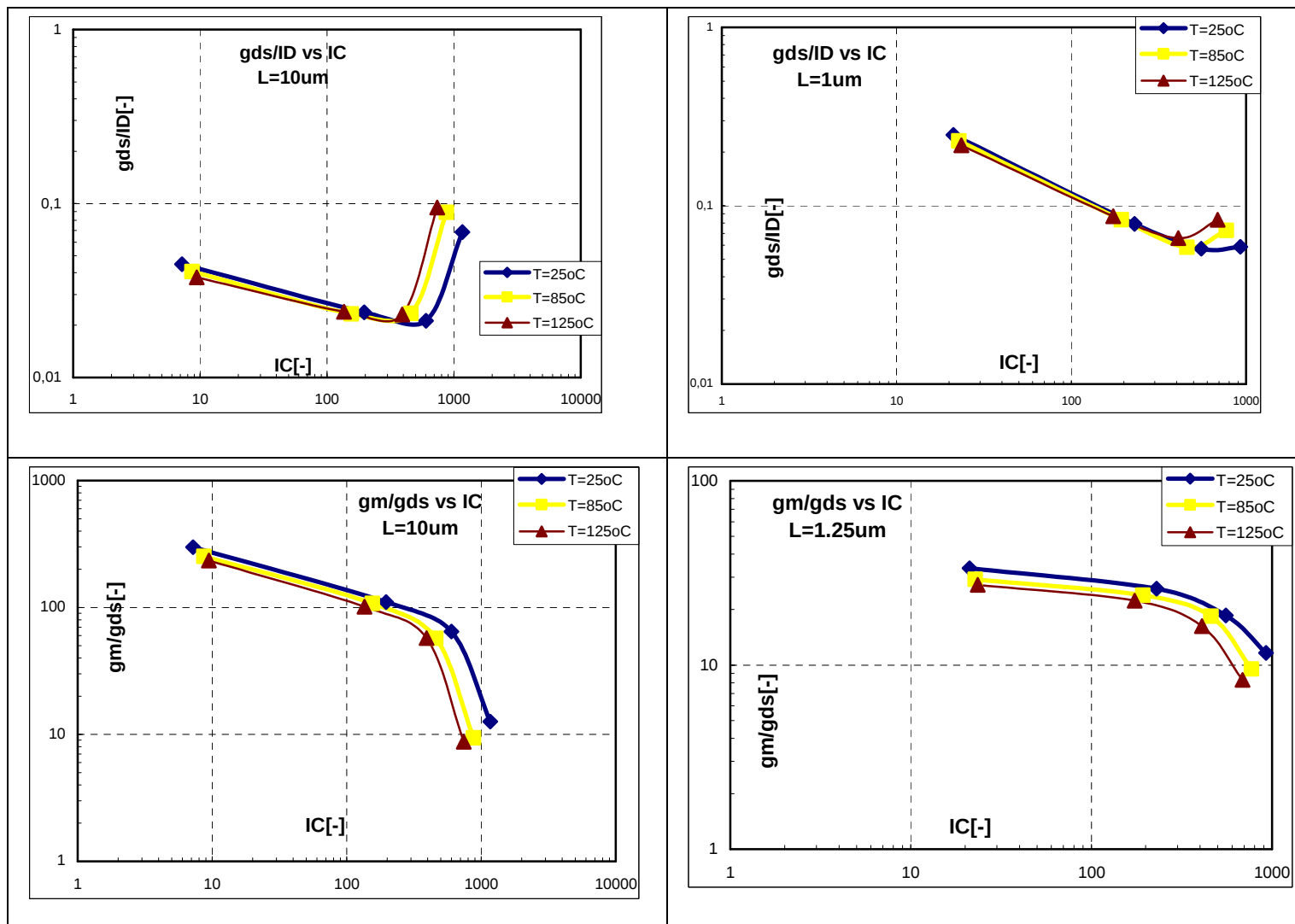
Παρακάτω παρουσιάζονται ενδεικτικά οι γραφικές παραστάσεις της κανονικοποιημένων διαγωγιμοτήτων $g_m \cdot U_T/ID$, $g_{ds} \cdot U_T/ID$ και του DC κέρδους: g_m/g_{ds} ως προς τη θερμοκρασία για **Long** και **Short** κανάλι . Ωστόσο κατά τη διάρκεια της εργασίας έγιναν όλες οι γραφικές και για τα ενδιάμεσα μήκη καναλιού. Στις παρακάτω γραφικές προσπαθήσαμε να απαλείψουμε την αύξηση της g_{ds} στις περιπτώσεις που εμφανίζεται λόγω εξόδου από την περιοχή κορεσμού



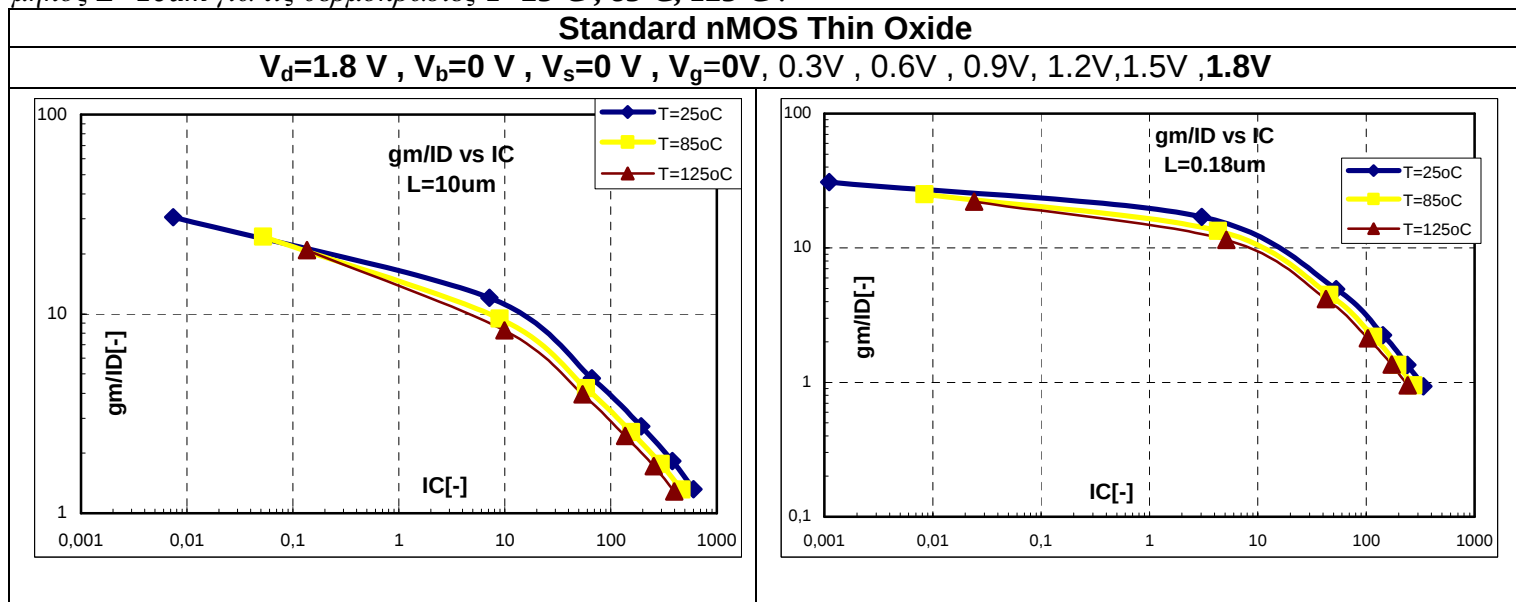


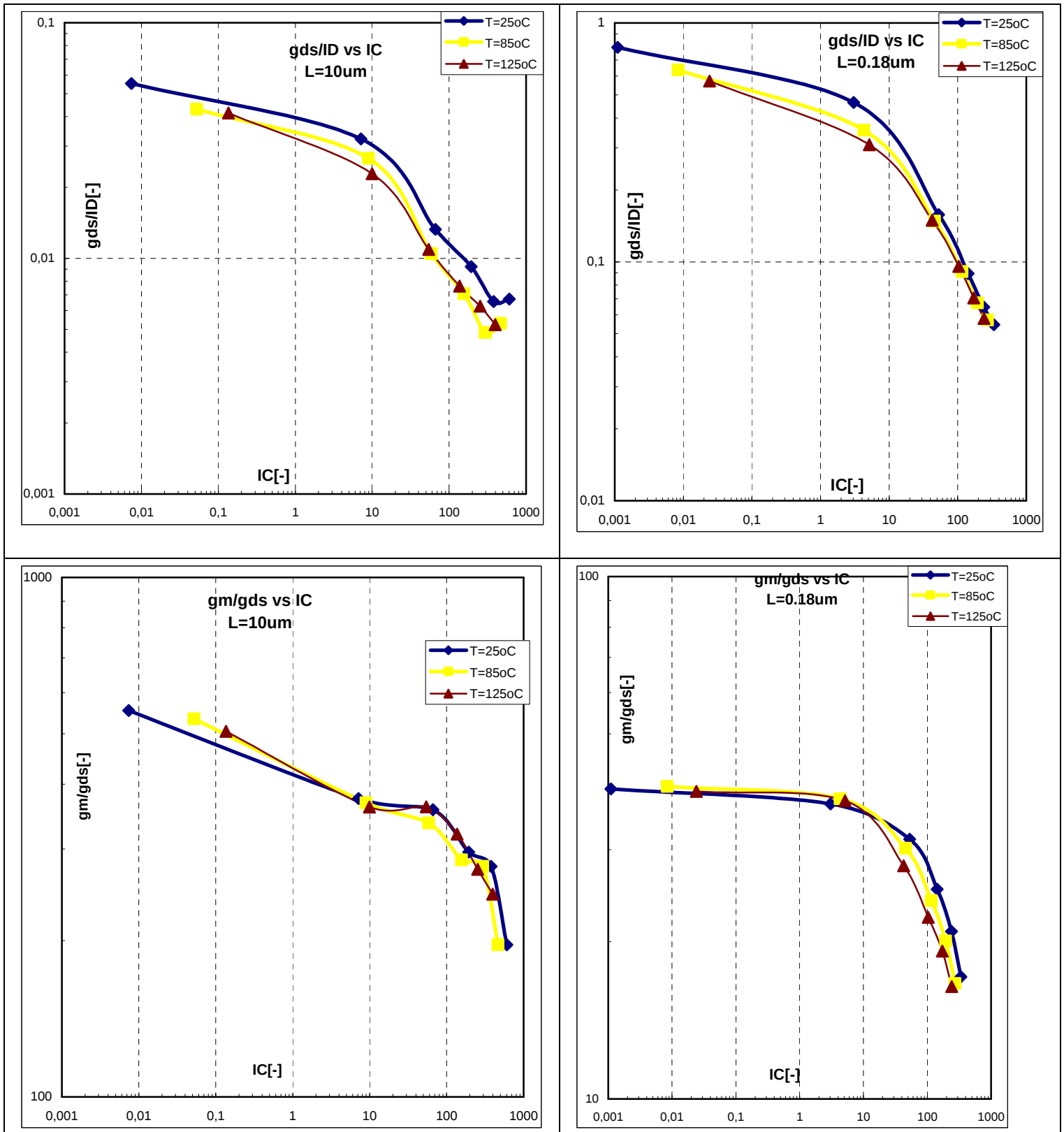
Πίνακας 5.49 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $gm*UT/ID$ $gds*UT/ID$ και του DC κέρδους ως προς το κανονικοποιημένο ρεύμα καναλιού $IC=I_{spec}/ID$ για τα **Zero-VT** τρανζίστορ με **μικρό πάχος οξειδίου** και μήκος $L=10\mu m$ για τις θερμοκρασίες $T=25^{\circ}C$, $85^{\circ}C$, $125^{\circ}C$.



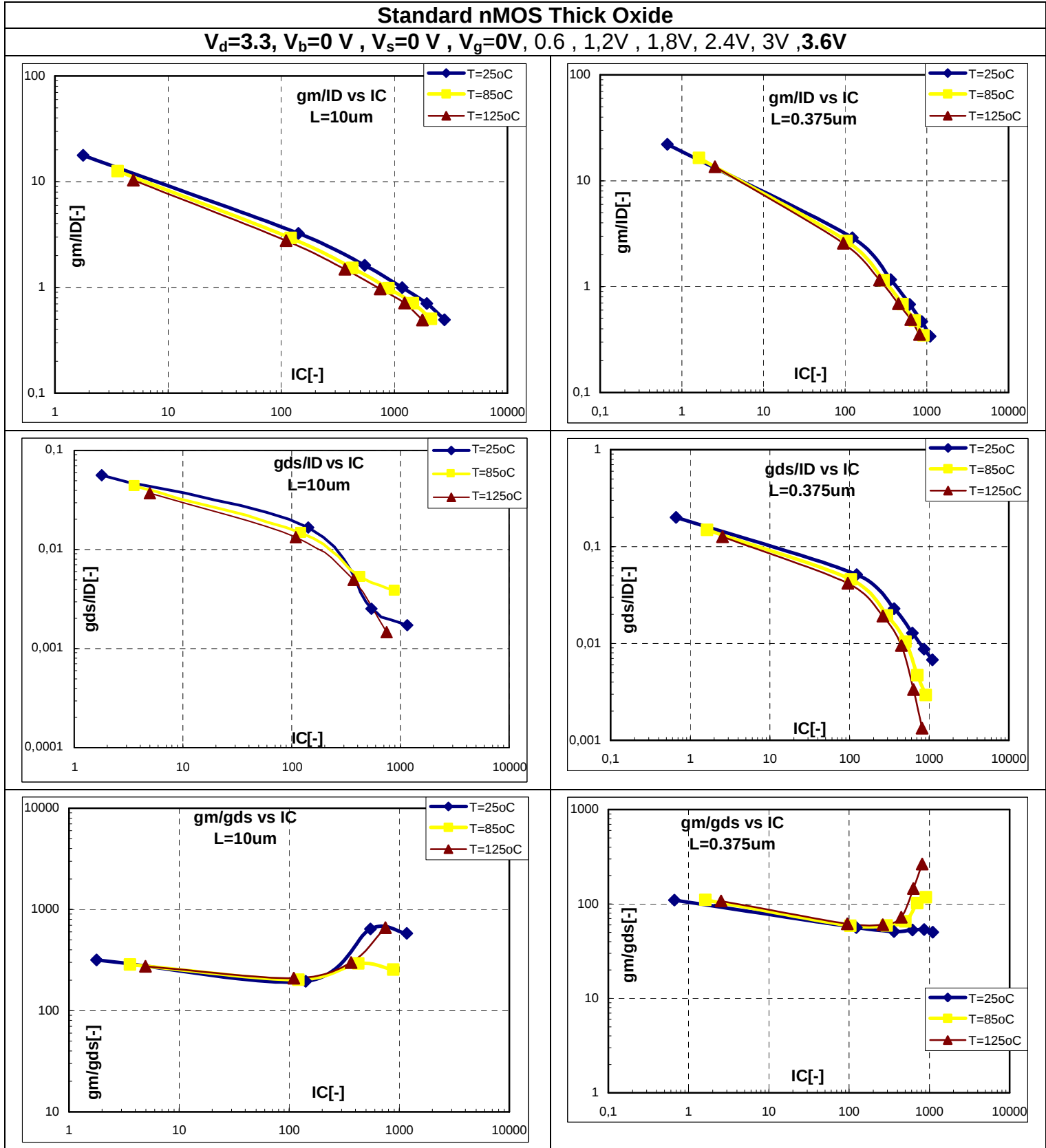


Πίνακας 5.50 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $gm \cdot UT/ID$ $gds \cdot UT/ID$ και του DC κέρδους ως προς το κανονικοποιημένο ρεύμα καναλιού $IC = I_{spec}/ID$ για τα **Zero-VT** τρανζίστορ με **μεγάλο πάχος οξειδίου** και μήκος $L=10\mu m$ για τις θερμοκρασίες $T=25^\circ C$, $85^\circ C$, $125^\circ C$.

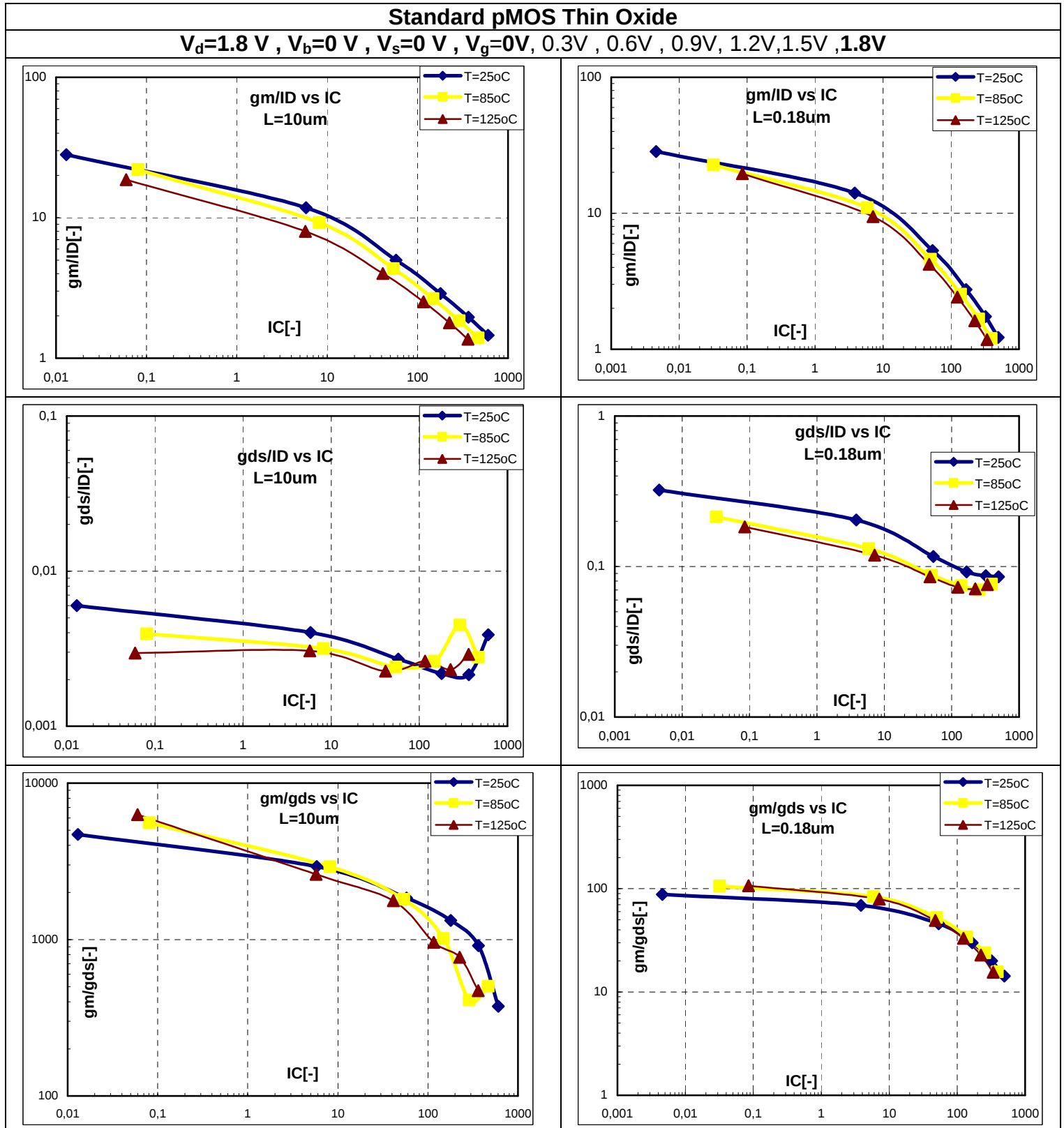




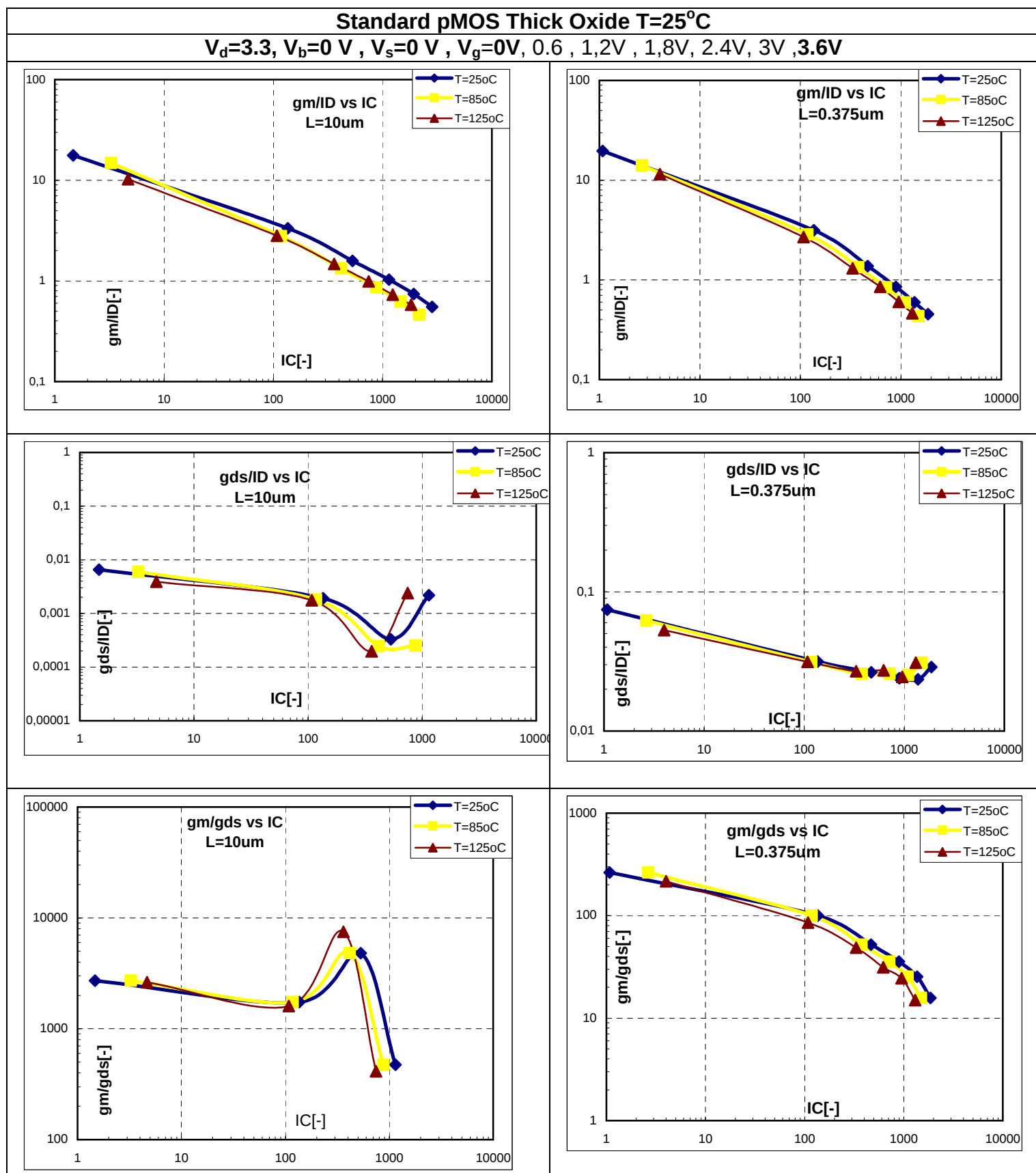
Πίνακας 5.51 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $gm*UT/ID$ $gds*UT/ID$ και του DC κέρδους ως προς το κανονικοποιημένο ρεύμα καναλιού $IC=I_{spec}/ID$ για τα **Standard nMOS** τρανζίστορ με μικρό πάχος οξειδίου και μήκος $L=10\mu m$ για τις θερμοκρασίες $T=25^{\circ}C$, $85^{\circ}C$, $125^{\circ}C$



Πίνακας 5.52 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $gm \cdot UT/ID$ $gds \cdot UT/ID$ και του DC κέρδους ως προς το κανονικοποιημένο ρεύμα καναλιού $IC = I_{spec}/ID$ για τα **Standard nMOS** τρανζίστορ με **μεγάλο πάχος** οξειδίου και μήκος $L=10\mu\text{m}$ για τις θερμοκρασίες $T=25^\circ\text{C}, 85^\circ\text{C}, 125^\circ\text{C}$

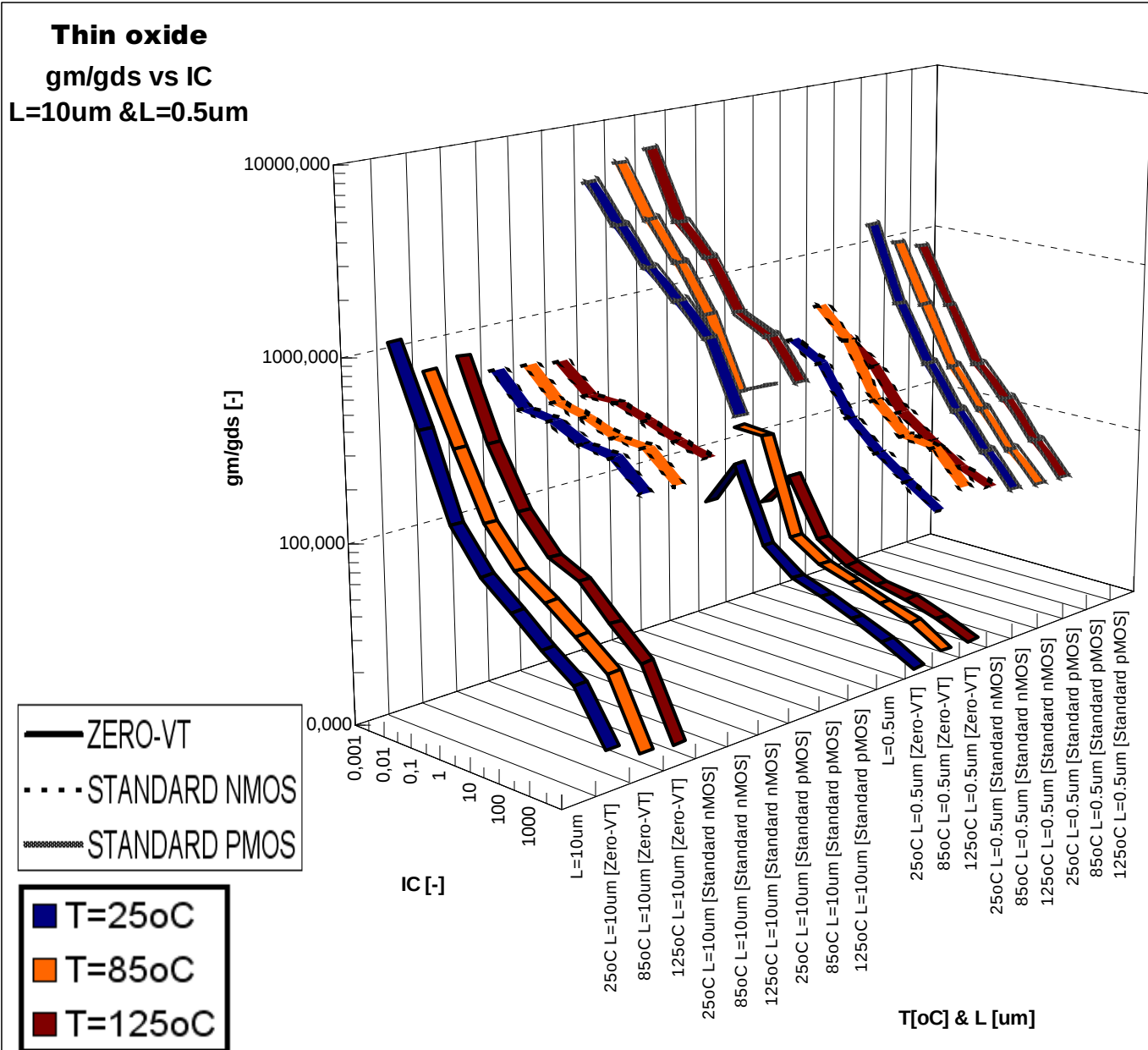


Πίνακας 5.53 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $gm \cdot UT/ID$ $gds \cdot UT/ID$ και του DC κέρδους ως προς το κανονικοποιημένο ρεύμα καναλιού $IC=I_{spec}/ID$ για τα **Standard pMOS** τρανζίστορ με μικρό πάχος οξειδίου και μήκος $L=10\mu\text{m}$ για τις θερμοκρασίες $T=25^\circ\text{C}$, 85°C , 125°C



Πίνακας 5.54 Γραφικές των κανονικοποιημένων διαγωγιμοτήτων $gm \cdot UT/ID$ $gds \cdot UT/ID$ και του DC κέρδους ως προς το κανονικοποιημένο ρεύμα καναλιού $IC=I_{spec}/ID$ για τα **Standard pMOS** τρανζίστορ με **μεγάλο πάχος οξειδίου** και μήκος $L=10\mu m$ για τις θερμοκρασίες $T=25^\circ C, 85^\circ C, 125^\circ C$

Τέλος παρουσιάζεται δύο γραφικές σε τρισδιάστατη μορφή με σκοπό να γίνει πιο κατανοητή η εξάρτηση του DC κέρδους από την αλλαγή της θερμοκρασίας. Παράλληλα γίνεται και σύγκριση του DC-κέρδους σε όλες τις θερμοκρασίες για τα Zero-VT και τα Standard τρανζίστορ σε μικρό και μεγάλο πάχος οξειδίου. Η σύγκριση αυτή αφορά διατάξεις με κοινό μήκος $L=10\mu\text{m}$ και $0.5\mu\text{m}$ για μικρό πάχος οξειδίου και $L=10\mu\text{m}$, $L=1\mu\text{m}$ (Standard) και $L=1.25\mu\text{m}$ (ZVT). Όπως περιγράψαμε παραπάνω χρησιμοποιήσαμε τις διατάξεις με μήκος $L=1\mu\text{m}$ για τα Standard τρανζίστορ και με μήκος $L=1.25\mu\text{m}$ για τα Zero-VT τρανζίστορ σε thick oxide για το λόγο ότι δεν υπάρχουν άλλες διατάξεις με κοινό μήκος εκτός των διατάξεων με $L=10\mu\text{m}$ (long). Οι γραφικές αυτές παρουσιάζονται και σε δισδιάστατη μορφή για κάθε διάταξη χωριστά.

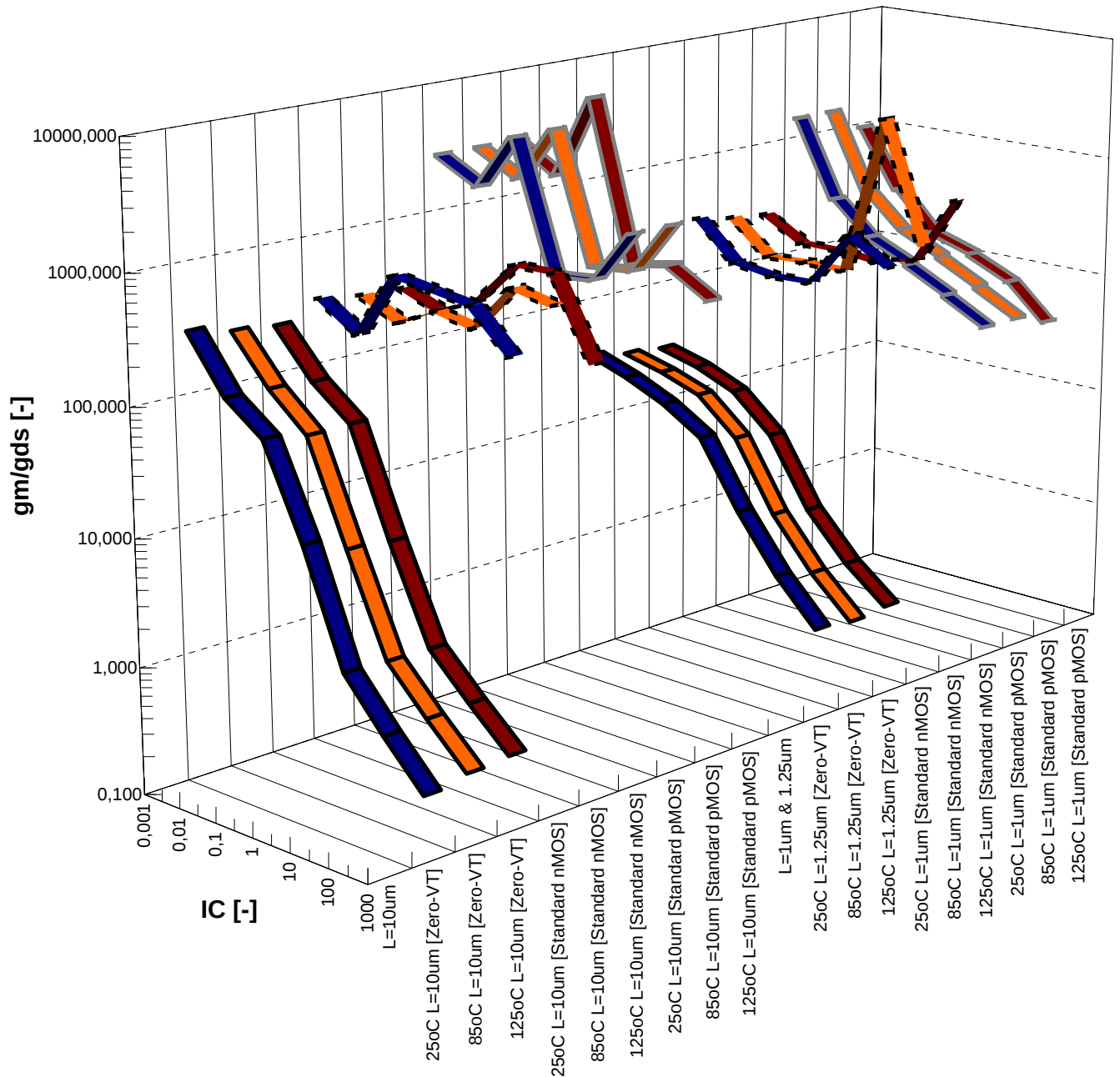


Σχήμα 5.23 Γραφική του DC κέρδους για τις τρεις θερμοκρασίες λειτουργίας $T=25^{\circ}\text{C}$, 85°C , 125°C . Σε Zero-VT και Standard λεπτού πάχους οξειδίου τρανζίστορ με μήκος $L=10\mu\text{m}$ και $L=0.5\mu\text{m}$.

Thick oxide
gm/gds vs IC
L=10um,
L=1.25um(ZVT) &
L=1um (Standard)

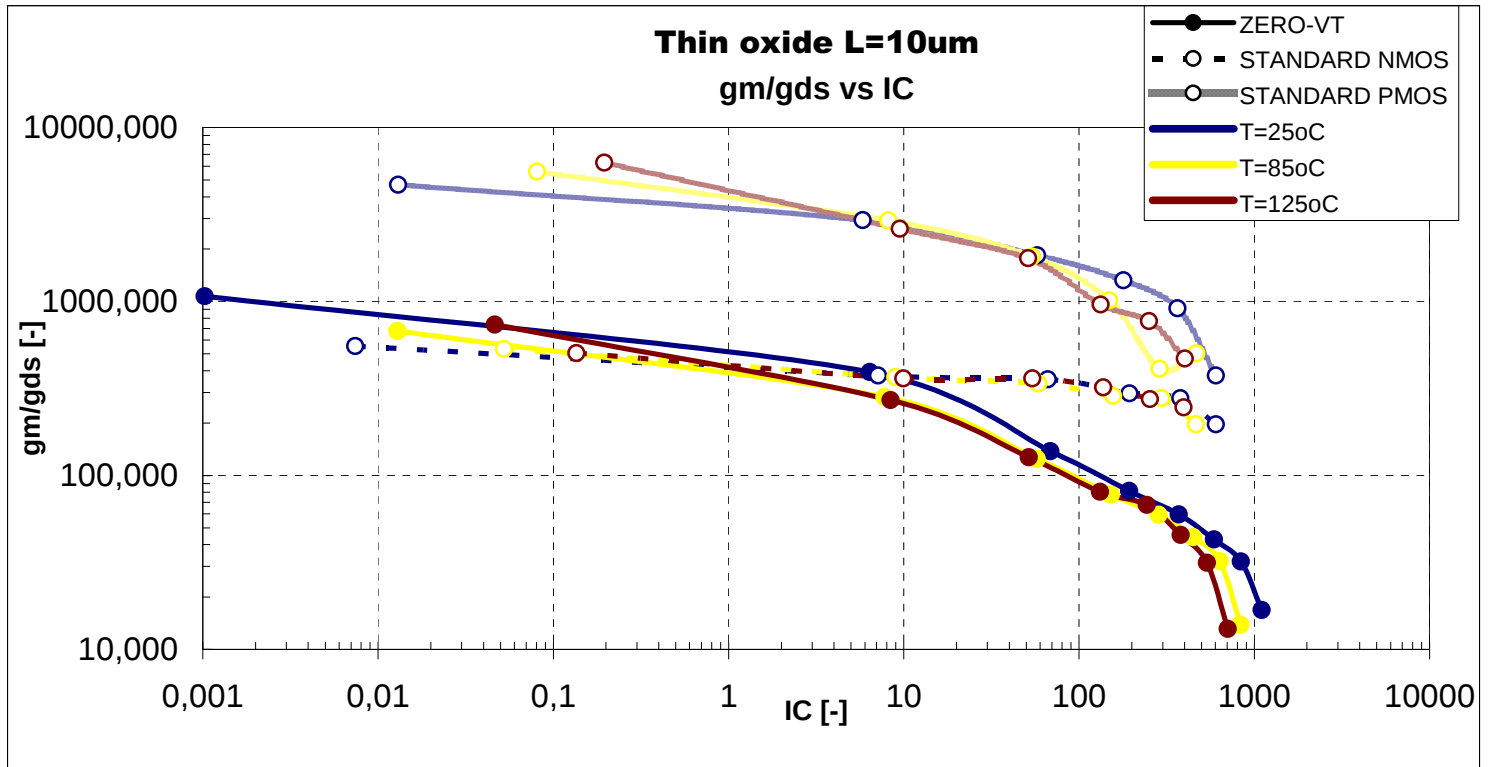
— ZERO-VT
- - - STANDARD NMOS
~~~~~ STANDARD PMOS

■ T=25oC  
■ T=85oC  
■ T=125oC

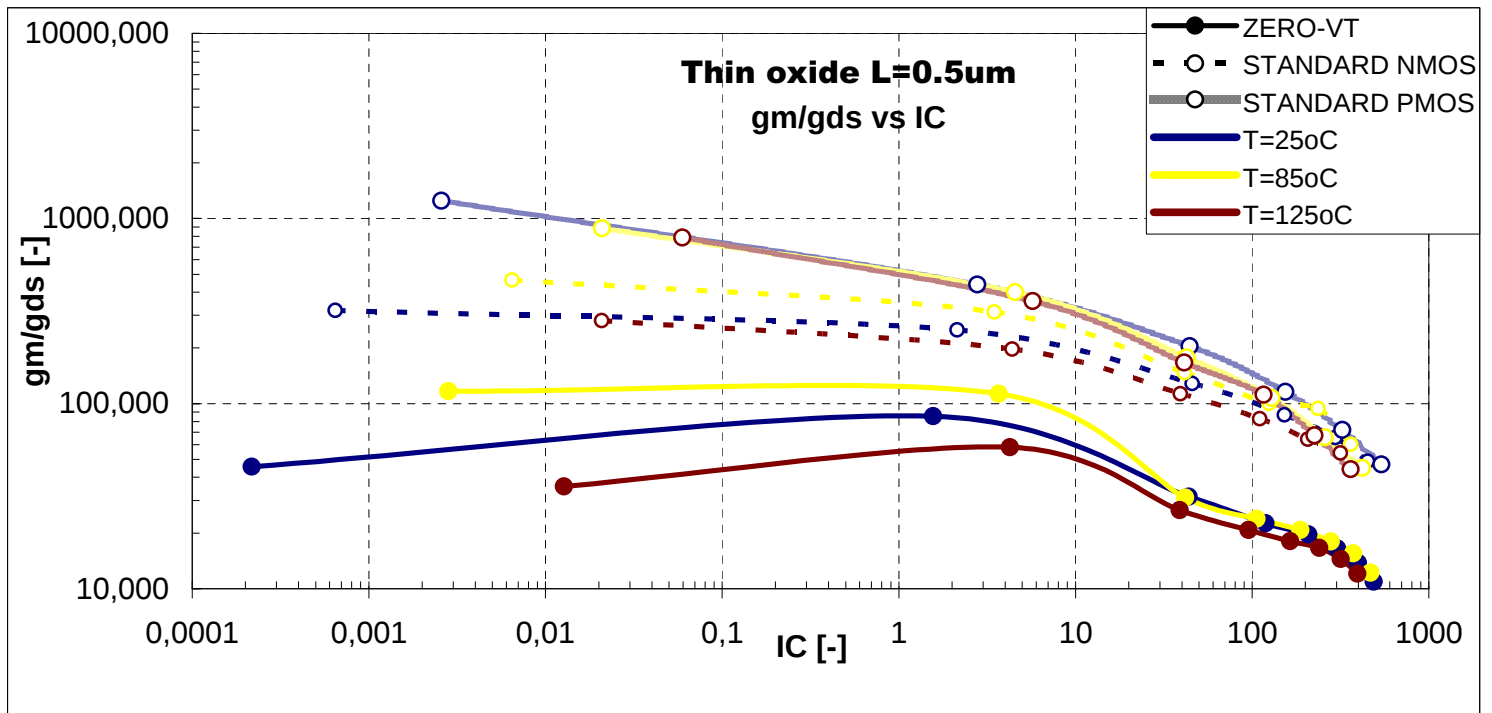


**Σχήμα 5.24** Γραφική του DC κέρδους για τις τρεις θερμοκρασίες λειτουργίας T=25°C , 85°C , 125°C. Σε Zero-VT και Standard μεγάλου πάχους οξειδίου τρανζίστορ με μήκος L=10um , L=1.25um (Zero-VT) και L=1um(Standard) .

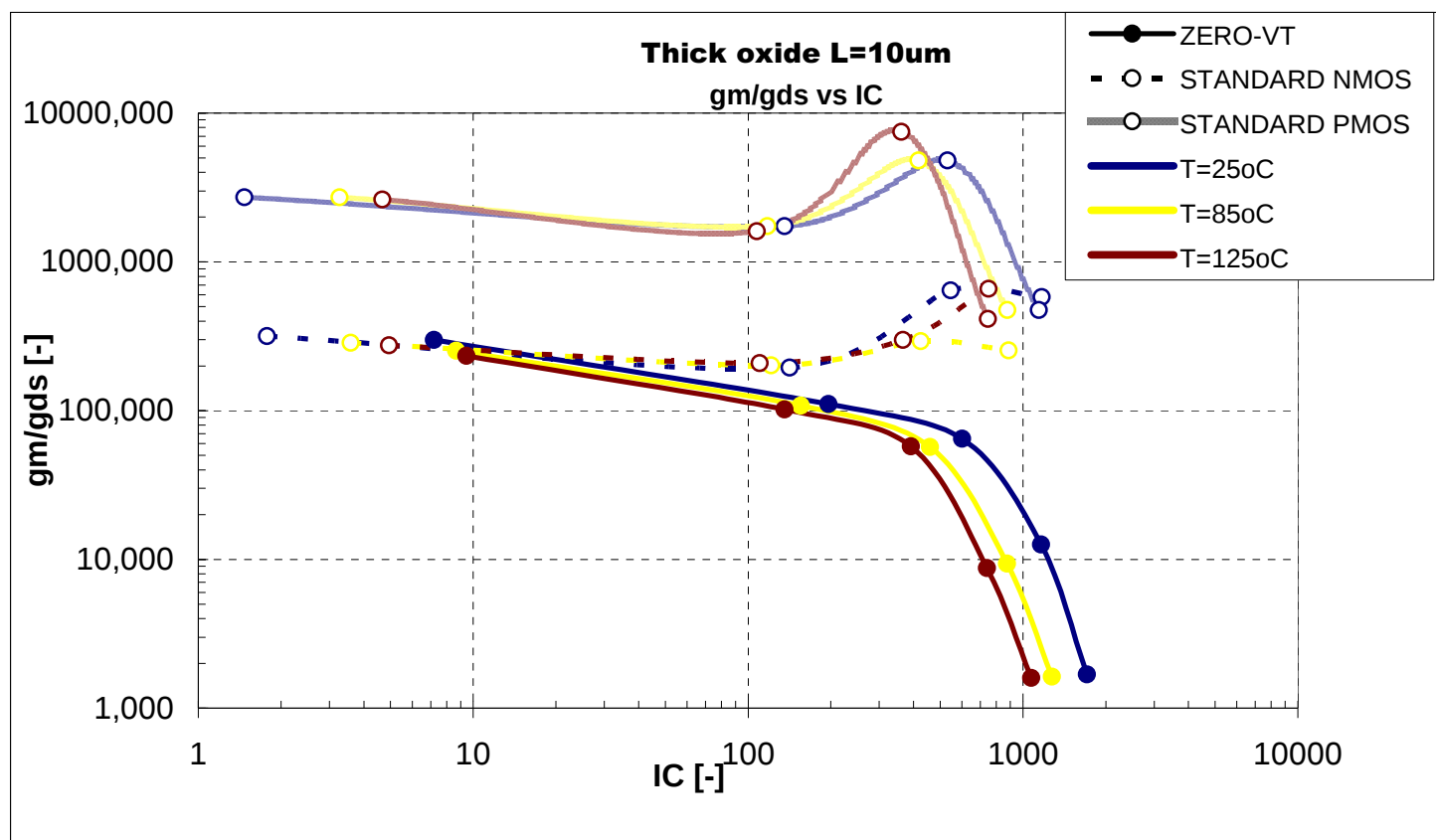
Οι παραπάνω γραφικές διαχωρίζονται στις 4 γραφικές που παρουσιάζονται παρακάτω για κάθε διάταξη χωριστά. Θα πρέπει να επισημανθεί ότι για τα τρανζίστορ με μεγάλο πάχος οξειδίου έγινε απαλοιφή των τιμών του DC κέρδους, οι οποίες βρίσκονται εκτός της περιοχής κορεσμού:



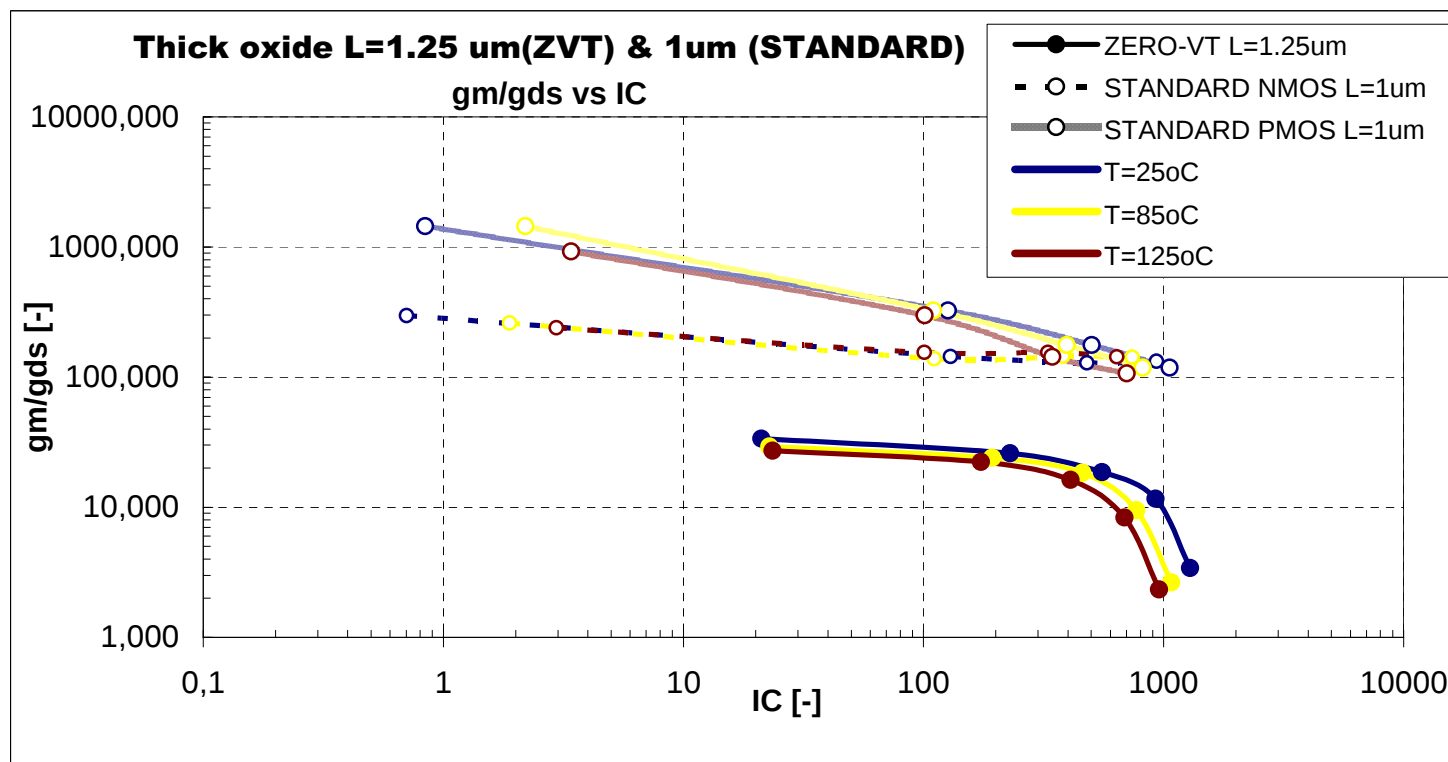
**Σχήμα 5.25** Γραφική του DC κέρδους για τις τρεις θερμοκρασίες λειτουργίας  $T=25^{\circ}\text{C}$ ,  $85^{\circ}\text{C}$ ,  $125^{\circ}\text{C}$ . Σε Zero-VT και Standard μικρού πάχους οξειδίου τρανζίστορ με μήκος  $L=10\mu\text{m}$ .



**Σχήμα 5.26** Γραφική του DC κέρδους για τις τρεις θερμοκρασίες λειτουργίας  $T=25^{\circ}\text{C}$ ,  $85^{\circ}\text{C}$ ,  $125^{\circ}\text{C}$ . Σε Zero-VT και Standard μικρού πάχους οξειδίου τρανζίστορ με μήκος  $L=0.5\mu\text{m}$ .



**Σχήμα 5.27** Γραφική του DC κέρδους για τις τρεις θερμοκρασίες λειτουργίας  $T=25^{\circ}\text{C}$ ,  $85^{\circ}\text{C}$ ,  $125^{\circ}\text{C}$ . Σε Zero-VT και Standard μεγάλου πάχους οξειδίου τρανζίστορ με μήκος  $L=10\mu\text{m}$ .



**Σχήμα 5.28** Γραφική του DC κέρδους για τις τρεις θερμοκρασίες λειτουργίας  $T=25^{\circ}\text{C}$ ,  $85^{\circ}\text{C}$ ,  $125^{\circ}\text{C}$ . Σε Zero-VT και Standard μεγάλου πάχους οξειδίου τρανζίστορ με μήκος  $L=1.25\mu\text{m}$  (Zero-VT) και  $L=1\mu\text{m}$  (Standard).

### 5.3.4.1 Παρατηρήσεις-Συμπεράσματα για τις διαγωγιμότητες και το DC κέρδος και την εξάρτησή τους από τη θερμοκρασία.

Στο υποκεφάλαιο αυτό θα αναλύσουμε τις κανονικοποιημένες διαγωγιμότητες, το DC κέρδος και την εξάρτησή τους από την αλλαγή της θερμοκρασίας. Η ανάλυση αυτή θα βασιστεί στις γραφικές του κεφαλαίου 5.3.3 και 5.3.4. [26]

#### a) Διαγωγιμότητα πύλης

Όπως παρατηρούμε από τις παραπάνω γραφικές η **αύξηση της θερμοκρασίας οδηγεί σε μείωση των τιμών της  $g_m/ID$** . Αυτό ισχύει για όλες τις ομάδες τρανζίστορ Zero-VT (thin & thick oxide) και για τα Standard nMOS και pMOS (thin & thick oxide). Επίσης παρατηρούμε ότι για μικρό πάχος οξειδίου έχουμε μεγαλύτερες τιμές της  $g_m/ID$ . Μια άλλη παρατήρηση είναι ότι η  $g_m/ID$  επηρεάζεται περισσότερο σε ισχυρή αναστροφή από την αλλαγή της θερμοκρασίας. Αυτό ίσως να είναι αποτέλεσμα του **φαινομένου μείωσης κινητικότητας κάθετου φορτίου το οποίο εμφανίζεται σε συνθήκες κορεσμού σε ισχυρή αναστροφή**. Οφείλεται στην υψηλή τιμή του κάθετου ηλεκτρικού πεδίου μεταξύ της πύλης και του ανεστραμμένου καναλιού που έλκει τους φορείς του καναλιού προς την περιοχή του οξειδίου του πυριτίου πύλης. Η περιοχή αυτή χαρακτηρίζεται από ατέλειες με αποτέλεσμα οι φορείς να χάνουν μέρος της κινητικότητας τους. Έτσι αυτό οδηγεί στην μείωση του ρεύματος υποδοχής και συνεπώς και στην  $g_m$ . Η αύξηση της θερμοκρασίας οδηγεί την εμφάνιση του φαινομένου αυτού σε μεγαλύτερο βαθμό και έτσι η  $g_m/ID$  μειώνεται με μεγαλύτερο ρυθμό στην ισχυρή αναστροφή. Τέλος όσον αφορά την  $g_m$  παρατηρούμε ότι η αλλαγή της θερμοκρασίας έχει όμοια επίδραση για διαφορά μήκη καναλιού καθώς από τις γραφικές της  $g_m/ID$  που παρουσιάζονται παραπάνω δεν υπάρχουνε μεγάλες διαφορές ανάμεσα σε μεγάλο ( $L=10\mu m$ ) και μικρό μήκος καναλιού. Η ορθότητα της παρατήρησης αυτής βασίζεται και στο γεγονός ότι η  $g_m$  δεν επηρεάζεται σε πρώτο βαθμό από τις διαστάσεις του τρανζίστορ. Εκτός από το μείωσης κινητικότητας κάθετου φορτίου η  $g_m$  επηρεάζεται και από άλλα φαινόμενα όπως είναι ο κορεσμός ταχύτητας (velocity saturation) και το φαινόμενο απομόνωσης ρηχής τάφρου (shallow trench isolation).

#### b) Αγωγιμότητα υποδοχής

Από τις γραφικές της κανονικοποιημένης  $g_{ds}$  παρατηρούμε ότι έχουμε μεγαλύτερες τιμές για μικρό μήκος καναλιού. Αυτό οφείλεται στο **φαινόμενο διαμόρφωσης του μήκους καναλιού** το οποίο αποτελεί όπως προαναφέραμε στο 5.3.3.1 ένα από τα φαινόμενα τα οποία επηρεάζουν την αγωγιμότητα υποδοχής  $g_{ds}$ . Σε αντίθεση με τα άλλα δύο φαινόμενα DIBL και hot-electron τα οποία μπορούν να ελαχιστοποιηθούν με μια σωστή επιλογή μήκους καναλιού και πόλωσης, το φαινόμενο διαμόρφωσης μήκους καναλιού δεν μπορεί να εξαλειφτεί. Εμφανίζεται σε συνθήκες κορεσμού σε ισχυρή αναστροφή και οδηγεί σε αύξηση του ρεύματος υποδοχής  $ID$ . Το  $ID$  δίνεται από τον παρακάτω τύπο:

|                                                                      |          |
|----------------------------------------------------------------------|----------|
| $I_D = [V_P - V_S]^2 \cdot \frac{n\mu C'_{ox}}{2} \cdot \frac{W}{L}$ | (5.3.12) |
|----------------------------------------------------------------------|----------|

Στο σημείο αυτό, το φορτίο αναστροφής του καναλιού είναι σχεδόν μηδενικό (στραγγαλισμένο pinched off) στην πλευρά της υποδοχής. Όσο η τάση  $V_{DS}$  αυξάνεται, η περιοχή αραίωσης μεγαλώνει λόγω της αυξανόμενης αναστροφής πόλωσης μεταξύ της υποδοχής και του καναλιού από την πλευρά της υποδοχής. Επομένως το μήκος καναλιού μειώνεται κατά ένα παράγοντα  $I_p$ . Αντικαθιστώντας στον τύπο (5.3.12) το  $L$  με  $L \cdot I_p$  καταλήγουμε στο ότι **το φαινόμενο διαμόρφωσης του μήκους καναλιού οδηγεί στην αύξηση του ρεύματος και συνεπώς σε αύξηση της  $g_{ds}$** .

Το φαινόμενο αυτό είναι περισσότερο αισθητό σε μικρά μήκη όπου η ποσοστιαία μείωση του  $L$  είναι μεγαλύτερη. Αντίθετα όσο αυξάνεται το  $L$  η επιρροή του φαινομένου φθίνει με αποτέλεσμα τη μείωση της  $g_{ds}$ .

Επίσης από της γραφικές της  $g_{ds}$  παρατηρούμε ότι σε μικρά επίπεδα αναστροφής έχουμε μια αύξηση της  $g_{ds}$ , ιδιαίτερα σε μικρά μήκη καναλιού. Η αύξηση αυτή της αγωγιμότητας υποδοχής οφείλεται στο φαινόμενο DIBL το οποίο εμφανίζεται σε χαμηλά επίπεδα αναστροφής και έχει σημαντικό αντίκτυπο στα μικρά μήκη. Έτσι για μικρό μήκος καναλιού όσο το  $V_{DS}$  αυξάνεται έχουμε αύξηση της  $g_{ds}$ . Ωστόσο όταν αυξάνεται το  $L$  τότε το φαινόμενο DIBL υποχωρεί. Στην αγωγιμότητα  $g_{ds}$  εκτός από τα δύο φαινόμενα DIBL και διαμόρφωσης καναλιού επιδρά και το φαινόμενο θερμών ηλεκτρονίων. Συγκρίνοντας τα Standard pMOS και nMOS τρανζίστορ είναι εμφανές ότι τα pMOS έχουν μικρότερες τιμές της  $g_{ds}$  από τα nMOS, για το λόγο ότι τα pMOS είναι λιγότερο επιρρεπή στα φαινόμενα που περιγράψαμε παραπάνω. Αυτό έχει αντίκτυπο και στο DC κέρδος.

Όσον αφορά την επιρροή της θερμοκρασίας στην αγωγιμότητα  $g_{ds}$  παρατηρούμε ότι **η αύξηση της θερμοκρασίας οδηγεί σε μείωση των τιμών της  $g_{ds}/ID$** . Αυτό πιθανόν οφείλεται στο ότι η αύξηση της θερμοκρασίας προκαλεί την εντονότερη εμφάνιση των φαινομένων που επηρεάζουν την  $g_{ds}$ . Η μείωση αυτή είναι ιδιαίτερα έντονη σε μικρά επίπεδα αναστροφής όπου το φαινόμενο DIBL γίνεται εντονότερο.

### c) DC κέρδος

Στο κεφάλαιο 5.3.3.1 καταλήξαμε ότι τα standard nMOS και pMOS τρανζίστορ παρουσιάζουν μεγαλύτερο DC κέρδος από τα Zero-VT τρανζίστορ. Συγκεκριμένα τα Standard pMOS έχουν μεγαλύτερο DC κέρδος από τα nMOS. Αυτό οφείλεται στο ότι τα pMOS τρανζίστορ παρουσιάζουν μικρότερη ευαισθησία στα φαινόμενα τα οποία επηρεάζουν την αγωγιμότητα  $g_{ds}$ .

**Η αύξηση της θερμοκρασίας οδηγεί σε μείωση του DC κέρδους** κάτι το οποίο οφείλεται στη μείωση της διαγωγιμότητας  $g_m$ . Παρατηρούμε από τα σχήματα 5.30 και 5.31 **ότι Standard τρανζίστορ υπερτερούν των Zero-VT για όλες τις θερμοκρασίες (25°C, 85°C και 125°C) για μικρό και μεγάλο μήκος καναλιού σε μικρό και μεγάλο πάχος οξειδίου.**

# ΚΕΦΑΛΑΙΟ 6<sup>ο</sup>

## 6 Σύνοψη-Μελλοντική εργασία

Ο σκοπός της παρούσας εργασίας ήταν αρχικά να μελετήσουμε την αξιοπιστία του μοντέλου προσομοίωσης EKV3 όταν εφαρμόζεται σε Zero-VT nMOS τρανζίστορ με μεγάλο και μικρό πάχος οξειδίου αλλά και των Standard (συμβατικών) nMOS και pMOS τρανζίστορ με μεγάλο και μικρό πάχος οξειδίου σε τεχνολογία CMOS 180 nm. Αφού έγινε η προσομοίωση των τρανζίστορ με το μοντέλο EKV3 στις θερμοκρασίες  $T=25^{\circ}\text{C}$ ,  $85^{\circ}\text{C}$ ,  $125^{\circ}\text{C}$  κάναμε εξαγωγή κάποιων βασικών παραμέτρων όπως τάση κατωφλίου  $V_{th}$ ,  $I_{spec}$ ,  $ID^*L/W$  (γραμμική/κορεσμού περιοχή), slope factor  $n$ ,  $\frac{I_{SPEC}}{I_o * \frac{W}{L}}$ ,  $\frac{\delta n}{\delta V_{SB}}$  και  $\frac{\delta V_{th}}{\delta V_{SB}}$  για όλες τις θερμοκρασίες. Αφού έγινε η εξαγωγή των παραμέτρων

αυτών προχωρήσαμε στην εξαγωγή των κανονικοποιημένων διαγωγιμοτήτων:  $g_m^*U_T/I_D$ ,  $g_{ds}^*U_T/I_D$  και του DC κέρδους:  $g_m/g_{ds}$ , οι οποίες αποτελούν τις σημαντικότερες παραμέτρους μικρού σήματος.

Από τις γραφικές των παραμέτρων κάναμε μια ανάλυση της λειτουργίας των Zero-VT και Standard τρανζίστορ σε τεχνολογία 180 nm για όλες τις θερμοκρασίες. Επιπλέον παρατηρήσαμε την επιρροή της αλλαγής της θερμοκρασίας  $\Delta T$  στις παραμέτρους και στις κανονικοποιημένες διαγωγιμότητες, δημιουργώντας έτσι μια γενικότερη εικόνα της επιρροής που έχει η  $\Delta T$  στην λειτουργία κάθε τρανζίστορ. Συγκρίνοντας τις τιμές των μετρήσεων που και των τιμών που προέκυψαν από τη χρήση του μοντέλου EKV3, βγάλαμε κάποια συμπεράσματα για την αξιοπιστία που έχει η χρήση του μοντέλου στα τρανζίστορ με τεχνολογίας 180 nm και ιδιαίτερα για τα Zero-VT τρανζίστορ της τεχνολογίας 180 nm.

Τέλος συγκρίνοντας τις παραμέτρους των Zero-VT με αυτές των Standard, μπορούμε να αποκτήσουμε πληροφορίες σχετικά με την αποτελεσματικότητα των Zero-VT τρανζίστορ σε σχέση με τα Standard (συμβατικά) τρανζίστορ. Συνοπτικά μπορούμε να πούμε ότι από τη σύγκριση της τάσης κατωφλίου  $V_{th}$  καταλήγουμε στο συμπέρασμα ότι τα Zero-VT έχουν χαμηλότερη  $V_{th}$ , κάτι το οποίο συνεπάγεται και χαμηλότερη κατανάλωση ισχύος. Ωστόσο από τη σύγκριση των κανονικοποιημένων διαγωγιμοτήτων, παρατηρήσαμε ότι τα Zero-VT παρουσιάζουν καλύτερο weak inversion slope σε μικρές θερμοκρασίες ωστόσο έχουν μικρότερο DC κέρδος από τα Standard τρανζίστορ. Με βάση αυτή την παρατήρηση, τα Zero-VT δεν έχουν βέλτιστη χρήση όταν χρησιμοποιούνται σε ψηφιακά κυκλώματα. Αυτό δεν αποτελεί σημαντικό πρόβλημα στη χρήση των Zero-VT τρανζίστορ σε αναλογικά κυκλώματα. Σημαντική παρατήρηση αποτελεί το γεγονός ότι τα Zero-VT τρανζίστορ χρησιμεύουν στην κατασκευή αναλογικών κυκλωμάτων πολύ μικρής τάσης τροφοδοσίας (Ultra-Low Voltage). Τα συμπεράσματα αυτά που προκύπτουν από τη σύγκριση των Zero-VT με τα Standard τρανζίστορ αποτελούν και τη σημαντικότερη συνεισφορά της παρούσης εργασίας. Για το λόγο ότι μπορούμε να έχουμε σημαντικές πληροφορίες για τα Zero-VT και κατά πόσο η χρήση τους θα είναι αποτελεσματικότερη σε σχέση με τη χρήση των Standard τρανζίστορ. Έτσι παρέχεται στους σχεδιαστές κυκλωμάτων, η δυνατότητα επιλογής της καλύτερης σχεδιαστικής λύσης ανάμεσα στη χρήση των Zero-VT και των Standard τρανζίστορ, ανάλογα με τον απώτερο στόχο που «πρέπει» να εξυπηρετεί το τελικό κύκλωμα.

Σαν μελλοντική εργασία θα είχε σημαντικό ενδιαφέρον να γίνουν μετρήσεις των Zero-VT σε περιβάλλον θορύβου. Έπειτα να γίνει ανάλυση της απόκρισης που έχουν τα Zero-VT στο θόρυβο και σύγκριση με τα Standard τρανζίστορ. Επίσης μπορούν να γίνουν σχεδιάσεις αναλογικών κυκλωμάτων στις οποίες θα χρησιμοποιούνται Zero-VT τρανζίστορ όπως η δημιουργία καθρεφτών ρεύματος. Αναλύοντας το τελικό κύκλωμα διευρύνονται οι πληροφορίες σχετικά με την αποτελεσματικότητα που έχει η χρήση των Zero-VT σε διάφορες σχεδιάσεις.

# ΒΙΒΛΙΟΓΡΑΦΙΑ

- [1] Y.P. Tsividis, “*Operation and Modelling of the MOS Transistor*”, Oxford University Press, **ISBN 10:** 0195170148, 2003.
- [2] Κ. Λαούδιας, “*Σχεδίαση μιγαδικών φίλτρων με χρήση καθρεπτών ρεύματος χαμηλής τάσης Τροφοδοσίας*”, diploma thesis, Πανεπιστήμιο Πάτρας 2007.
- [3] R. Chao, “*Designing with ultra-low voltage MOSFET arrays*”, eeTimes, India, 2006.
- [4] A. Chen, K. Flessner, P. Sana, R. Dixon, Fa. Malone, P. Ying and L. Hutter “*A Study of Boron Doping Profile Control for a Low Vt Device Used in the Advanced Low Power, High Speed Mixed-Signal IC*”, Advanced Semiconductor Manufacturing Conference and Workshop, IEEE/SEMI ,pp 423-426, 1998.
- [5] G. Tam, P. Tam and H. Tsoi, “*ULTRA-LOW THRESHOLD POWER MOSFET*”, Motorola Inc. March 1995.
- [6] T. Hiramot and M. Takamiya, “*Low Power and Low Voltage MOSFETs with Variable Threshold Voltage Controlled by Back-Bias*”, IECE TANS. ELECTORN FEBRUARY 2000.
- [7] C. Piguet, J. Gautier, C. Heer and I. O’Connor “*Extremely Low-Power Logic*”, Design, Automation and Test in Europe Conference and Exhibition, 2004. Proceedings ,Vol. 1,pp 656-661,2004.
- [8] R.S . Gupta, C . Jagadishg, S. Chilana, and G. P. Srivasta “*A Method to Determine Surface Doping and Substrate Doping Profile of n-Channel MOSFETs*”, Department of Electronic Science, University of Delhi South Campus, New Delhi.
- [9] J. B. Burr and M. Brassington “*Low Power, High Performance Junction Transistor*”, Electron Devices, IEEE Transactions ,Vol 36 issue 4 part 2,pp 712-719,1989.
- [10] E. Macii “*Ultra Low-Power Electronics and Design*”, Circuits and Systems, ISCAS Proceedings, IEEE International Symposium, pp 4-36, 2006.
- [11] E. Sanchez-Sinencio “*low-voltage, low power integrated circuits and systems*”, Department of Electrical Engineering, Texas A&M University, College Station 1998, Proceedings of the 2003 International Symposium, Vol 1, pp I-393 - I-396.
- [12] S. o Mutoh, S. Shigematsu, Y. Matsuya, H. Fukuda, T. Kaneko, and J. Yamada, “*A 1-V Multithreshold-Voltage CMOS Digital Signal Processor for Mobile Phone Application*”, IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 31, NO. 11, NOVEMBER 1996
- [13] C. C. Enz, “*A Short Story of the EKV MOS Transistor Model*”, Solid-State Circuits Newsletter, IEEE ,Vol 13, pp 24-30

- [14] M. Bucher, A. Bazigos, F. Krummenacher, J. Sallese and C. Enz , “EKV3.0: An advanced charge based MOS transistor model. A design-oriented MOS transistor compact model”, Technical Report, Technical University of Crete, Chania, Greece.
- [15] Χ. Θ. Ορεινός και Ι. Παπανάνος, “Σχεδίαση CMOS Τελεστικού Ενισχυτή με rail-to-rail Στάδιο Εισόδου στην Ασθενή Αναστροφή για Εφαρμογές Χαμηλής Κατανάλωσης”, diploma thesis, ΑΘΗΝΑ, Οκτώβρης 2003
- [16] A. Bazigos, M. Bucher, F. Krummenacher, J. Sallese, A. Roy and C. Enz, “EKV3 MOSFET Compact Model Documentation Model Version 301.02”, Technical Report, Technical University of Crete, Chania, Greece, July 2008.
- [17] M.A. Chalkiadaki and M. Bucher, “Large-Signal RF Modeling with the EKV3 MOSFET Model”, Diploma Thesis, Technical University of Crete, Chania, Greece, October 2008.
- [18] Α. Μπαζίγος, “Μοντελοποίησης MOS τρανζίστορ σε υψηλές συχνότητες”, Εθνικό Μετσόβιο Πολυτεχνείο, Διδακτορική Διατριβή, Αθήνα, Μάιος 2008
- [19] P. E. Schmidt and M. B. Das, “Dependence of the threshold voltage on channel length in BC-mosfet's”, Solid State Device Laboratory, Department of Electrical Engineering, The Pennsylvania State University, 13 December 2002.
- [20] A. Wang, B. H. Calhoun and A. P. Chandrakasan, “Survey of Low-voltage Implementations”, ISCAS 2000, Vol 5, pp 733-736.
- [21] H. Schrankler, “Flat-band voltage dependence on channel length in short-channel threshold model”, Electron Devices, IEEE Transactions, Vol 32, Issue 5, pp 1001-1002
- [22] M.H. Chiang, C. Nang Lin and G. Shyan Lin, “Threshold voltage sensitivity to doping density in extremely scaled MOSFETs”, Meng-Hsueh Chiang et al 2006 Semicond. Sci 12 January 2006
- [23] H. H. Chen, S. H. Tseng and J. Gong, “THE TEMPERATURE-DEPENDENCE OF THRESHOLD VOLTAGE OF N-MOSFETs WITH NONUNIFORM SUBSTRATE DOPING”, Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures, Vol 13, pp 1853-1858, 1995
- [24] Γ. Δηλές και Μ. Bucher “Μελέτη της συμπεριφοράς διαγωγιμότητας σε προηγμένες τεχνολογίες CMOS”, diploma thesis, Πολυτεχνείο Κρήτης Χανιά Ιαν. 2010
- [25] C.Enz, F.Krummenacher, E.Vittoz, “An analytical MOS Tranzisto Model Valid in All Regions of Operation and Dedicated to Low-Voltage and Low-Current Applications”, Analog Int. Circ. Signal Proc. J., Vol. 8, pp. 83-114,1995.
- [26] D. M. Binkley, “Tradeoffs and Optimization in Analog Circuit Design”, MIXDES '07. 14th International Conference, pp 47-60, 2007

- [27] A.Facen, A. Boni, “A CMOS Analog Frontend for a Passive UHF RFID Tag in 180nm CMOS technology”, Analog Integr Sig Process, Vol 63, pp 359-367, 2010