ΠΟΛΥΤΕΧΝΕΙΟ ΚΡΗΤΗΣ - ΤΜΗΜΑ Η.Μ.ΜΥ

ΜΟΝΤΕΛΟΠΟΙΗΣΗ HV-MOSFET ΤΡΑΝΖΙΣΤΟΡΣ

Καρεφυλάκης Μιχάλης

Αύγουστος 2009

Εξεταστική επιτροπή:

M.Bucher (επιβλέπων)

Κ.Καλαϊτζάκης

Κ.Μπάλας

Αντί προλόγου

Ο κυριότερος στόχος της εκπαίδευσης δεν είναι η γνώση, αλλά η δράση.

Herbert Spencer, 1820-1903, Βρετανός φιλόσοφος

Εκπαίδευση είναι να μαθαίνεις εκείνα που ποτέ δεν υποψιαζόσουν ότι αγνοούσες.

Daniel Boorstin, γ. 1914, Αμερικανός ιστορικός

Εκπαίδευση είναι η βαθμιαία ανακάλυψη της άγνοιάς μας.

Will Durant, 1885-1981, Αμερικανός ιστορικός & φιλόσοφος

Η εκπαίδευση είναι θαυμάσιο πράγμα. Αλλά καλό είναι να θυμόμαστε ότι τίποτε από όσα αξίζει να γνωρίζουμε δεν μπορεί να διδαχθεί.

Oscar Wilde, 1854-1900, Ιρλανδός συγγραφέας

Αφιερωμένο στη σύζυγο μου Δήμητρα, στους γονείς μου Παύλο και Μαρία & στην αδερφή μου Κατερίνα

ΠΕΡΙΕΧΟΜΕΝΑ

Τρανζίστορ : Ιστορική Αναδρομή

Τα πρώτα σχέδια για το field-effect transistor (FET) υλοποιήθηκαν στον Καναδά από τον Ούγκρο - Αυστριακό φυσικό Julius Edgar Lilienfeld στις 22 Οκτώβριου 1925, όμως ο Lilienfeld δεν δημοσίευσε κανένα άρθρο για την έρευνα του πάνω στη νέα συσκευή, και έτσι αγνοήθηκε από τη βιομηχανία. Το 1934 ο Γερμανός φυσικός Oskar Heil σχεδίασε ένα άλλο field-effect transistor. Δεν υπάρχουν στοιχεία ότι αυτά τα σχέδια έγιναν πράξη, αλλά πιό πρόσφατες εργασίες στη δεκαετία του '90 απέδειξαν ότι ένα από τα σχέδια του Lilienfeld λειτούργησε ακριβώς όπως περιγράφεται δίνοντας έτσι ουσιαστικό κέρδος στην εξελικτική πορεία των field-effect transistors. Επίσημα έγγραφα των εργαστηρίων Bell αποδεικνύουν ότι ο William Shockley μαζί με τον συνάδελφο του Gerald Pearson, υλοποίησαν μία λειτουργική έκδοση βασισμένη στα σχέδια του Lilienfeld, όμως ποτέ δεν αναφέρθηκαν σ' αυτήν τους την εργασία.

Η υλοποίηση των πρώτων field-effect transistors προέκυψε εν καιρώ πολέμου από τις προσπάθειές να παραχθούν δίοδοι από κρύσταλλο γερμανίου εξαιρετικής καθαρότητας, ώστε να χρησιμοποιηθούν στις μονάδες ραντάρ ως μίκτες συχνοτήτων. Ένα παράλληλο πρόγραμμα για τις διόδους γερμανίου στο πανεπιστήμιο Purdue πέτυχε την παραγωγή των καλής ποιότητας ημιαγωγικών κρυστάλλων γερμανίου που χρησιμοποιήθηκαν στα εργαστήρια Bell. Η πρώιμη τεχνολογία δεν ανταποκρίνονταν αρκετά γρήγορα στις απαιτήσεις για ταχεία εναλλαγή με αποτέλεσμα , τα εργαστήρια Bell να χρησιμοποιήσουν διόδους στερεάς κατάστασης αντ' αυτής. Με αυτήν την γνώση διαθέσιμη στράφηκαν προς το σχεδιασμό μιας τριόδου, αλλά δεν ήταν καθόλου εύκολο. Ο Bardeen ανέπτυξε έναν νέο κλάδο φυσικής επιφάνειας για να αιτιολογήσει την "περίεργη" συμπεριφορά που παρατηρήθηκε, τελικά Bardeen και Brattain πέτυχαν υλοποίηση μιας λειτουργικής συσκευής.

Μετά από τον πόλεμο, ο William Shockley αποφάσισε να προσπαθήσει να υλοποιήσει μία τύπου τριόδου ημιαγωγική συσκευή. Αφού εξασφάλισε την απαραίτητη χρηματοδότηση και τον εργαστηριακό χώρο, ξεκίνησε να εργάζεται μαζί με τους Brattain και John Bardeen.

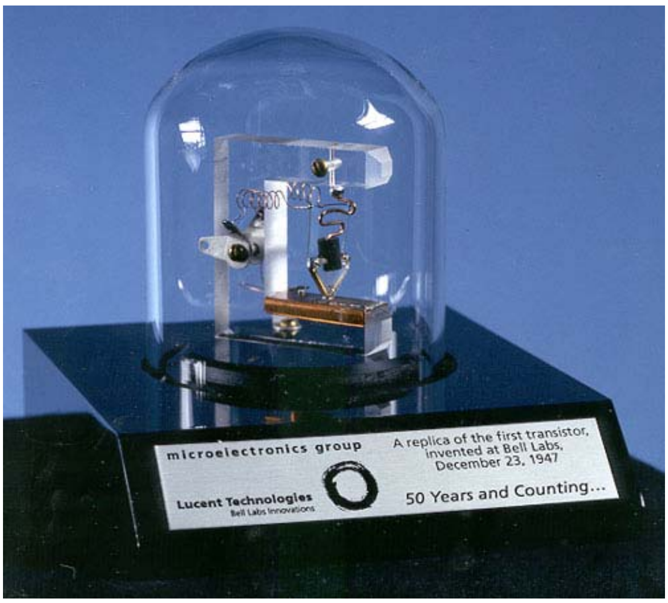
Το κλειδί για την ανάπτυξη του field-effect transistor ήταν η περαιτέρω κατανόηση της διαδικασίας της κινητικότητας ηλεκτρονίων σε έναν ημιαγωγό. Συνειδητοποιήθηκε ότι εάν υπήρχε κάποιος τρόπος να ελεγχθεί η ροή των ηλεκτρονίων από τον εκπομπό προς τον συλλέκτη αυτής της πρόσφατα ανακαλυφθείσας διόδου, θα ήταν δυνατή η υλοποίηση ενός ενισχυτή. Παραδείγματος χάριν, εάν τοποθετήσατε τις επαφές από κάθε πλευρά ενός κρυστάλλου ενιαίου τύπου το ρεύμα δεν θα τον διέτρεχε. Εντούτοις εάν μια τρίτη επαφή θα μπορούσε έπειτα "να εγχύσει" τα ηλεκτρόνια ή τις οπές στο υλικό, το ρεύμα θα έρεε.

Η υλοποίηση αποδείχθηκε δυσκολότερη της ιδέας. Εάν το κρύσταλλο είναι οποιουδήποτε λογικού μεγέθους, ο αριθμός ηλεκτρονίων (ή οπών) που απαιτείτε να εγχυθεί θα πρέπει να είναι πολύ μεγάλος καθιστώντας άχρηστο ως ενισχυτή επειδή απαιτείτε μεγάλο ρεύμα εγχύσεων για την εκκίνηση του. Ως εκ τούτου, ολόκληρη η ιδέα της διόδου κρυστάλλου ήταν ότι το ίδιο το κρύσταλλο θα έπρεπε να παρέχει τα ηλεκτρόνια σε πολύ μικρή απόσταση την περιοχή μείωσης (depletion region). Το κλειδί αυτής της υλοποίησης είναι να τοποθετηθούν οι επαφές εισόδου - εξόδου στην επιφάνεια του κρυστάλλου εκατέρωθεν αυτής της περιοχής.

Ο Brattain άρχισε στην οικοδόμηση μιας τέτοιας συσκευής, και αμφιταλαντευόμενα αποτελέσματα ενίσχυσης συνέχισαν να εμφανίζονται καθ' όλη την διάρκεια που η ομάδα εργάστηκε στο πρόβλημα. Μερικές φορές το σύστημα θα λειτουργούσε αλλά έπειτα σταματούσε απροσδόκητα. Σε μια περίπτωση ένα μη λειτουργών σύστημα άρχισε να λειτουργεί όταν τοποθετήθηκε στο νερό. Τα ηλεκτρόνια σε οποιοδήποτε κομμάτι του κρυστάλλου θα μετανάστευαν λόγω των κοντινών φορτίων. Τα ηλεκτρόνια στους εκπομπούς, ή οι "οπές" στους συλλέκτες, συγκεντρώνονταν στην επιφάνεια του κρυστάλλου όπου μπόρεσαν να βρούν φορτίο αντιθέτου του δικού τους περιφερόμενα στον αέρα (ή το νερό). Ακόμα θα μπορούσαν να ωθηθούν μακριά από την επιφάνεια με την εφαρμογή ενός μικρού φορτίου από οποιαδήποτε άλλη θέση στο κρύσταλλο. Έτσι αντί της ανάγκης μίας μεγάλης έγχυσης ηλεκτρονίων, ένας πολύ μικρός αριθμός στη σωστή θέση στο κρύσταλλο θα μπορούσε να επιτύχει το ίδιο αποτέλεσμα.

Αντί της ανάγκης δύο χωριστών ημιαγωγών με μια κοινή μικροσκοπική περιοχή σύνδεσης, μια ενιαία μεγαλύτερη επιφάνεια θα εξυπηρετούσε καλύτερα. Ο εκπομπός και ο συλλέκτης θα τοποθετούνταν πολύ κοντά στην κορυφή, ενώ η επαφή ελέγχου στη βάση του κρυστάλλου. Όταν το ρεύμα θα εφαρμοζόταν, τα ηλεκτρόνια ή οι οπές θα εκδιώκονταν, μέσω του ημιαγωγού, και θα συλλέγονταν στην απομακρυσμένη επιφάνεια. Εφ' όσον ο εκπομπός και συλλέκτης βρίσκονται σε πολύ μικρή απόσταση μεταξύ τους, αυτό πρέπει επιτρέπει την συγκέντρωση αρκετών ηλεκτρονίων ή οπών μεταξύ τους ώστε ν' αρχίσει η διαδικασία.

Το πρώτο Τρανζίστορ



Τα εργαστήρια Bell έκαναν πολλές προσπάθειες να υλοποιήσουν ένα τέτοιο σύστημα με διάφορα εργαλεία, αλλά όλες οι προσπάθειες χαρακτηρίστηκαν από αποτυχία. Οι αρχικοποιήσεις όπου οι επαφές ήταν αρκετά στενές, ήταν τόσο εύθραυστες και λειτουργούσαν ελάχιστα έως καθόλου. Τελικά η λύση δόθηκε όταν ένα κομμάτι φύλλου χρυσού κολλήθηκε στην άκρη μιας πλαστικής σφήνας, και έπειτα χαράχτηκε με ένα ξυράφι στην άκρη του τριγώνου. Το αποτέλεσμα ήταν δύο πολύ κοντινές επαφές χρυσού. Όταν το πλαστικό ωθήθηκε στην επιφάνεια του κρυστάλλου και εφαρμόστηκε μία τάση στην άλλη πλευρά (στη βάση του κρυστάλλου), το ρεύμα άρχισε να ρέει από τη μία επαφή στην άλλη καθώς η τάση βάσης ωθούσε τα ηλεκτρόνια μακριά από τη βάση προς την άλλη πλευρά κοντά στις επαφές. Το πρώτο τρανζίστορ είχε εφευρεθεί.

Field-Effect Transistor (FET)

Τα Field-Effect Transistor (FET) είναι ένας τύπος τρανζίστορ που στηρίζεται σε ένα ηλεκτρικό πεδίο για να ελέγξει τη μορφή και ως εκ τούτου την αγωγιμότητα ενός "καναλιού" σε ένα ημιαγωγικό υλικό. Τα FETs καλούνται μερικές φορές μονοπολικά τρανζίστορ για να τονιστεί η λειτουργία μονής μεταφοράς φορτίου σε σχέση με τη λειτουργία διπλής μεταφοράς φορτίου των διπολικών τρανζίστορ (BJT). Η έννοια του FET προηγείται χρονικά του BJT, αν και υλοποιήθηκε μεταγενέστερα λόγω των περιορισμών των υλικών ημιαγωγών και της σχετικής ευκολίας της κατασκευής BJTs έναντι FETs.

Όλα FETs έχουν Gate, Drain & Source σχεδόν παρόμοια με τα Base, Collector, & Emitter των BJTs. Εκτός από το JFET, όλα τα FETs έχουν ένα τέταρτο τερματικό το οποίο ονομάζεται Body, Base, Bulk, ή Substrate. Αυτό το τέταρτο τερματικό εξυπηρετεί τεχνικά την αρχικοποίηση λειτουργίας (BIAS) του τρανζίστορ και η παρουσία του είναι σημαντική κατά την οργάνωση του φυσικού σχεδιαγράμματος ενός ολοκληρωμένου κυκλώματος.

Το τερματικό Gate ελέγχει το άνοιγμα και του κλείσιμο μιας φυσικής πύλης, η οποία επιτρέπει ή εμποδίζει τη ροή των ηλεκτρονίων με τη δημιουργία ή την εξάλειψη ενός καναλιού μεταξύ Drain & Source. Τα ηλεκτρόνια ρέουν από το Source προς Drain της εφαρμοζόμενης τάσης. Το Bulk αναφέρεται απλά στον όγκο του ημιαγωγού στον οποίο η πύλη, η πηγή και ο αγωγός βρίσκονται και συνήθως συνδέεται με την υψηλότερη ή χαμηλότερη τάση μέσα στο κύκλωμα, ανάλογα με τον τύπο. Τα Bulk & Source συνδέονται μερικές φορές μεταξύ τους δεδομένου ότι η πηγή αρκετά συχνά συνδέεται με την υψηλότερη ή χαμηλότερη τάση μέσα στο κύκλωμα.

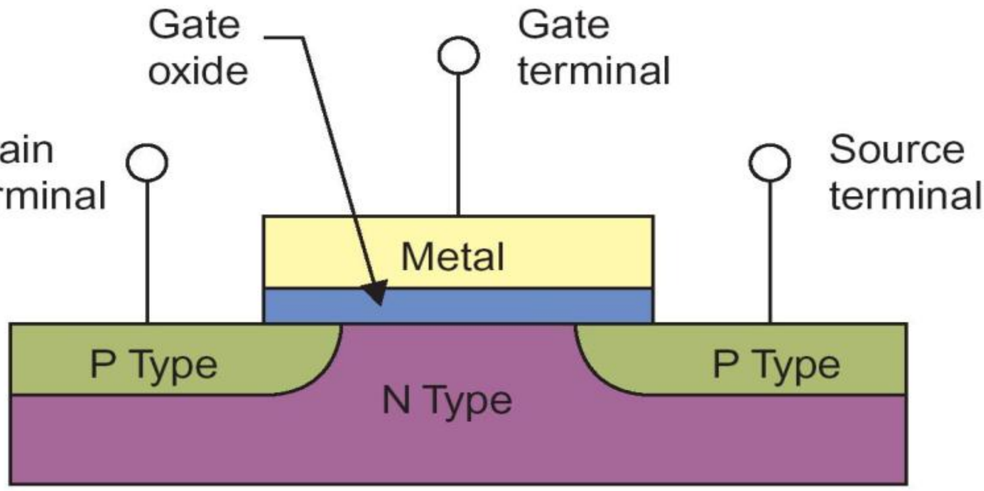
Το κανάλι του FET διαμορφώνεται κατάλληλα προκειμένου να δημιουργηθούν ημιαγωγοί N-type ή P-type. Τα FETs διαχωρίζονται επίσης βάσει της μεθόδου μόνωσης μεταξύ καναλιού και πηγής. Οι συνηθέστεροι τύποι FETs είναι:

- MOSFET (Metal–Oxide–Semiconductor Field-Effect Transistor) χρησιμοποιεί μόνωση (συνήθως SiO2) μεταξύ Gate & Bulk.
- JFET (Junction Field-Effect Transistor) χρησιμοποιεί μία ανάστροφη p-n ένωση μεταξύ Gate & Bulk.
- MESFET (Metal–Semiconductor Field-Effect Transistor) αντικαθιστά την p-n ένωση του JFET με φράγμα Schottky.
- HEMT (High Electron Mobility Transistor), ή αλλιώς HFET (heterostructure FET). Πλήρης ανάπτυξη wide-band-gap μονωτικού υλικού μεταξύ Gate & Bulk.
- MODFET (Modulation-Doped Field Effect Transistor) χρησιμοποιεί μία δομή κβαντικού πηγαδιού η οποία προέρχεται από σταδιακή "νάρκωση" της ενεργής περιοχής.
- IGBT (Insulated-Gate Bipolar Transistor) είναι μία συσκευή ελέγχου ισχύος.

- FREDFET (Fast Reverse or Fast Recovery Epitaxial Diode FET) ένα ειδικά σχεδιασμένο FET ώστε να δίνει γρήγορη αποκατάσταση (turn-off) του Bulk.
- ISFET (Ion-Sensitive Field Effect Transistor) χρησιμοποιείται για την μέτρηση της συγκέντρωσης ιόντων σ' ένα διάλυμα.
- DNAFET είναι ένα ειδικά σχεδιασμένο FET το οποίο χρησιμοποιεί Gate φτιαγμένο από μόρια DNA.

Metal–Oxide–Semiconductor Field-Effect Transistor (MOSFET)

Το 1960 οι, Ernesto Labate, Dawon Kahng και Martin M. (John) Atalla των εργαστηρίων Bell ανακάλυψαν το **metal oxide semiconductor field-effect transistor** ή **MOSFET**. Τα MOSFET είναι το τρανζίστορ που χρησιμοποιείται συχνότερα στην ενίσχυση ή την εναλλαγή ηλεκτρονικών σημάτων και αποτελεί το πιο συχνό εξάρτημα τόσο στα αναλογικά όσο και στα ψηφιακά κυκλώματα. Το MOSFET αποτελείτε απο n-type ή p-type κανάλι ημιαγώγιμου υλικού, και κατ' επέκταση ονομάζεται NMOSFET ή PMOSFET (nMOS ή pMOS).



Δομή ενός N-type MOSFET

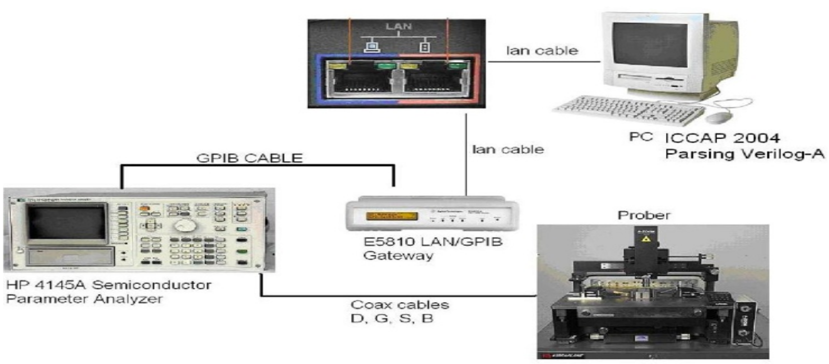
Ο κύριος λόγος για την επιτυχία του MOSFET ήταν η ανάπτυξη της ψηφιακής λογικής CMOS, βάσει της οποία χρησιμοποιούνται n-type ή p-type κανάλια

MOSFET ως δομικές μονάδες. Η υπερθέρμανση αποτελεί το σημαντικότερο πρόβλημα στα ολοκληρωμένα κυκλώματα δεδομένου ότι όλο και περισσότερα τρανζίστορ ενσωματώνονται στα ολοένα και μικρότερα τσιπ. Η λογική CMOS μειώνει την κατανάλωση ισχύος επειδή σε ιδανικές συνθήκες καμία ροή ρεύματος και κατά συνέπεια καμία ενέργεια δεν καταναλώνεται, εκτός από όταν μεταστρέφονται οι είσοδοι στις πύλες λογικής. Το CMOS ολοκληρώνει αυτήν την μείωση ρεύματος με να συμπληρώνει κάθε nMOSFET με ένα pMOSFET με από κοινού σύνδεση των Gate & Drain αυτών. Μια υψηλή τάση στο Gate θα αναγκάσει το nMOSFET να άγει και το pMOSFET για να μην άγει και μια χαμηλή τάση στο Gate θα προκαλέσει την αναστροφή. Κατά τη διάρκεια του χρόνου αναστροφής καθώς η τάση πηγαίνει από τη μία κατάσταση στην άλλη, και τα δύο MOSFETs θα άγουν για ένα σύντομο διάστημα. Έτσι μειώνεται κατά πολύ η κατανάλωση ισχύος και η παραγωγή θερμότητας.

Η Εργαστηριακή Μελέτη

Το 2005 ξεκίνησε στο Πολυτεχνείο Κρήτης η πρώτη Εργαστηριακή Μελέτη της λειτουργίας των MOSFETs, με πειραματικές μετρήσεις και ταυτόχρονη εξαγωγή παραμέτρων. Υπό την επίβλεψη του κ. Bucher εγκαταστάθηκε όλος ο απαραίτητος εργαστηριακός εξοπλισμός και ξεκίνησαν οι πρώτες πειραματικές μετρήσεις.

Η συνδεσμολογία στο εργαστήριο έγινε βάσει του παρακάτω σχήματος :

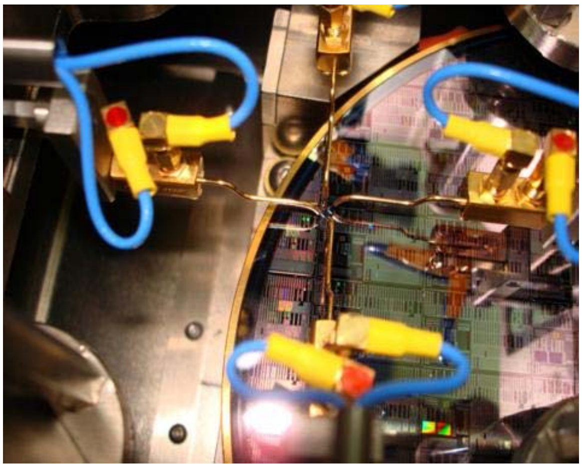


Συνδεσμολογία εξοπλισμού στο εργαστήριο

Prober Cascade Microtech Summit 10600

Το όργανο μέτρησης που διαθέτουμε στον εργαστηριακό χώρο είναι ο prober Cascade Microtech SUMMIT 10600. Εκεί, τοποθετείται το wafer όπου και βρίσκονται τα τρανζίστορ που είναι προς μέτρηση. Αναλόγως των manual που συνοδεύουν τα wafer, βρίσκουμε πού βρίσκονται τα τρανζίστορ που επιθυμούμε να μετρήσουμε και εκεί εφαρμόζουμε τα 4 dc probes. Οι βελόνες αυτές ξύνουν το λεπτό στρώμα που βρίσκεται πάνω από το κάθε τρανζίστορ, κάνουν ηλεκτρική επαφή με αυτό, εφαρμόζεται η τάση που εμείς επιθυμούμε και δημιουργούνται ρεύματα, τα οποία εμείς μετράμε με τον αναλυτή παραμέτρων που διαθέτουμε.

Prober Cascade Microtech Summit 10600



Οι DC βελόνες επαφίονται στο wafer

HP 4145A Semiconductor Parameter Analyzer

Ο αναλυτής παραμέτρων που διαθέτουμε στο εργαστήριο είναι ο HP 4145 Semiconductor Parameter Analyzer. Ο αναλυτής παραμέτρων διαθέτει θύρα για καλώδιο GPIB. Με αυτόν τον τρόπο συνδέουμε τον αναλυτή παραμέτρων με τον υπολογιστή μέσω του E5810 LAN/GPIB Gateway, η δουλειά του οποίου περιγράφηκε παραπάνω. Ο αναλυτής παραμέτρων συνδεόμενος με τον υπολογιστή, εφαρμόζει τις τάσεις που επιθυμούμε να εφαρμόσουμε σε κάθε ένα από τα Drain, Gate, Source και Bulk στο τρανζίστορ. Αυτό επιτυγχάνεται μέσω 4 coax καλωδίων, τα οποία συνδέουν τον αναλυτή παραμέτρων με τον prober. Τα 4 αυτά καλώδια βγαίνουν από τις εξόδους SMU1, SMU2, SMU3, SMU4 του αναλυτή παραμέτρων και αντιστοιχίζονται στα Drain, Gate, Source, Bulk στον prober.

HP 4145A Semiconductor Parameter Analyzer

Λογισμικό : Agilent ICCAP 2006B

Ως πρώτο βήμα στο λογισμικό αυτό, έγινε το hardware setup έτσι ώστε να αναγνωρίζεται από το λογισμικό ότι ο υπολογιστής είναι συνδεδεμένος με τον αναλυτή παραμέτρων που διαθέτουμε.

Στο λογισμικό ICCAP υπάρχουν οι εξής καρτέλες : DUTs-Setups, Circuit, Model Parameters, Model Variables, Macros. Στο πρόγραμμα αυτό μπορούμε να διαμορφώσουμε εμείς τις τάσεις που επιθυμούμε να εφαρμόσουμε στα Drain, Gate, Source, Bulk του τρανζίστορ, έτσι ώστε αργότερα να γίνουν οι μετρήσεις και οι υπολογισμοί των ρευμάτων που δημιουργούνται στο τρανζίστορ.

Στην καρτέλα DUTs-Setups, δημιουργούμε τα DUT και μέσα σε αυτά τα επιθυμητά setup, όπου καθορίζουμε τις τάσεις που θέλουμε να εφαρμόσουμε. Δίνουμε ονόματα στα DUT, έτσι ώστε να αναγννωρίζουμε τα μήκη (L) και τα πλάτη (W) του καναλιού του τρανζίστορ. Μέσα σε κάθε DUT, δημιουργούμε κάποια setup όπως το idvg, idvd, idvs. Αναλύοντας την τάση που εφαρμόζεται ως είσοδος στο Gate (τάση vg), βλέπουμε ότι είναι τάση που εφαρμόζεται από τον κόμβο Gate στο ground. Αντιστοιχίζεται με την έξοδο SMU2 του αναλυτή παραμέτρων. Το compliance αναφέρεται ως το ανώτερο σημείο που μπορεί να φτάσει το ρεύμα στον κόμβο αυτόν. Το sweep type αναφέρει αν η τάση, που εφαρμόζεται ως είσοδος, μεταβάλλεται γραμμικά (LIN) ή αν θα παραμένει σταθερή (CON). Αν η τάση μεταβάλλεται γραμμικά πρέπει να εισάγουμε από ποια τιμή θα ξεκινήσει και σε ποια τιμή θα σταματήσει να εφαρμόζεται η αντίστοιχη τάση και πόσα σημεία θα χρησιμοποιούνται για να γίνει η γραμμική μεταβολή. Αν η τάση είναι σταθερή, θα πρέπει να εφαρμοστεί σταθερή τιμή τάσης. Ως έξοδο, επιλέγουμε ποιό ρεύμα επιθυμούμε να δούμε στις γραφικές παραστάσεις που θα δημιουργηθούν.

Επόμενο βήμα στο λογισμικό είναι να καθορίσουμε τις γραφικές παραστάσεις που θέλουμε να παρατηρήσουμε. Κατά την διάρκεια των μετρήσεων, οι γραφικές παραστάσεις που μας ενδιαφέρουν να δούμε είναι οι γραφικές των ρευμάτων σε weak και σε strong inversion και οι διαγωγιμότητες των ρευμάτων αυτών. Στην καρτέλα Circuit του λογισμικού φορτώνουμε τον Verilog-A κώδικα, ο οποίος περιγράφει πλήρως το EKV-HV μοντέλο. Παράλληλα προσθέτουμε και τις παραμέτρους, που βρίσκονται ήδη στον .va κώδικα. Οι παράμετροι αυτές που προσθέτουμε, θα είναι αυτές των οποίων τις τιμές πρέπει να εξάγουμε έτσι ώστε η θεωρητική προσέγγιση που θα παράγεται από τις εξισώσεις του μοντέλου EKV-HV να συγκλίνουν με τις γραφικές παραστάσεις που παράγονται μετά την διαδικασία των πειραματικών μετρήσεων. Η λίστα των παραμέτρων που βρίσκονται στο Verilog-A κώδικα, αφού τις εισάγουμε στην καρτέλα Circuit, θα φαίνονται και στην καρτέλα Model Parameters.

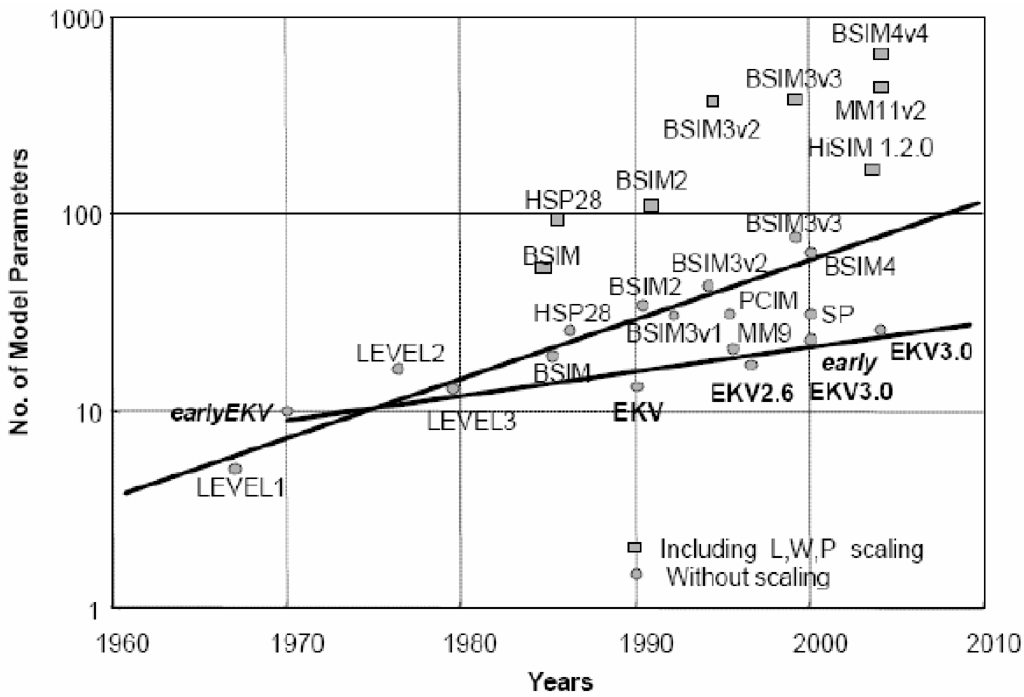
Στην καρτέλα Model Variables του λογισμικού, μπορούν να προστεθούν κάποιες μεταβλητές και τις τιμές που ισούται κάθε μία. Με αυτόν τον τρόπο, μας δίνεται η δυνατότητα να χρησιμοποιούμε τις τιμές που επιθυμούμε αν αυτές είναι ίσες με τα ονόματα των μεταβλητών που προσθέσαμε στην λίστα αυτή. Στις μετρήσεις που πραγματοποιήθηκαν, αλλά και στην διαδικασία εξαγωγής παραμέτρων, δεν χρησιμοποιήθηκαν καθόλου μεταβλητές του μοντέλου (Model Variables).

Τέλος, στην καρτέλα Macros έχουν γραφτεί οι μακροεντολές , οι οποίες θα καλούν κάποιες εντολές και λειτουργίες του λογισμικού. Επίσης, θα είναι αυτές που θα καλούν τα κατάλληλα optimizations, τα οποία θα διαμορφωθούν έτσι ώστε να υπάρχει το καλύτερο δυνατό αποτέλεσμα. Παραδείγματα μακροεντολών θα δειχθούν αργότερα, έτσι ώστε να γίνει σαφές ποιες λειτουργίες του προγράμματος θα κληθούν, ποιες είναι οι ενέργειες που θα γίνουν και με ποια σειρά αυτό θα επιτευχθεί.

ΕΚV3 Μοντέλο

Το μοντέλο αυτό πρωτοξεκίνησε να εφαρμόζεται κατά την δεκαετία του 1970. Από πολύ νωρίς εισήχθησαν κανονικοποιημένες μορφές για το ρεύμα αλλά και για τις τάσεις. Από τις πρώτες κιόλας εκδόσεις, το μοντέλο είχε προσομοιάσει την περιοχή της μέτριας αναστροφής, χρησιμοποιώντας μια εμπειρική σχέση ρεύματος-τάσης. Το μοντέλο αυτό είναι βασισμένο στην ανάλυση φορτίου και χρησιμοποιείται για τη σχεδίαση αναλογικών αλλά και RF κυκλωμάτων. Το μοντέλο αυτό είναι βασισμένο στην Φυσική και ισχύει για όλο το φάσμα λειτουργίας του MOSFET.

Περιέχει απλές αλλά αναλυτικές εξισώσεις και καλύπτει πολλά από τα φαινόμενα και τη συμπεριφορά του μοντέλου σε ασθενή, μέτρια και ισχυρή αναστροφή. Το μοντέλο EKV3 υπάρχει διαθέσιμο σε μορφή Verilog-A κώδικα. Η έκδοση του μοντέλου με την οποία εργαστήκαμε είναι η ekv300_02.va. Τέλος, θα πρέπει να αναφερθεί πως το μοντέλο έχει όσο το δυνατόν λιγότερες παραμέτρους και όπως φαίνεται και από το παρακάτω διάγραμμα, έχει πολύ λιγότερες παραμέτρους από αντίστοιχα μοντέλα.



Αριθμός παραμέτρων με την πάροδο του χρόνου

Ορισμός βασικών μεγεθών του EKV3

Παρακάτω ορίζονται τα βασικά μεγέθη του μοντέλου:

- ✓ Μήκος και πλάτος καναλιού : W, L [μm]
- ✓ Δυναμικό πύλη-σώμα : Φ_{MS} [V]

- ✓ Δυναμικό στο οξείδιο : Ψ_{OX} [V]
- ✓ Δυναμικό στην επιφάνεια : Ψ_S [V]
- ✓ Φορτίο πύλης : Q'_G [C/m^2]
- ✓ Φορτίο οξειδίου : Q'_{OX} [C/m^2]
- ✓ Φορτίο στον ημιαγωγό : Q'_C [C/m^2]
- ✓ Χωρητικότητα οξειδίου ανά μονάδα επιφάνειας : C'_{OX} [F/m^2]

  Η χωρητικότητα οξειδίου C'_{OX} δίνεται από τον τύπο : $C'_{OX} = \frac{\varepsilon_{OX}}{T_{OX}}$

- ✓ Δυναμικό επαφής V_{FB} [V] που δίνεται από την εξίσωση : $V_{FB} = \Phi_{MS} - \frac{Q'_{OX}}{C'_{OX}}$
- ✓ Θερμοδυναμική τάση U_T [V] : $U_T = \frac{kT}{q}$, με q το φορτίο του ηλεκτρονίου, k τη σταθερά Boltzmann
- ✓ Δείκτης σώματος γ [$V^{-1/2}$] : $\gamma = \frac{\sqrt{2q\varepsilon_{SI} N_{SUB}}}{C'_{OX}}$
- ✓ Δυναμικό quasi-fermi Φ_F [V] : $\Phi_F = U_T \ln(\frac{N_{SUB}}{n_i})$, με κατ'όγκο συγκέντρωση ηλεκτρονίων n_i ατόμων νόθευσης N_{SUB}

Επίσης, ισχύει : $C_{OX} = Q'_G / C'_{OX}$

Και $V_G - V_{FB} = \Psi_S - Q'_C / C'_{OX}$

- ✓ Συγκέντρωση φορτίων αναστροφής Q'_i και αραίωσης Q'_b, με $Q'_C = Q'_i + Q'_b$

Αν ισχύει $\Psi_S > 0$, τότε : $Q'_b \cong -\gamma C'_{OX} \sqrt{\Psi_S}$ και $V_G - V_{FB} = \Psi_S + \gamma\sqrt{\Psi_S} - \frac{Q'_i}{C'_{OX}}$

- ✓ Δυναμικό επιφάνειας pinch-off Ψ_{SP} : $\Psi_{SP} = \Psi_S \mid |Q'_i| >> |Q'_b| = V_G - V_{FB} - \gamma\left(\sqrt{V_G - V_{FB} + \frac{\gamma^2}{4}} - \frac{\gamma}{2}\right)$

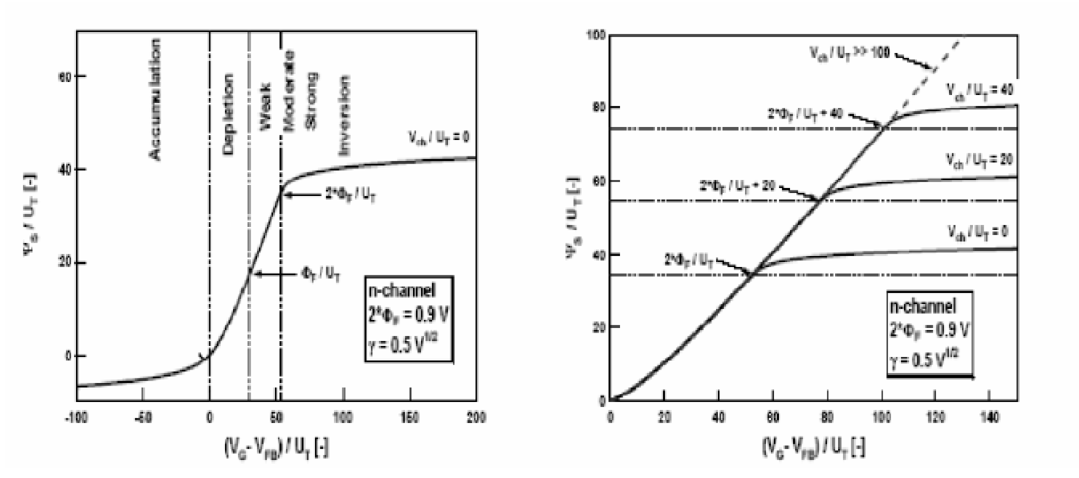
- ✓ Δυναμικό 'pinch-off' : $V_P = \Psi_{SP} - \Psi_0$

- ✓ Κλίση n : n = $[\frac{\partial \Psi_{SP}}{\partial V_G}]^{-1}$ = $1 + \frac{\gamma}{2\sqrt{\Psi_{SP}}} = 1 + \frac{\gamma}{2\sqrt{\Psi_0 + V_P}}$

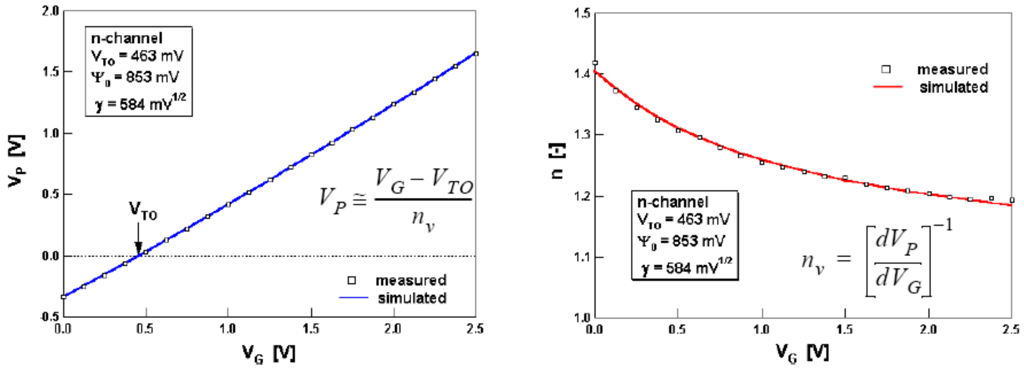
- ✓ Τάση κατωφλίου V_{TO} [V] (threshold voltage) : $V_{TO} = V_{FB} + \Psi_0 + \gamma\sqrt{\Psi_0}$

Από τα παραπάνω, προκύπτει : $V_P = V'_G - \Psi_0 - \gamma\left(\sqrt{V'_G + \frac{\gamma^2}{4}} - \frac{\gamma}{2}\right)$ και

$V'_G = V_G - V_{FB} = V_G - V_{TO} + \Psi_0 + \gamma\sqrt{\Psi_0}$. Μια πολύ χρήσιμη προσέγγιση της V_P είναι : $V_P \cong \frac{V_G - V_{TO}}{n}$



Λειτουργία του MOSFET ανάλογα με V_G, V_{FB}, Φ_F, V_{CH}



V_P vs V_G , n vs V_G

Ρεύμα καναλιού

Το ρεύμα στο κανάλι δίνεται από την παρακάτω εξίσωση :

$$I_D = \mu W(-Q_i')\frac{dV_{ch}}{dx} = \mu W(-Q_i'\frac{d\Psi_S}{dx} + U_T\frac{dQ_i'}{dx})$$

Με μια γραμμική προσέγγιση, έχουμε :

$$\frac{\partial \Psi_S}{\partial x} \cong \frac{1}{n \cdot C_{ox}'}\frac{\partial Q_i'}{\partial x}$$

Ενώ συνδέοντας τα παραπάνω έχουμε :

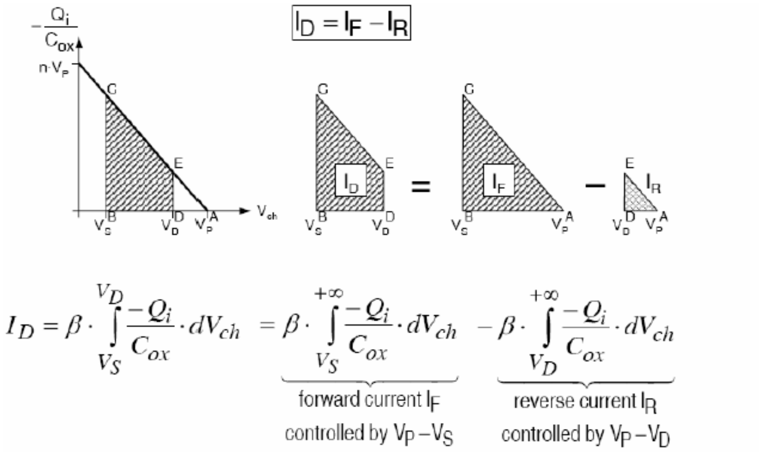
$$I_D\Big|_x = \mu W \cdot \left[-\frac{Q_i'(x)}{n \cdot C_{ox}'} + U_T\right]\frac{\partial Q_i'}{\partial x}$$

Αν τώρα ολοκληρώσουμε ως προς όλο το κανάλι και θεωρώντας ότι το ρεύμα παραμένει σταθερό σε όλο το κανάλι, έχουμε :

$$I_D = \mu\frac{W}{L}\cdot\left[\int_{Q_{iS}'}^{Q_{iD}'}\frac{-Q_i'}{n \cdot C_{ox}'}\cdot dQ_i' + \int_{Q_{iS}'}^{Q_{iD}'} U_T\, dQ'\right] = \mu\frac{W}{L}\cdot\left[\left(\frac{Q_{iS}'^{\,2}}{2n \cdot C_{ox}'} + U_T Q_{iS}'\right) - \left(\frac{Q_{iD}'^{\,2}}{2n \cdot C_{ox}'} + U_T Q_{iD}'\right)\right]$$

$$= I_F - I_R$$

με I_F και I_R τα ρεύματα forward και reverse αντίστοιχα.



Είναι καλό αυτή τη στιγμή να ορίσουμε με τι ισούνται τα κανονικοποιημένα ρεύματα forward και reverse.

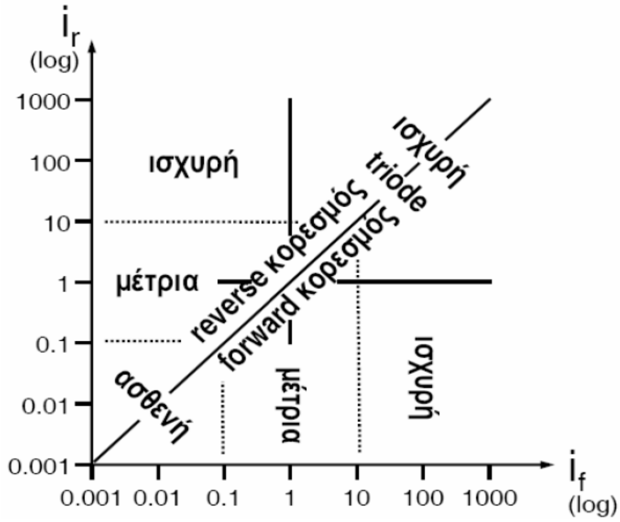
$I_D = I_{SPEC}(i_f - i_r)$ με $I_{SPEC} = 2n\beta U_T^{\ 2}$, $\beta = \mu_n\ C_{OX} \frac{W}{L}$ και $U_T = \frac{kT}{q}$

Το ρεύμα καναλιού εξαρτάται μόνο από τα φορτία αναστροφής στο source q_S και στο drain q_D.

$$i_f = \frac{I_F}{I_{SPEC}} = q_S^{\ 2} + q_S \ \text{και}\ i_r = \frac{I_R}{I_{SPEC}} = q_D^{\ 2} + q_D$$

Τα φορτία q_S και q_D δίνονται από τις εξισώσεις :

$$q_S = \frac{Q_{iS}}{Q_{SPEC}}\ ,\ q_D = \frac{Q_{iD}}{Q_{SPEC}}\ \textbf{με}\ qi = \frac{Q_i}{Q_{SPEC}}\ \textbf{και}\ Q_{SPEC} = -2n\,C_{OX}\,U_T$$

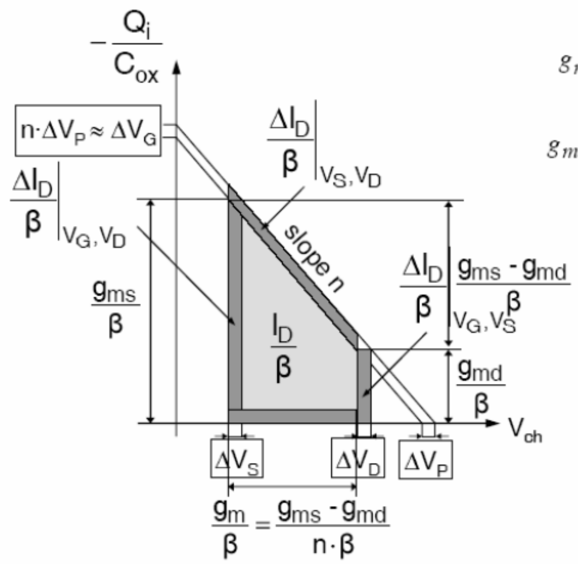


Επίπεδα αναστροφής MOS τρανζίστορ (ως προς τα κανονικοποιημένα ρεύματα i_r και i_f)

Διαγωγιμότητες και φορτία

Στο σχήμα παρακάτω φαίνονται οι διαγωγιμότητες του τρανζίστορ

:



$$g_{ms} = \beta \cdot \left.\frac{-Q_i}{C'_{ox}}\right|_{V_{ch}=V_S} = Y_{spec} \cdot q_s$$

$$g_{md} = \beta \cdot \left.\frac{-Q_i}{C_{ox}}\right|_{V_{ch}=V_D} = Y_{spec} \cdot q_d$$

$$Y_{spec} = \frac{I_{spec}}{U_T}$$

$$g_m = \frac{g_{ms} - g_{md}}{n} = Y_{spec} \cdot \frac{q_s - q_d}{n}$$

Ορισμός διαγωγιμοτήτων του τρανζίστορ

Φαινόμενα που καλύπτονται από το EKV μοντέλο

Υπάρχουν κάποια μη ιδανικά φαινόμενα, τα οποία ενδεχομένως επηρεάζουν την λειτουργία και την απόδοση του MOSFET. Έχει εισαχθεί όμως ένα πλήθος παραμέτρων για να αντιμετωπίσει αυτά τα φαινόμενα, έτσι ώστε η μοντελοποίησή τους από το EKV να γίνεται με τον καλύτερο δυνατό τρόπο και οι προσομοιώσεις των κυκλωμάτων με την χρήση των παραμέτρων αυτών να βρίσκονται όσο πιο κοντά γίνεται σε πραγματικές συνθήκες.

- Δύο είναι τα κύρια φαινόμενα που περιορίζουν την κινητικότητα των ηλεκτρονίων για NMOS, των οπών για PMOS:
  - Με το κάθετο πεδίο λόγω scattering. Η κινητικότητα των ηλεκτρονίων ή οπών περιορίζεται όταν το κάθετο πεδίο είναι πολύ μικρό ή πολύ μεγάλο, ιδιαίτερα με υψηλό N_{SUB}, χαμηλή θερμοκρασία. Υπό τις συγκεκριμένες συνθήκες, η κινητικότητα μειώνεται, καθώς αυξάνονται οι συγκρούσεις των ηλεκτρονίων (οπών) με τον κρύσταλλο.

  Για να αντιμετωπιστεί το φαινόμενο αυτό, έχουν εισαχθεί οι παράμετροι KP, EO, E1, ETA, ZC, THC.

  - Με το οριζόντιο πεδίο λόγω Velocity Saturation. Αυτό αποτελεί την κυριότερη αιτία περιορισμού του ρεύματος, ιδιαιτέρως για τρανζίστορ μικρού μήκους και παρατηρείται κυρίως στα NMOS.

  Για να αντιμετωπιστεί το φαινόμενο αυτό, έχει εισαχθεί η παράμετρος UCRIT.

- Φαινόμενο διαμόρφωσης μήκους καναλιού L (Channel length modulation)

Χαρακτηριστικό του φαινομένου αυτού είναι ότι αυξάνεται η αγωγιμότητα εξόδου του τρανζίστορ σε περιοχή κορεσμού (strong inversion). Επίσης, συνδέεται τόσο με το velocity saturation όσο και με το δισδιάστατο πεδίο

κοντά στο drain. Όσο πιο μικρή τιμή είναι αυτή του L, τόσο πιο έντονα εμφανίζεται το φαινόμενο αυτό.

Για να αντιμετωπιστεί το φαινόμενο του Channel length modulation, έχουν εισαχθεί οι παράμετροι LAMBDA, DELTA.

- Αλλαγή του φαινομένου σώματος (Charge share effect)

Παρατηρείται μια μείωση της τιμής της παραμέτρου GAMMA για μικρό L, και η αύξησή της για μικρό W.

Για να αντιμετωπιστεί το charge sharing effect, έχουν εισαχθεί οι παράμετροι LETA, WETA, NCS.

- Drain Induced Barrier Lowering (DIBL)

Αυτό που χαρακτηρίζει το συγκεκριμένο φαινόμενο είναι η μείωση της τάσης κατωφλίου όταν έχουμε αυξημένη τάση V_{DS}.

Για να αντιμετωπιστεί το DIBL effect έχει εισαχθεί στο μοντέλο η παράμετρος ETAD καθώς και η παράμετρος SIGMAD.

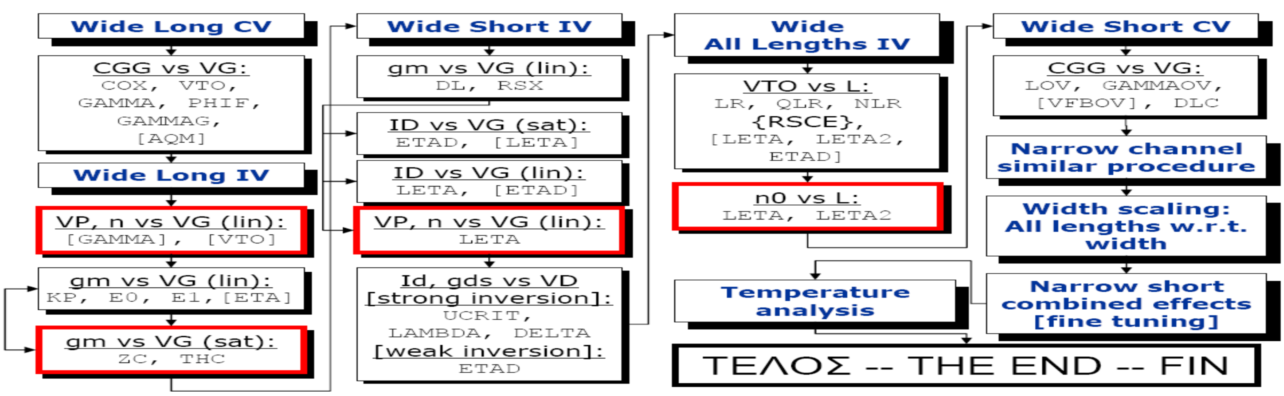
Συμπερασματικά για το EKV3 μοντέλο

Μπορούμε να καταλάβουμε και από την ανάλυση που έχει γίνει για το EKV3 μοντέλο πως η προσομοίωση των κυκλωμάτων που βασίζονται στο μοντέλο αυτό προσεγγίζουν την πραγματικότητα. Το μοντέλο είναι πολύ απλό, βασισμένο στην φυσική. Συγκεντρωτικά μπορούμε να συνοψίσουμε τα αρκετά πλεονεκτήματα του EKV3 μοντέλου:

- Καλύπτει όλο το ευρύ φάσμα λειτουργίας του τρανζίστορ (από ασθενή σε μέτρια και σε ισχυρή αναστροφή)
- Το μοντέλο βασιζόμενο στην φυσική, έχει λίγες παραμέτρους σε σχέση με άλλα σύγχρονα μοντέλα. Χαρακτηριστικά μπορεί να αναφερθεί πως χρησιμοποιώντας το μοντέλο BSIM3 απαιτείται η ύπαρξη 100 περίπου παραμέτρων μόνο για το intrinsic DC μοντέλο, ενώ για το ίδιο μοντέλο, χρησιμοποιώντας το EKV3, απαιτείται η ύπαρξη μόνο 18 παραμέτρων[5]. Το μοντέλο EKV3 διέπεται από πολύ απλές αλλά αναλυτικές εξισώσεις.
- Γίνεται πολύ καλή μοντελοποίηση των μη γραμμικών φαινομένων, τα οποία ίσως επηρεάζουν την λειτουργία και την απόδοση του τρανζίστορ.

Εξαγωγή παραμέτρων

Κύριος στόχος μας ήταν να μελετηθεί ένα σύστημα το οποίο να εξάγει, με όσο το δυνατόν καλύτερη προσέγγιση, τις τιμές των παραμέτρων που αναφέρονται στο EKV3 μοντέλο. Η υλοποίηση του συστήματος αυτού βασίζεται στην λεπτομερή μεθοδολογία εξαγωγής παραμέτρων που έχει αναπτυχθεί από τους A.Bazigos, M.Bucher. Η εικόνα που ακολουθεί περιγράφει αναλυτικώς το τι πρέπει να ακολουθηθεί ώστε να εξαχθούν βήμα-βήμα οι σωστές τιμές των παραμέτρων.



Σύστημα εξαγωγής παραμέτρων

Το παραπάνω σχήμα δείχνει βήμα-βήμα το σύστημα, σύμφωνα με το οποίο γίνεται η εξαγωγή παραμέτρων έχοντας ήδη τις μετρήσεις. Ο στόχος κάθε φορά είναι να αλλάξουμε τις τιμές της κάθε παραμέτρου, έτσι ώστε το αποτέλεσμα της προσομοίωσης να προσεγγίζει κάθε φορά τις γραφικές παραστάσεις που δημιουργούνται από τις μετρήσεις που έχουν γίνει.

Αναλυτικά η διαδικασία και τα αποτελέσματα της εξαγωγής των παραμέτρων περιγράφονται στην Διπλωματική Εργασία του κ. Διαμαντάκου Δημήτρη με τίτλο " ΧΑΡΑΚΤΗΡΙΣΜΟΣ CMOS ΤΕΧΝΟΛΟΓΙΑΣ ΚΑΙ ΜΕΛΕΤΗ ΓΙΑ ΕΞΑΓΩΓΗ ΠΑΡΑΜΕΤΡΩΝ ". Σκοπός της παρούσας Διπλωματικής Εργασίας είναι η ανάλογη προσέγγιση αυτή τη φορά σε **High-Voltage Metal-Oxide Semiconductor (HVMOS)**.

High-Voltage Metal-Oxide Semiconductor (HVMOS)

Το ενδιαφέρον για τα τρανζίστορ υψηλής τάσης HV-MOS έχει αυξηθεί εντυπωσιακά καθώς αυτά ενσωματώθηκαν με τα χαμηλής ισχύος μοντέλα στην τεχνολογία MOS. Σήμερα, τα HV-MOS είναι χρησιμοποιούνται εκτενώς σε όλα τα είδη ολοκληρωμένων κυκλωμάτων ισχύος, όπως για παράδειγμά τους ενισχυτές ισχύος. Επιπλέον, τα (LDMOS), τα οποία αποτελούνται από λεπτό στρώμα πυριτίου ως μονωτικό (SOI), αποτελούν μια νέα και ελκυστική τεχνολογία για smart power ολοκληρωμένα κυκλώματα με πολλαπλές εφαρμογές.

Διαμόρφωση των HVMOS

Η ακριβής διαμόρφωση τρανζίστορ υψηλής τάσης HV-MOS αποτελούσε πάντα μια πρόκληση στην κοινότητα των σχεδιαστών. Αυτό οφείλεται στο γεγονός ότι τα φορτία και το πεδίο που συνδέονται με την περιοχή του καναλιού έχουν πολύ σύνθετη εξάρτηση από την εξωτερική αρχικοποίηση λειτουργίας (BIAS) εξ αιτίας της ασύμμετρης αρχιτεκτονικής των τρανζίστορ. Εν τούτοις πολλές ομάδες ανα τον κόσμο έχουν προσπαθήσει να μοντελοποιήσουν τις διαφορετικές αρχιτεκτονικές των HV-MOS χρησιμοποιώντας διαφορετικές προσεγγίσεις, οι περισσότερες από αυτές είναι sub-circuit ή macro-models. Αποδεκτής ακρίβειας προσομοίωση έχει επιτευχθεί με την χρήση macro-models βασισμένων σε συμβατικά μοντέλα χαμηλής τάσης, όμως αυτά τα macro-models δεν είναι φυσικά και δεν λαμβάνουν υπόψη τα ιδιαίτερα χαρακτηριστικά των HV-MOS τρανζίστορ.

Το LDMOS macro-model που προτείνεται από τον Frereet το οποίο χρησιμοποιείται στον AMI Semiconductor είναι βασισμένο σε BSIM3v3.2. Το πρότυπο χρησιμοποιεί ένα προσαρμοσμένο JFET για να διαμορφώσει την περιοχή του καναλιού (drift region) και pmos τρανζίστορ για να διαμορφώσει την επαγωγική συμπεριφορά ικανότητας της περιοχής αυτής. Ακόμα κι αν αυτό το πρότυπο LDMOS παρέχει καλή συμπεριφορά τόσο στο συνεχές όσο και στο εναλλασσόμενο ρεύμα, η ευελιξία του προτύπου ειδικά για το μήκος της περιοχή του καναλιού δεν ήταν η αναμενόμενη.

Αρκετά άλλα πρότυπα παρουσιάζουν ακρίβεια σε λειτουργία με συνεχές ρεύμα, αλλά υστερούν στη λειτουργία με εναλλασσόμενο ρεύμα. Για παράδειγμα το LDMOS πρότυπο που σχεδιάστηκε από τον Anghel et al παρόλο που παρείχε καλή ακρίβεια στις DC περιοχές, ήταν πολύ δύσκολο να εφαρμοστεί και να χρησιμοποιηθεί για βιομηχανικούς σκοπούς λόγω των προβλημάτων σύγκλισης στον προσομοιωτή.

Έχει υπάρξει επίσης κάποια εργασία στην ανάπτυξη DMOS προτύπων τα οποία χρησιμοποιούν προσέγγιση βασισμένη σε νευρονικά δίκτυα. Αυτή η προσέγγιση παρέχει άριστα αποτελέσματα όσο αφορά την ταχύτητα, υπό τον όρο ότι το πρότυπο εκπαιδευεται σ' ένα ευρύ φάσμα δεδομένων μέτρησης. Η σημαντικότερη αδυναμία των βασισμένων σε νευρονικά δίκτυα προτύπων είναι ότι δεν είναι ευέλικτα και μπορούν να χρησιμοποιηθούν μόνο για την ιδιαίτερη δομή HV-MOS συσκευών για την οποία έχουν εκπαιδευθεί.

Το πρότυπο 20 MOS (MM20) της NXP (πρώην Philips Semiconductor) είναι ένα αρκετά διάσημο LDMOS πρότυπο. Αυτό το πρότυπο παρουσιάζει την ικανότητα να ανταποκρίνεται σε λειτουργίες τόσο στο συνεχές όσο και στο εναλλασσόμενο ρεύμα συμπεριλαμβανομένων των φαινομένων αυτοθέρμανσης και quasi-saturation. Το πρότυπο MM20 έχει διαφορετικές παραλλαγές για τις διαφορετικές δομές των LDMOS. Όμως παρόλο που αυτά τα πρότυπα έχουν καταδείξει καλά αποτελέσματα για τις διαφορετικές LDMOS συσκευές, θα πρέπει να επιλέγετε διαφορετικό πρότυπο για τις διαφορετικές συσκευές. Επίσης κανένα από αυτά τα πρότυπα δεν λαμβάνει υπόψη το φαινομένο του lateral non-uniform doping στο MOS, γεγονός το οποίο μπορεί να οδηγήσει σε φτωχή ακρίβεια στις παροδικές διαδικασίες.

Πρόσφατα το πανεπιστήμιο της Χιροσίμα έχει αναπτύξει ένα πρότυπο HiSim-LDMOS. Αυτό το πρότυπο LDMOS είναι η επέκταση του προτύπου HiSim και είναι βασισμένο στο πρότυπο του δυναμικού επιφάνειας. Δεν έχει υπάρξει όμως ακόμα καμία δημοσίευση αυτού του προτύπου LDMOS.

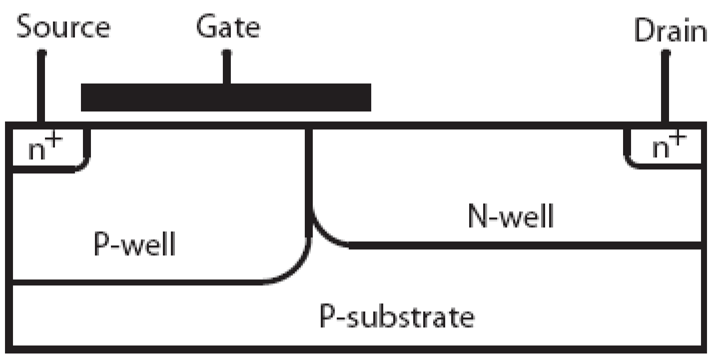
Αν και οι προαναφερθείσες προσπάθειες πέτυχαν να λύσουν μερικά προβλήματα διαμόρφωσης των HV-MOS υπάρχουν ακόμα ανοικτές προκλήσεις. Παράλληλα με την διαμόρφωση και μοντελοποίηση των CMOS βάσει του EKV3 μοντέλου, για πρώτη φορά στην Ελλάδα πραγματοποιήθηκαν μετρήσεις HVMOS τρανζίστορ και έγινε προσπάθεια διαμόρφωσης και εξαγωγής παραμέτρων.

Παρόλο που ο τρόπος προσέγγισης και τα εργαλεία που χρησιμοποιήθηκαν είναι τα ίδια (εργαστηριακός εξοπλισμός, λογισμικό) με αυτά που χρησιμοποιηθήκαν στα CMOS η μοντελοποίηση των HVMOS απαιτεί την δημιουργία ενός νέου μοντέλου προκειμένου να καλυφθούν τα κενά που αφήνει το EKV3. Σε συνεργασία με το Swiss Federal Institute of Technology" (EPFL-LEG1) και την "AustriaMicroSystems" (AMS) αναπτύχθηκε ένα πειραματικό μοντέλο για την παραμετροποίηση των HVMOS. Το EKV-HV παρόλο που βρίσκεται σε πειραματική ακόμα μορφή επιχειρεί, ακολουθώντας την ίδια λογική και τα βήματα που περιγράφονται στο "Σύστημα εξαγωγής παραμέτρων" να δώσει μία όσο το δυνατόν καλύτερη προσέγγιση των εργαστηριακών μετρήσεων. Προτού όμως προχωρήσουμε στο πειραματικό κομμάτι καλό θα ήταν να αναφερθούμε στις διάφορες αρχιτεκτονικές καθώς και την συμπεριφορά των HVMOS.

Αρχιτεκτονική των High Voltage MOSFET

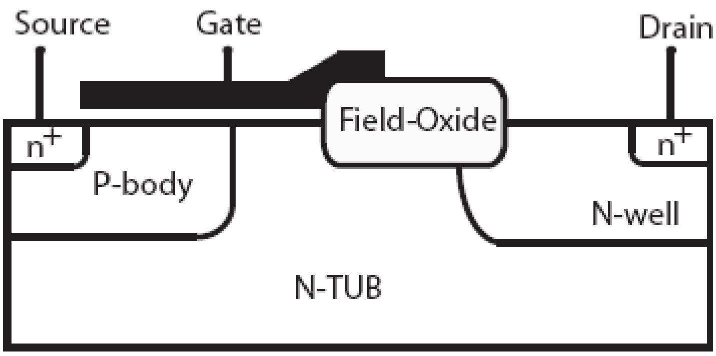
Τρεις είναι οι κύριες αρχιτεκτονικές των συσκευών υψηλής τάσεως, Drain-Extended MOSFET, Lateral Doublediffused MOSFET & Vertical Double-diffused MOSFET, που χρησιμοποιούνται συνήθως με την τεχνολογία CMOS.

- Drain-Extended MOSFET : μπορούν να λειτουργήσουν σε πολύ υψηλότερες τάσεις αγωγών χωρίς σημαντική απώλεια απόδοσης και χωρίς πρόσθετες πολύπλοκες διαδικασίες.



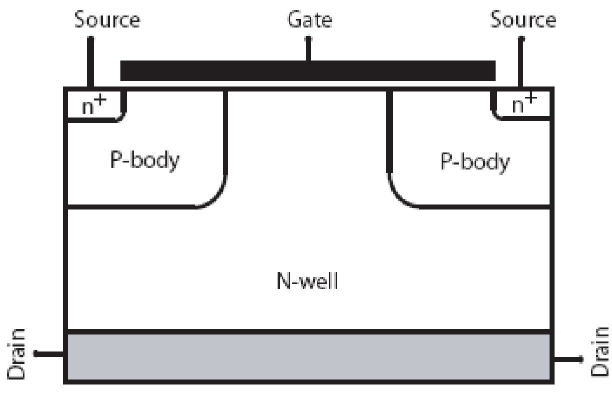
Drain-Extended MOSFET

- Lateral Doublediffused MOSFET : έχουν πολύ υψηλότερη τάση διακοπής (breakdown voltage) από τις αρχιτεκτονικές Drain-Extended. Είναι ιδιαίτερα χρήσιμα σε υψηλές τάσης μετατροπής λόγω των ταχυτήτων μετατροπής και της σχετικής απλότητάς τους στην επεξεργασία.



Lateral Doublediffused MOSFET

- Vertical Double-diffused MOSFET : αποτελεί την λύση στο αυξανόμενο πρόβλημα του μεγέθους του τσιπ για τις υψηλότερες τάσεις λειτουργίας. Θυσιάζει όμως την ταχύτητα προς όφελος της χαμηλής αντίστασης εκκίνησης (on-resistance) και του πυκνότερου σχεδιαγράμματος υψηλών τάσεων (high-voltage layout) λόγω της μεγάλης επικάλυψης πυλών/κλίσης (gate/drift).



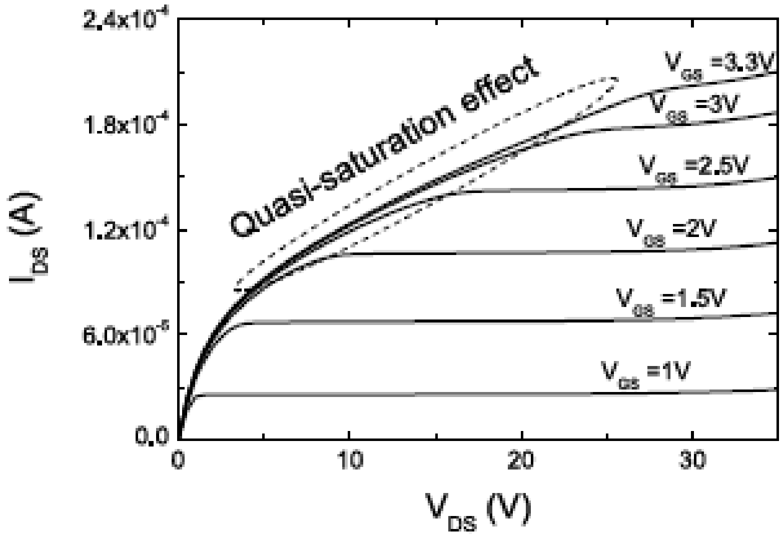
Vertical Double-diffused MOSFET

Η συμπεριφορά των HVMOS στο Συνεχές Ρεύμα

Οι συσκευές υψηλής τάσης παρουσιάζουν μερικά ειδικά φαινόμενα λόγω του υψηλού ηλεκτρικού πεδίου μέσα στο συσκευή όπως self-heating, quasi-saturation & impact ionization. Στην πραγματικότητα, μερικά από αυτά τα φαινόμενα (self-heating & impact ionization effects) είναι ορατά και στα MOSFETs χαμηλής τάσης καθώς τα εσωτερικά ηλεκτρικά πεδία γίνονται αρκετά υψηλά καθώς το μήκος καναλιών μειώνεται. Έκτος των ανωτέρω ορισμένα άλλα φαινόμενα οφείλονται στις διαφορετικές διαδικασίες των συσκευών αυτών έναντι των συμβατικών MOSFETs. Η σημαντικότερη από αυτές είναι η "lateral non-uniform doping " του καναλιού και της "drift region" στην πλευρά που βρίσκεται το drain. Εδώ θα συζητήσουμε το φυσική πλευρά αυτών των φαινομένων καθώς και τον αντίκτυπό τους συμπεριφορά των HVMOS συσκευών στο Συνεχές Ρεύμα αφού η αντίστοιχη συμπεριφορά στο Εναλλασσόμενο Ρεύμα δεν αποτελεί αντικείμενο μελέτης της συγκεκριμένης εργασίας.

Το φαινόμενο Quasi-Saturation

Το φαινόμενο Quasi-Saturation είναι ένα από τα μοναδικά φαινόμενα που παρατηρούνται σε HVMOS συσκευές. Για να εξηγήσουμε το φαινόμενο αυτό θα πρέπει να συζητήσουμε πρώτα τους μηχανισμούς κορεσμού στις συσκευές υψηλής τάσης χρησιμοποιώντας τα χαρακτηριστικά εξόδου του VDMOS Τρανζίστορ που παρουσιάζεται στο σχήμα.



Ο τρέχων κορεσμός I_{DS}-V_{DS} στα χαρακτηριστικά μπορεί οφείλετε σε τρείς μηχανισμούς:

(α) Pinch-off στο κανάλι: Για μια σταθερή τάση στο Gate, εάν η τάση στο Drain αυξάνεται, το κανάλι μειώνεται και το ρεύμα έρχεται σε κορεσμό. Αυτή η επίδραση καλείται Pinch-off και είναι ο κανονικός μηχανισμός κορεσμού στα MOSFETs με μακρύ κανάλι. Στις HVMOS συσκευές, το Pinch-off στο κανάλι παρατηρείται γενικά σε χαμηλό V_{GS} (βλ. την καμπύλη για V_{GS} = 1 V στο σχήμα).

(β) Κορεσμός ταχύτητας στο κανάλι: Εάν το πλευρικό ηλεκτρικό πεδίο στο κανάλι είναι μεγαλύτερο από κάποιο ορισμένο όριο που καλείται ως κρίσιμος τομέας, η ταχύτητα των ηλεκτρονίων φθάνει σε κορεσμό και έτσι δεν παρατηρείται καμία περαιτέρω αύξηση στο ρεύμα ανεξαρτήτως της αύξησης της τάσης στο Drain. Αυτή η επίδραση ονομάζεται κορεσμός ταχύτητας και είναι αρκετά κοινό φαινόμενο μακρύ κανάλι. Στις HVMOS συσκευές, ο κορεσμός ταχύτητας παρατηρείται γενικά για μέσο έως υψηλό V_{GS} (βλ. την καμπύλη I_{DS}-V_{DS} για V_{GS} = 1.5, 2, 2.5, 3 V με V_{DS} = 30V στο σχήμα). Ένας απλός τρόπος να φανεί αυτή η επίδραση είναι όταν το MOSFET είναι κορεσμένο σε ταχύτητα τότε τα χαρακτηριστικά εξόδου γίνονται εξ ίσου απέχοντα για τον ίσες αυξήσεις του V_{GS}.

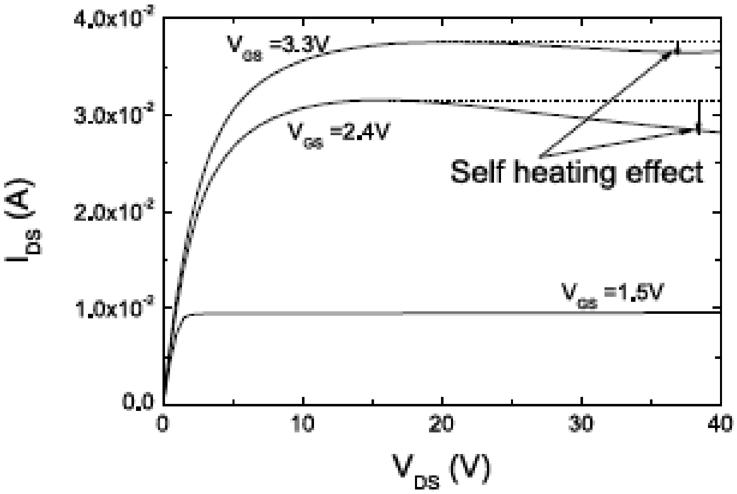
(γ) Κορεσμός ταχύτητας στην drift region: Ένας άλλος μηχανισμός κορεσμού μπορεί να εμφανιστεί λόγω κορεσμού ταχύτητας στην κλίση (drift region) ενώ το MOSFET ακόμα δεν έχει φθάσει σε κορεσμό. Στην πραγματικότητα αυτό δεν μπορεί να θεωρηθεί κορεσμός δεδομένου ότι το ρεύμα δεν έχει ακόμα κορεστεί. Εάν η κλίση (drift region) εμφανίζει κορεσμό ταχύτητας και το MOSFET είναι στη γραμμική περιοχή, η αύξηση της V_{GS} δεν αυξάνει σημαντικά το επίπεδο του ρεύματος και το Gate Bias έχει μηδενική ή ελάχιστη επίδραση (βλ. την καμπύλη V_{GS} = 2, 2. 5, 3, 3. 3 V στο σχήμα). Αυτή η επίδραση καλείται Quasi-Saturation και παρατηρείται γενικά σε υψηλό V_{GS}.

Να σημειωθεί ότι όλα ή οποιαδήποτε δύο εκ των τριών φαινομένων που περιγράφονται ανωτέρω μπορούν να επικαλύψουν το ένα το άλλο και, μερικές φορές, μπορεί να μην είναι ευδιάκριτα μεταξύ τους.

Το φαινόμενο Quasi-Saturation μπορεί να μειωθεί με τη μείωση της ειδικής αντίστασης της περιοχής κλίσης (drift region). Η μείωση του φαινόμενου Quasi-Saturation αυξάνει την ικανότητα μεταφοράς ρεύματος των συσκευών και μειώνει την αντίσταση έναρξης (on-resistance) . Μία πιθανή μέθοδος για να επιτευχθεί αυτό είναι να χρησιμοποιηθεί η τεχνολογία τάφρων (trench technology), η οποία επιτρέπει στην πύλη να εκτείνεται χαμηλά μέσα στην intercell περιοχή. Ακόμα κι αν μειώνει το φαινόμενο Quasi-Saturation, εισάγει μια γωνία στην τάφρο που έχει επιπτώσεις στην ικανότητα φραγμού της συσκευής. Μία άλλη μέθοδος είναι να χρησιμοποιηθεί εμφύτευση ιόντων (ion-implantation) στη δομή JFET του VDMOS, η οποία μειώνει το φαινόμενο Quasi-Saturation με μικρή επίδραση στην ικανότητα φραγμού.

Το φαινόμενο Self-Heating

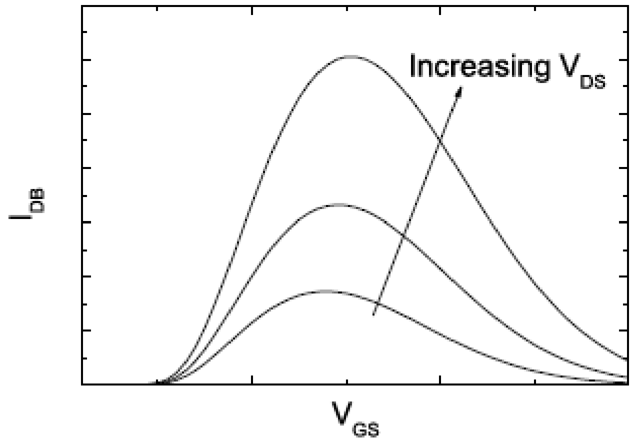
Το φαινόμενο Self-Heating (Αυτοθέρμανση) αντιπροσωπεύει τη θέρμανση της συσκευής λόγω της εσωτερικής έκλυσης ισχύος. Το φαινόμενο αυτό εμφανίζεται, όταν επιτυγχάνονται υψηλά επίπεδα ισχύος στη συσκευή. Η εκλυόμενη θερμότητα οδηγεί σε αύξηση της εσωτερικής θερμοκρασίας της συσκευής και τροποποιεί το την γραφική I-V. Το επόμενο σχήμα παρουσιάζει τη γραφική I_{DS}-V_{DS} ενός τρανζίστορ LDMOS στα 40V. Η μείωση στο ρεύμα με την αύξηση του V_{DS} προκαλείται από το φαινόμενο της αυτοθέρμανσης. Καθώς αυξάνει το V_{DS} αυξήσεις, το ρεύμα αρχίζει να αυξάνει και αυτό. Η αύξηση στο ρεύμα (I_{DS}) καθώς επίσης και στην τάση στο εσωτερικό της συσκευής (V_{DS}), έχει ως συνέπεια να αυξάνει η έκλυση ισχύος (I_{DS}xV_{DS}) μέσα στη συσκευή.



Όπως αναφέρθηκε ανωτέρω, η αυξημένη έκλυση ισχύος αυξάνει τη θερμοκρασία γεγονός που έχει επιπτώσεις και σε άλλες παραμέτρους του τρανζίστορ (π.χ. κινητικότητα, τάση κατωφλίου κ.λπ.). Η άνοδος της θερμοκρασίας μειώνει την κινητικότητα λόγω της διασποράς που μειώνει με τη σειρά της το ρεύμα που παρουσιάζει αρνητική αντίσταση στην έξοδο. Η αύξηση της εσωτερικής θερμοκρασίας λόγω της αυτοθέρμανσης επηρεάζει τα χαρακτηριστικά των συσκευών κυρίως την κινητικότητας, την τάση κατωφλίου και τον κορεσμός της ταχύτητας.

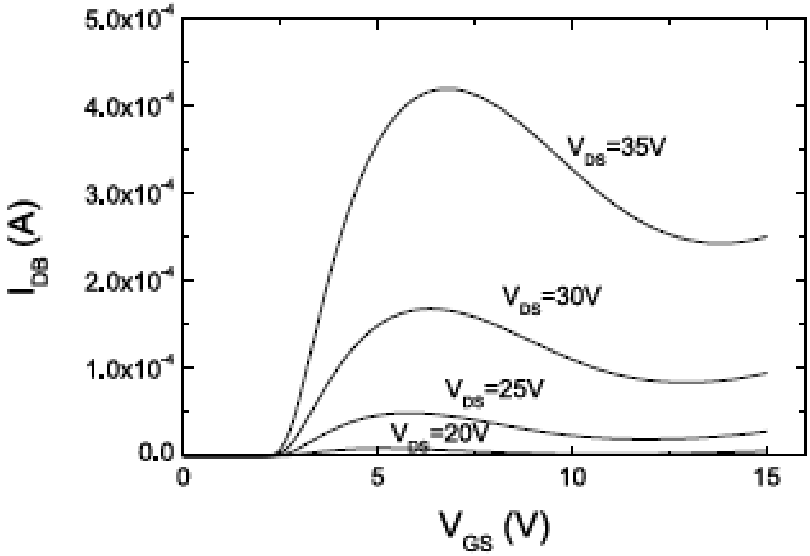
Το φαινόμενο Impact Ionization (Ιονισμός Αντίκτυπου)

Πριν συζητήσουμε την επίδραση του Impact Ionization στα HVMOS, θα πρέπει να εξετάσουμε την επίδραση που έχει στα συμβατικά MOSFET χαμηλής τάσης. Αύξηση του V_{DS} συνεπάγεται αύξηση του ηλεκτρικού πεδίου διαμήκους του καναλιού από την πηγή στον αγωγό (source to drain). Για τις απότομες συνδέσεις source και drain, το μέγιστο πεδίο είναι στη σύνδεση drain-to-channel, και η τιμή του εξαρτάται από το V_{DS} και το μήκος του καναλιού L . Όταν τα φορτία κινούνται σε πεδία που υπερβαίνουν την τιμή της έναρξης του κορεσμού ταχύτητας, εξακολουθούν να αποκτούν κινητική ενέργεια από το πεδίο αλλά η ταχύτητά τους τυχαιοποιείται από τον υπερβολικό αριθμό συγκρούσεων έτσι η ταχύτητά τους κατά μήκος του πεδίου δεν αυξάνεται πλέον αλλά μόνο η κινητική τους ενέργεια. Ανάλογα με τις στατιστικές διασποράς, ένα μικρό μέρος του πληθυσμού των φορτίων αποκτά ένα σημαντικό ποσό ενέργειας, και αυτά αποκαλούνται hot carriers. Προφανώς, όσο μεγαλύτερο είναι το πεδίο, τόσο υψηλότερο το ποσοστό των hot carriers. Γενικά, στα MOSFETs, τα μεγάλα πεδία συναντιόνται στον κορεσμό, στην pinchoff περιοχή. Για το μεγάλο διαμήκες ηλεκτρικό πεδίο, τα "κρύα" ηλεκτρόνια μπαίνουν στην περιοχή pinchoff και θερμαίνονται από το πεδίο. Μερικά από αυτά αποκτούν αρκετή ενέργεια για να δημιουργήσουν τον ιονισμό αντίκτυπου (Impact Ionization) των ατόμων πυριτίου, με τον οποίο δημιουργούνται νέα ηλεκτρόνια και οπές. Τα νέα ηλεκτρόνια ενώνονται με τα ηλεκτρόνια του ρεύματος στο κανάλι και κινούνται προς τον αγωγό. Το κανάλι ωθεί τις οπές προς το υπόστρωμα, δημιουργώντας έτσι το ρεύμα drain-to-substrate (I_{DB}). Αυτό το ρεύμα είναι ανάλογο προς τον αριθμό των διαθέσιμων ηλεκτρονίων ανά μονάδα χρόνου, ο οποίος αντίστοιχα είναι ανάλογος του I_{DS} . Επίσης, σύμφωνα όσα είπαμε παραπάνω, το I_{DB} είναι μια αύξουσα συνάρτηση του μέγιστου πεδίου στο drain, το πεδίο αυτό είναι όμως συνάρτηση της περίσσιας τάσης στο drain (V'_{DS}). Το σχήμα που ακολουθεί παρουσιάζει την χαρακτηριστική καμπύλη I_{DB}-V_{GS} για MOSFET χαμηλής τάσης.



Για δεδομένο V_{DS}, όταν αυξάνεται το V_{GS} αυξάνει το I_{DS} και κατά συνέπεια αυξάνεται και το I_{DB}, σύμφωνα με όσα είπαμε παραπάνω. Περαιτέρω αύξηση του V_{GS} οδηγεί σε σημαντική αύξηση της τάσης κορεσμού με αποτέλεσμα μια σημαντική μείωση του V_{DS}-V'_{DS}, και κατά συνέπεια αύξηση του πεδίου στο drain. Το μέγιστο I_{DB} παρατηρείται, κατά προσέγγιση όταν $V_{GS} = V_{DS}/2$.

Το φαινόμενο Impact Ionization στις HVMOS συσκευές έχει εκατέρωθεν συνεισφορές και από το κανάλι και από την περιοχή κλίσης (drift region). Το σχήμα που ακολουθεί παρουσιάζει την χαρακτηριστική καμπύλη I_{DB}-V_{GS} για LDMOS.



Σε χαμηλά ρεύματα, οι hot carriers παράγονται κοντά στο κανάλι ενώ σε υψηλά ρεύματα παράγονται κοντά στο τέλος των αγωγών στην περιοχή κλίσης. Γί αυτό το λόγο υπάρχει αύξηση του I_{DB} σε υψηλότερα V_{GS}. Το φαινόμενο Impact Ionization στην κλίση μπορεί να μειωθεί με διαμόρφωση “ field plate ”. Η κλιμακωτή περιοχή κλίσης (step drift region) ή ο σχεδιασμός βαθιάς κλίσης μορούν επίσης να συνεισφέρουν σημαντικά στη μείωση των hot carriers στην περιοχή κλίσης.

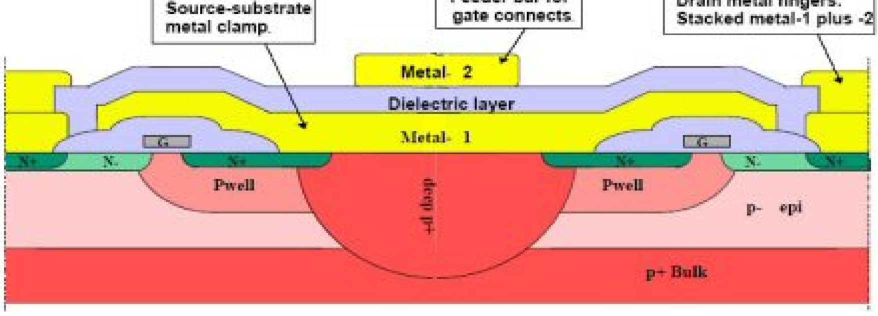
Συμπερασματικά

Σε αυτό το κεφάλαιο παρουσιάστηκε μια επισκόπηση της αρχιτεκτονικής των MOSFET υψηλής τάσης. Τρείς είναι οι κύριες αρχιτεκτονικές των συσκευών υψηλής τάσεως, Drain-Extended MOSFET, Lateral Doublediffused MOSFET & Vertical Double-diffused MOSFET, που χρησιμοποιούνται συνήθως με την τεχνολογία CMOS. Λόγω διαφορετικών τύπων ασύμμετρων αρχιτεκτονικών, δεν έχει υπάρξει κοινό πρότυπο για αυτές τις συσκευές. Περιγράφηκαν σημαντικά φαινόμενα που εμφανίζονται στο συνεχές ρεύμα όπως το quasi-saturation, το self-heating και το impact ionization.

Η επίδραση του quasi-saturation, η οποία δημιουργείται λόγω του κορεσμού της ταχύτητας του ρεύματος ή της συσσώρευση ρεύματος στην περιοχή κλίσης είναι ένα σημαντικό πρόβλημα σε αυτές τις συσκευές δεδομένου ότι επηρεάζει σημαντικά την αντίσταση. Το self-heating είναι μια άλλη ανεπιθύμητη επίδραση που παρατηρείται στις συσκευές υψηλής τάσης. Η υψηλή τάση και το ρεύμα προκαλούν την υψηλή έκλυση ισχύος, η οποία αυξάνει στη συνέχεια τη θερμοκρασία της συσκευής. Η άνοδος της θερμοκρασίας έχει σοβαρές επιπτώσεις στα χαρακτηριστικά των συσκευών αυξάνοντας την αρνητική αντίσταση στα χαρακτηριστικά εξόδου. Η μοντελοποίηση αυτής της επίδρασης, ακόμα και σήμερα, αποτελεί ένα μεγάλο πρόβλημα καθώς δεν υπάρχει καμία συμπαγής έκφραση για να περιγράψει αυτήν την επίδραση στις συσκευές υψηλής τάσης. Το φαινόμενο impact ionization εμφανίζεται λόγω του υψηλού πεδίου που σχηματίζεται στη συσκευή. Εμφανίζεται τόσο στο εγγενές MOS όσο και στην περιοχή κλίσης. Ο ιονισμός αντίκτυπου στην εγγενή περιοχή MOS εμφανίζεται σε χαμηλό έως μέσο V_{GS} για δεδομένο V_{DS}, ενώ στην περιοχή κλίσης κυριαρχεί για υψηλότερες τάσεις στην πύλη. Επιπλέον το ρεύμα ιονισμού αντίκτυπου στην περιοχή κλίσης δεν μειώνεται με την αύξηση του V_{GS}, όπως στην περίπτωση των συμβατικών MOSFET, όπου μειώνεται μετά από κάποιο μέγιστο.

Lateral Doublediffused MOSFET

Η αρχιτεκτονική η οποία θα μελετήσουμε πιο εμπεριστατωμένα είναι αυτή του Lateral Doublediffused MOSFET ή για συντομία LDMOS. Τι το ιδιαίτερο έχουν τα LDMOS; Όπως όλα τα mosfet έτσι και τα LDMOS χρησιμοποιούν ένα κανάλι αναστροφής στη διεπαφή από οξείδια του πυριτίου. Το κανάλι αυτό προκαλείται κάτω από την πύλη λόγω του θετικού δυναμικού. Υπό σχετικούς όρους το στρώμα αντιστροφής υπάρχει μόνο επί του πλευρικά διασκορπισμένου P-well, το οποίο καλείται depletion stopper. Όταν τα ηλεκτρόνια περνούν στην περιοχή πέρα από το depletion stopper δεσμεύονται από το ηλεκτρικό πεδίο λόγω του θετικού BIAS στο drain και εγκαταλείπουν το κανάλι αναστροφής προχωρώντας ακόμα βαθύτερα μέσα στο bulk. Το δραστικό μήκος πυλών καθορίζει την πλευρική επέκταση του depletion stopper. Μπορεί επομένως να είναι κοντύτερο από το φυσικό μήκος του ηλεκτροδίου πυλών.



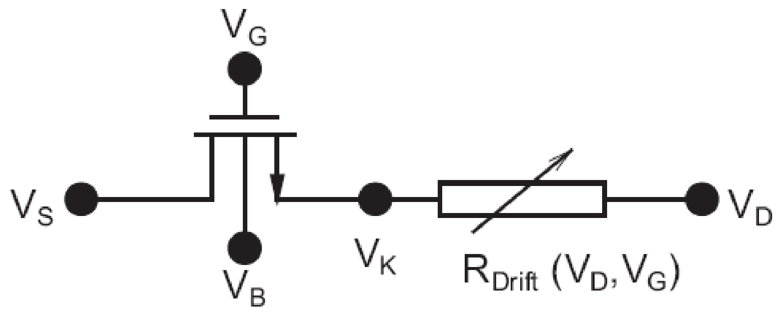
Σε ένα τυπικό MOSFET, το υψηλό ηλεκτρικό πεδίο από την πλευρά των αγωγών διαπερνά κάτω από το κανάλι. Ένα παρασιτικό κανάλι μπορεί να διαμορφωθεί σε υψηλό drain bias, το οποία εισχωρεί μέσω του buffer ή/και του υποστρώματος, δηλ. κάτω από το ονομαστικό φυσικό υπόστρωμα καναλιών. Το πρόβλημα γίνεται όλο και περισσότερο έντονο καθώς μειώνεται το μήκος πυλών και αυξάνει το drain bias. Στα LDMOS πυριτίου η επίδραση του κοντού καναλιού αντιμετωπίζεται από P-type depletion stopper. Εκτός από το depletion stopper κάτω από το κανάλι, τα περισσότερα από τα σύγχρονα LDMOS χρησιμοποιούν στην κορυφή ένα field plate, το οποίο επικαλύπτει με πυκνό διηλεκτρικό πεδίο την πύλη και παρέχει επιπρόσθετη κάλυψη της πύλης από το δυναμικό των αγωγών. Η συνδυασμένη δράση αυτών των δύο ελαχιστοποιεί την feedback (drain-to-gate) capacitance, με συνέπεια την περαιτέρω βελτίωση των RF σημάτων.

Η υψηλή τάση διακοπής (breakdown voltage) αποτελεί ένα από τα σημαντικότερα πλεονεκτήματά των LDMOS. Για μια δεδομένη σύνθετη αντίσταση εξόδου η ισχύς στην έξοδο είναι το τετράγωνο της ταλάντευσης της τάσης (voltage swing), έτσι εξασφαλίζεται τουλάχιστον 7 DB περισσότερη ισχύς κατά την μετάβαση από τα 12 έως τα 28 Vdd. Για να καταφέρουμε να αντισταθμίσουμε αυτόν τον παράγοντα χαμηλής τάσης θα πρέπει να θυσιάσουμε κάποιο εύρος ζώνης και θα χρειαστούμε σίγουρα πολύ ρεύμα από την παροχή. Πως τότε εξηγείται το γεγονός ότι το LDMOS έχει υψηλότερη τάση λειτουργίας από το GaAs MOSFET εάν ο τομέας διακοπής στο GaAs είναι υψηλότερος απ'ότι στο πυρίτιο; Η απάντηση βρίσκεται στην εξέταση των διατομών. Το ηλεκτρικό πεδίο που συσσωρεύεται στην άκρη των πυλών του MOSFET αξιοποιεί όλα τα πλεονεκτήματα του υψηλότερου τομέα διακοπής που συναντάται στα GaAs. Επιπλέον, η διάβαση του ρεύματος μέσω του buffer layer δεν αφήνει άλλη επιλογή στην σχεδίαση εκτός από την αύξηση του μήκους πυλών ώστε να αντισταθμίζεται η απόδοση με την ισχύ εξόδου. Στα LDMOS το depletion stopper & το field plate σχηματίζουν ένα αρκετά ομοιόμορφο ηλεκτρικό πεδίο μεταξύ της πύλης και του αγωγού, το οποίο έχει λίγη επίδραση στη διακοπή, δεδομένου ότι ο τομέας διακοπής του οξειδίου είναι 30 φορές μεγαλύτερος από αυτόν του πυριτίου.

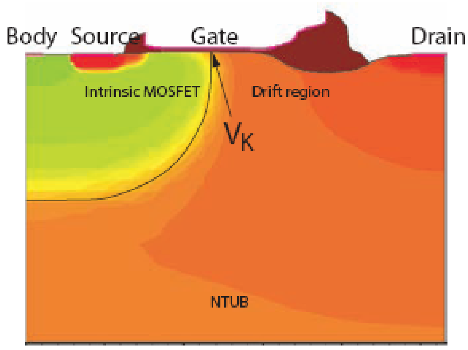
Το LDMOS χρησιμοποιεί είτε κρυσταλλικό πυρίτιο, low-doped P-type στρώματα που αυξάνονται στα χαμηλής ειδικής αντίστασης wafers πυριτίου, είτε διασκορπισμένο φρεάτιο ή μια τάφρο μέσω του κρυσταλλικού στρώματος η οποία χρησιμεύει ως γείωση μεταξύ πηγής & υπόστρωματος.

Μοντελοποίηση βασισμένη στο EKV 3

Όπως έχει ήδη αναφερθεί η ακριβής και συμπαγής μοντελοποίηση των τρανζίστορ υψηλής τάσης HVMOS αποτελεί μία μεγάλη πρόκληση λόγω των ιδιαιτεροτήτων που παρουσιάζουν οι εν λόγω συσκευές. Βασικός στόχος του μοντέλου που θα παρουσιαστεί παρακάτω είναι, ακολουθώντας την ίδια λογική με το EKV 3, να επιτύχουμε όσο το δυνατόν καλύτερα αποτελέσματα προσομοίωσης. Μια σημαντική πτυχή του μοντέλο EKV-HV είναι η εξελιξιμότητα του αφού συνδυάζει τις φυσικές και ηλεκτρικές παραμέτρους μαζί με τη σωστή διαμόρφωση των φαινομένων quasi-saturation, self-heating και impact ionization.



Η στρατηγική που θα χρησιμοποιηθεί για την μοντελοποίηση είναι η εξής : Διαιρούμε το HVMOS στο κανάλι χαμηλής τάσης MOS και την περιοχή κλίσης (Drift), όπως φαίνεται στο παραπάνω σχήμα. Το σημαντικότερο πρόβλημα στην μοντελοποίηση HVMOS είναι η άμεση εξάρτηση της αντίστασης κλίσης (R Drift) από τις τάσεις πύλης (gate) και αγωγού (drain). Η εξάρτηση αυτή είναι που καθιστά, τα μέχρι σήμερα χρησιμοποιούμενα για την μοντελοποίηση των MOSFET χαμηλών τάσεων, μοντέλα ανεφάρμοστα στην περίπτωση των HVMOS. Συνεπώς, θα προσπαθήσουμε να επικεντρωθούμε σε απλές λύσεις για να περιγράψουμε αναλυτικά τις κύριες εξαρτήσεις της R Drift. Η ιδέα είναι να χωριστεί η συσκευή σε φυσικής σημασίας περιοχές και έπειτα να μελετηθούν και να διαμορφώθουν ανεξάρτητα. Το όριο διαχωρισμού μεταξύ του MOSFET και της περιοχής κλίσης είναι η σύνδεση της διόδου, σημείο VK στο παρακάτω σχήμα.



Η μοναδική συμπεριφορά της VK μπορεί να εξηγηθεί αν λάβουμε υπόψη μας τις μεταβολές που υπόκεινται οι αντιστάσεις του καναλιού και της κλίσης λόγω του BIAS. Αρχικά όσο αυξάνει η VGS, έχουμε μεγαλύτερη πτώση τάσης στο κανάλι δεδομένου ότι η αντίσταση του καναλιού είναι πολύ υψηλή σε σχέση με την αντίσταση κλίσης. Η αύξηση αυτή της VGS έχει ως συνέπεια την απότομη πτώση της αντίστασης του καναλιού και για κάποιο δεδομένο BIAS να γίνεται ίση με την αντίσταση κλίσης. Στο σημείο αυτό εμφανίζεται το μέγιστο της VK. Εάν συνεχίσει να αυξάνει η VGS πέρα από αυτό το σημείο, η VK αρχίζει να μειώνεται καθώς πλέον η αντίσταση κλίσης υπερέχει της αντίστασης του καναλιού. Το φαινόμενο αυτό της επίδρασης της αντίστασης κλίσης παρατηρείται μόνο μέσα στη γραμμική περιοχή. Υπάρχουν δύο ενδιαφέροντα φαινόμενα τα οποία αξίζει να αναφερθούν σε αυτό το σημείο. Πρώτον, επιτυγχάνουμε με αυτόν τον τρόπο η μέγιστη πτώση VDS να εμφανίζεται στην περιοχή κλίσης και δεύτερον, η συμπεριφορά της VK είναι τελείως διαφορετική στη γραμμική περιοχή ενώ φτάνει σε κορεσμό ή μεταβάλλεται πολύ αργά για υψηλότερη τάση αγωγών. Από τα παραπάνω είναι ξεκάθαρη η σημασία της διαμόρφωσης της περιοχής κλίσης στην γραμμική περιοχή.

Όπως είδαμε λοιπόν παραπάνω το γεγονός ότι η VK παραμένει χαμηλή για ολόκληρη την BIAS περιοχή εξυπηρετεί το αρχικό μας πλάνο να εξετάσουμε το HVMOS ξεχωριστά στην MOSFET περιοχή και στην περιοχή κλίσης. Για την MOSFET περιοχή έχουμε ήδη το μοντέλο χαμηλής τάσης EKV, το θέμα είναι να το εξελίξουμε ώστε να περιλάβει και την μοντελοποίηση της περιοχής κλίσης.

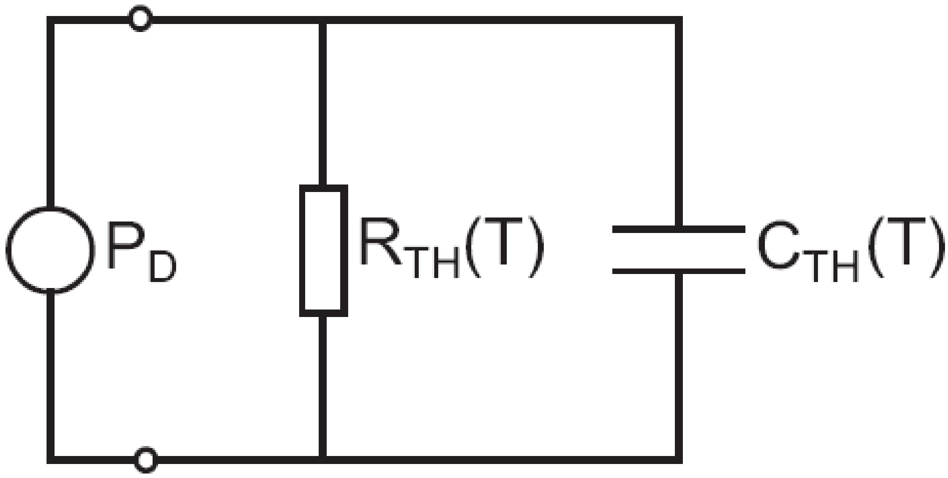
Για την εν λόγω περιοχή θα πρέπει να καταφύγουμε στην χρήση μίας εξαρτώμενης από το BIAS αντίστασης προκειμένου να επιτύχουμε γρήγορη σύγκλιση σε συνδυασμό με υψηλή πιστότητα. Ο απλούστερος τρόπος έκφρασης αυτής της αντίστασης είναι μία σταθερή αντίσταση. Η χρήση μίας σταθερής αντίστασης είναι αξιόπιστη στις περιπτώσεις χαμηλού BIAS στον αγωγό & μέσου ή χαμηλού BIAS στην πύλη, καθώς το MOSFET οδηγεί το ρεύμα ενώ η περιοχή κλίσης

συμπεριφέρεται όπως μία σταθερή αντίσταση στην γραμμική περιοχή. Τι γίνεται όμως στην περίπτωση που έχουμε χαμηλό VDS, όταν εφαρμόζεται η υψηλή τάση πύλης VGS; Τότε υπάρχει απόκλιση από το μοντέλο λόγω της συσσώρευσης η οποία επεκτείνεται στην περιοχή κλίσης με την αύξηση της VGS και μειώνει κατ' επέκταση την αντίσταση της περιοχής κλίσης. Στην μετάβαση από την γραμμική περιοχή στον κορεσμό το μοντέλο της σταθερής αντίστασης μπορεί να ανταποκριθεί ; Η απάντηση είναι όχι. Έτσι λοιπόν αναπόφευκτα οδηγούμαστε σ' ένα σύνθετο μοντέλο αντίστασης για την αναπαράσταση της R Drift.

$$R_{Drift} = R_{Drift0} \cdot \left[\frac{1 + \left(\frac{V_{DS} - V_K}{VSAT * L_{DR}} \right)^{\alpha_{vsat}}}{1 + \theta_{Acc} \cdot |V_{GS}|} \right] \cdot \left[1 \pm (k_{rd} - 1) \cdot \left(\frac{N_F - 1}{N_F + N_{CRIT}} \right) \right] \cdot (1 + \alpha_T \cdot \Delta T)$$

όπου $$R_{Drift0} = \rho_{Drift} \cdot \left[\frac{L_{DR}}{(W + \Delta W) \cdot N_F} \right]$$ η αντίσταση της περιοχής κλίσης για χαμηλό BIAS, ρ_{Drift} είναι η ειδική αντίσταση ανά μονάδα μήκους, W, ΔW και NF το πλάτος, το offset του πλάτους και ο αριθμός των «δακτύλων» αντίστοιχα, N_{CRIT} and k_{rd} είναι σταθερές που εξαρτώνται από τον αριθμό των «δακτύλων», το $(1+a_T*\Delta T)$ είναι ο παράγοντας της θερμοκρασίας ενώ το "+" χρησιμοποιείτε για drain-on-side και το "-" sign για drain-all-around MOSFET. Με το μοντέλο αυτό μπορούμε να αναπαραστήσουμε το φαινόμενο του quasi-saturation.

Ένα άλλο θέμα που πρέπει να αντιμετωπιστεί είναι το φαινόμενο της αυτοθέρμανσης (self-heating effect), το οποίο εμφανίζεται όταν υψηλά επίπεδα ισχύος εμφανίζονται στο MOSFET, με αποτέλεσμα την αύξηση της εσωτερικής του θερμοκρασίας. Η αύξηση της εσωτερικής θερμοκρασίας επηρεάζει κυρίως την κινητικότητα, την τάση threshold και την ταχύτητα κορεσμού. Στο παρακάτω σχήμα αναπαριστά το ισοδύναμο υποκύκλωμα για την αναπαράσταση του φαινομένου της αυτοθέρμανσης.



όπου P_D = IDS*VDS είναι η ισχύς, $R_{TH}(T)=R_{THNOM}(1+a\Delta T)$ είναι η θερμική αντίσταση και $C_{TH} = f(R_{TH}; \tau_\omega)$ η θερμική χωρητικότητα.

Η θερμική αντίσταση και κατά συνέπεια η θερμική χωρητικότητα, εξαρτώνται δυναμικά από την θερμοκρασία της συσκευής, βάσει των παρακάτω σχέσεων :

$$R_{TH} = R_{THNOM}(Te) * [1 + \alpha (Ti - Te)] \ \& \ R_{THNOM}(Te) = R_{THNOM}(300K) * [1 + \alpha(Te - 300K)]$$

όπου Te η θερμοκρασία περιβάλλοντος, Ti η θερμοκρασία της συσκευής και R_{THNOM} η ονομαστική θερμική αντίσταση της συσκευής σε δεδομένη θερμοκρασία περιβάλλοντος Te και μηδενική ισχύ.

Το ρεύμα που οφείλεται στο φαινόμενο Impact Ionization μπορεί να εκφραστεί ως εξής :

$$I_{avl} = (M - 1) * ID$$

όπου $M - 1 = N^3_{EFF} * V^4_{DS}$

Ορισμός βασικών μεγεθών του EKV-HV

Παρακάτω ορίζονται τα βασικά μεγέθη του μοντέλου:

- Παράμετροι που αφορούν τη γεωμετρία της συσκευής:
  - ✓ Μήκος και πλάτος καναλιού : W, L [μm]
  - ✓ Αριθμός συσκευών σε παράλληλη σύνδεση : M
  - ✓ Εμβαδόν στην ένωση drain : AD[m^2]
  - ✓ Εμβαδόν στην ένωση source : AS[m^2]
  - ✓ Περίμετρος ένωσης drain : PD[m]
  - ✓ Περίμετρος ένωσης source : PS[m]
  - ✓ Μήκος offset του οξειδίου στην περιοχή της πύλης : DL[m]
  - ✓ Πλάτος offset του οξειδίου στην περιοχή της πύλης : DW[m]
  - ✓ Έκταση της πύλης μέσα στην περιοχή κλίσης : LOV[m]

- ✓ Μήκος offset της περιοχής κλίσης : DWD[m]
- ✓ Πάχος οξειδίου πύλης : TOX[m] ή εναλλακτικά Χωρητικότητα οξειδίου πύλης : COX[F/m^2]

- Παράμετροι που αφορούν την τάση PINCH-OFF :

  - ✓ Για την τάση κατωφλίου (threshold voltage) μπορεί να χρησιμοποιηθεί εναλλακτικά μία εκ των παραμέτρων : Τάση κατωφλίου για Zero-bias (Zero-bias threshold voltage) : VT0[V] ή Τάση Flatband στο τέλος πηγής του καναλιού : VFB[V]
  - ✓ Για την αναπαράσταση του gradient της τάσης pinch-off υπαρχουν δύο τρόποι : α) Είτε ορίζοντας το offset της flatband τάσης μεταξύ των ακρών πηγής και αγωγών του καναλιού : DVFB[V] είτε εναλλακτικά ορίζοντας το offset της τάσης κατωφλίου μεταξύ της πηγής & του τέλους αγωγών του καναλιού : DVT[V] β) Είτε ορίζοντας τη συγκέντρωση του Bulk doping στο τέλος πηγής του καναλιού : NSUB0[1/cm^3] & τη συγκέντρωση του Bulk doping στο τέλος αγωγών του καναλιού : NSUB1[1/cm^3] είτε εναλλακτικά ορίζοντας το Bulk fermi δυναμικό στο τέλος πηγής του καναλιού : PHIF0[V] & το Body effect factor στην πλευρά πηγής του καναλιού : GAMMA0[sqrt(V)] & το Bulk fermi δυναμικό στο τέλος αγωγών του καναλιού : PHIF1[V] & το Body effect factor στο τέλος αγωγών του καναλιού : GAMMA1[sqrt(V)]
  - ✓ Δυναμικό στο οξείδιο : Ψ_{OX} [V]
  - ✓ Δυναμικό στην επιφάνεια : Ψ_{S} [V]
  - ✓ Φορτίο πύλης : Q'_{G} [C/m^2]
  - ✓ Φορτίο οξειδίου : Q'_{OX} [C/m^2]
  - ✓ Φορτίο στον ημιαγωγό : Q'_{C} [C/m^2]

- ✓ Χωρητικότητα οξειδίου ανά μονάδα επιφάνειας : C'_{OX} [F/m^2]

  Η χωρητικότητα οξειδίου C'_{OX} δίνεται από τον τύπο : $C'_{OX} = \frac{\varepsilon_{OX}}{T_{OX}}$

- ✓ Δυναμικό επαφής V_{FB} [V] που δίνεται από την εξίσωση : $V_{FB} = \Phi_{MS} - \frac{Q'_{OX}}{C'_{OX}}$

- ✓ Θερμοδυναμική τάση U_T [V] : $U_T = \frac{kT}{q}$, με q το φορτίο του ηλεκτρονίου, k τη σταθερά Boltzmann

- ✓ Δείκτης σώματος γ [$V^{-1/2}$] : $\gamma = \frac{\sqrt{2q\varepsilon_{SI}N_{SUB}}}{C'_{OX}}$

- ✓ Δυναμικό quasi-fermi Φ_F [V] : $\Phi_F = U_T \ln(\frac{N_{SUB}}{n_i})$, με κατ'όγκο συγκέντρωση ηλεκτρονίων n_i ατόμων νόθευσης N_{SUB}

Επίσης, ισχύει : $C_{OX} = Q'_G / C'_{OX}$

Και $V_G - V_{FB} = \Psi_S - Q'_C / C'_{OX}$

- ✓ Συγκέντρωση φορτίων αναστροφής Q'_i και αραίωσης Q'_b,

  με $Q'_C = Q'_i + Q'_b$

Αν ισχύει Ψ_S>0, τότε : $Q'_b \cong -\gamma C'_{OX}\sqrt{\Psi_S}$ και $V_G - V_{FB} = \Psi_S + \gamma\sqrt{\Psi_S} - \frac{Q'_i}{C'_{OX}}$

- ✓ Δυναμικό επιφάνειας pinch-off Ψ_{SP} : $\Psi_{SP} = \Psi_S \mid |Q'_i| \gg |Q'_b| = V_G - V_{FB} - \gamma\left(\sqrt{V_G - V_{FB} + \frac{\gamma^2}{4}} - \frac{\gamma}{2}\right)$

- ✓ Δυναμικό 'pinch-off' : $V_P = \Psi_{SP} - \Psi_0$

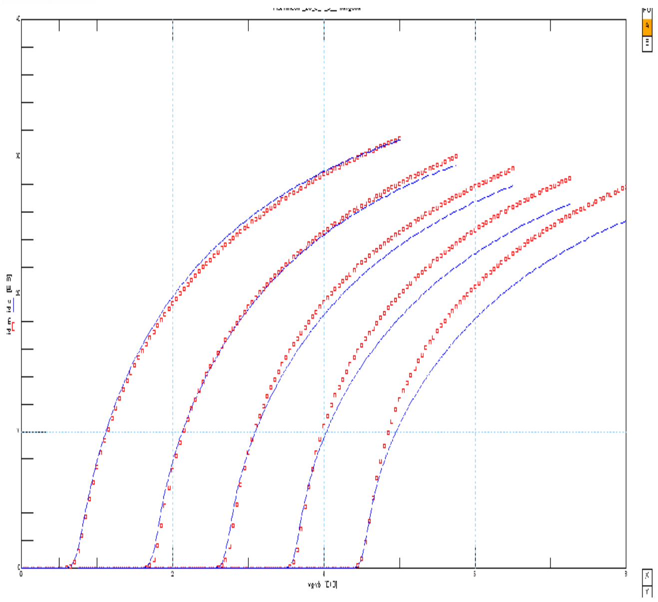
- ✓ Κλίση n : n = $[\frac{\partial\Psi_{SP}}{\partial V_G}]^{-1}$ = $1+\frac{\gamma}{2\sqrt{\Psi_{SP}}}$ = $1+\frac{\gamma}{2\sqrt{\Psi_0+V_P}}$
- ✓ Τάση κατωφλίου V_{TO} [V] (threshold voltage) : V_{TO} = V_{FB} + Ψ_0 + $\gamma\sqrt{\Psi_0}$

Εργαστηριακή εκτίμηση του EKV-HV

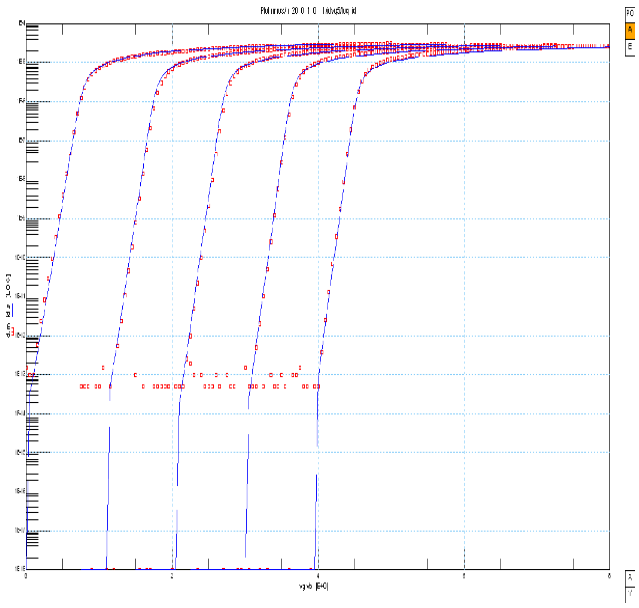
Το πρότυπο επικυρώνεται με εργαστηριακές μετρήσεις που πραγματοποιήθηκαν στο εργαστήριο. Η ακρίβεια του προτύπου είναι καλύτερη από 10% για τις χαρακτηριστικές Id/Vg, Id/Vd, gm, gds στο συνεχές ρεύμα IV, παρουσιάζει καλή συμπεριφορά για τις χωρητικότητες, κλιμακωτή εξέλιξη με το πλάτος, το μήκος κλίσης και τη θερμοκρασία του συγκεκριμένου MOSFET υψηλής τάσης. Η συσκευή μπορεί να καθοριστεί είτε από ένα σύνολο φυσικών παραμέτρων ή ισοδύναμα με τις αντίστοιχες ηλεκτρικές παραμέτρους. Οι τελευταίες εξάγονται κατά προτίμηση από τις ηλεκτρικές μετρήσεις ενώ οι πρώτες είναι ιδιαίτερα χρήσιμες όσο αφορά την έρευνα της κλιμακωτής συμπεριφοράς της διαδικασίας. Ως σύνταξη Verilog-A απαιτεί ότι σε κάθε παράμετρο δίνεται μια προκαθορισμένη τιμή, οι φυσικές παράμετροι θα χρησιμοποιηθούν εξ ορισμού εκτός αν τους ορίζεται η τιμή 0,0 (ισχύει ανεξάρτητα για TOX, NSUB1, NSUB0, PHIF0, PHIF1, NDRIFT, U0 & VSAT), ή κάτω από -1kV για την τάση VFB (flatband) και τη διαφορά τάσης DVFB.

Παρακάτω παρατίθενται δείγματα από τις δοκιμές του μοντέλου EKV-HV, οι οποίες πραγματοποιήθηκαν στο εργαστήριο μικροηλεκτρονικής του Πολυτεχνείου Κρήτης σε δύο διαφορετικά τρανζίστορ, με κόκκινο οι μετρήσεις και με μπλε χρώμα η προσομοίωση.

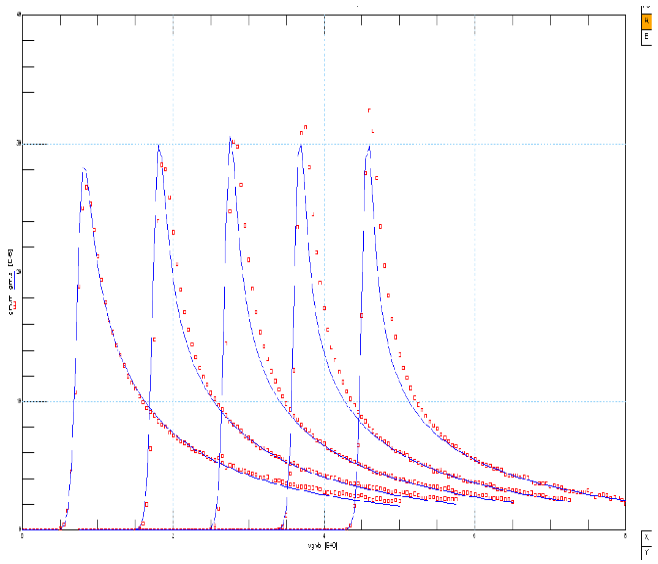
Το πρώτο με την εξής γεωμετρία : W = 20u & L = 3u



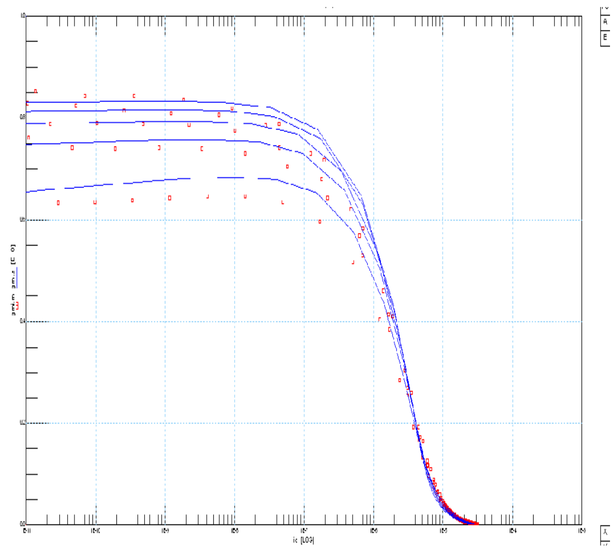
Id/Vg=5 V



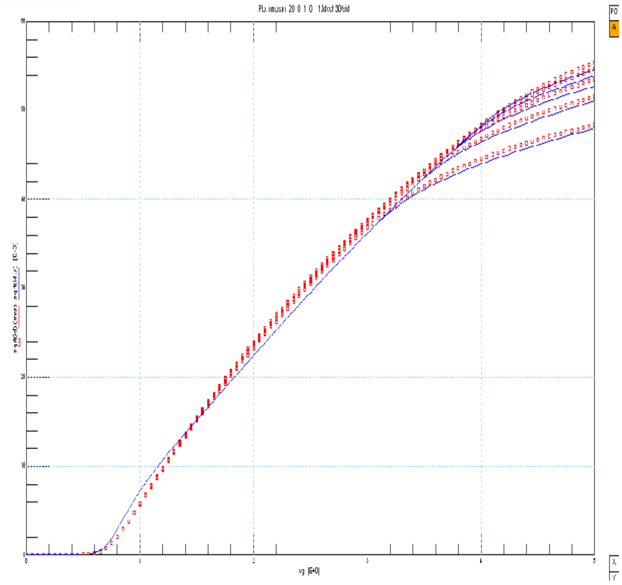
logId



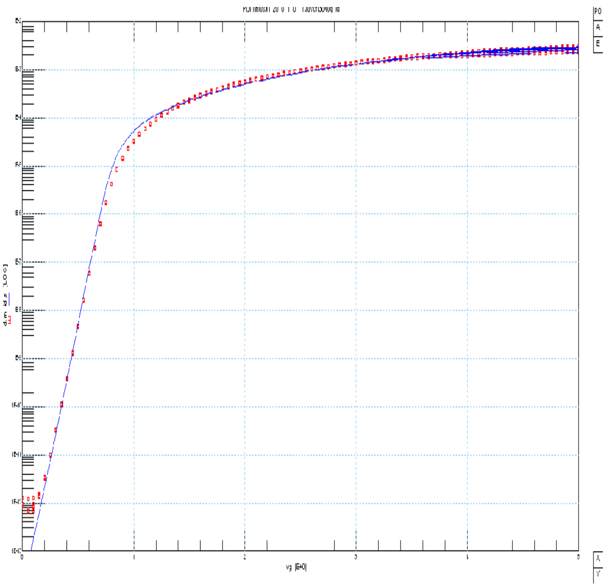
gm



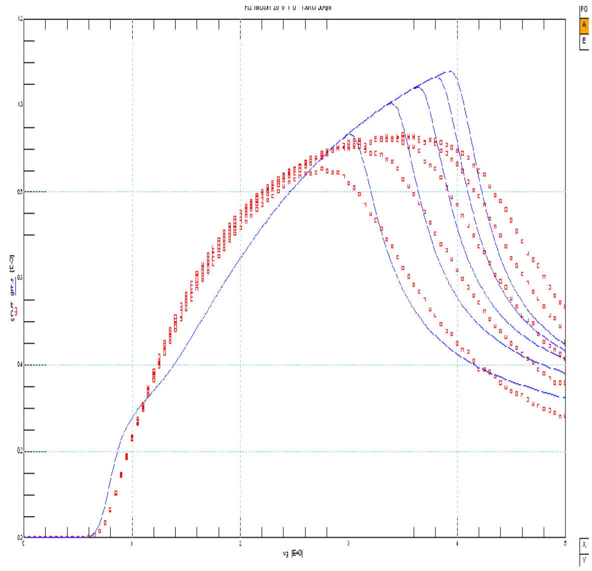
gm/Id



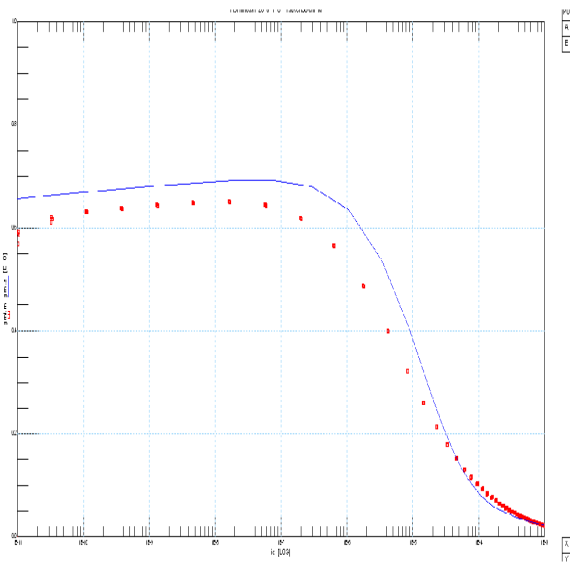
Id/Vg=30 V



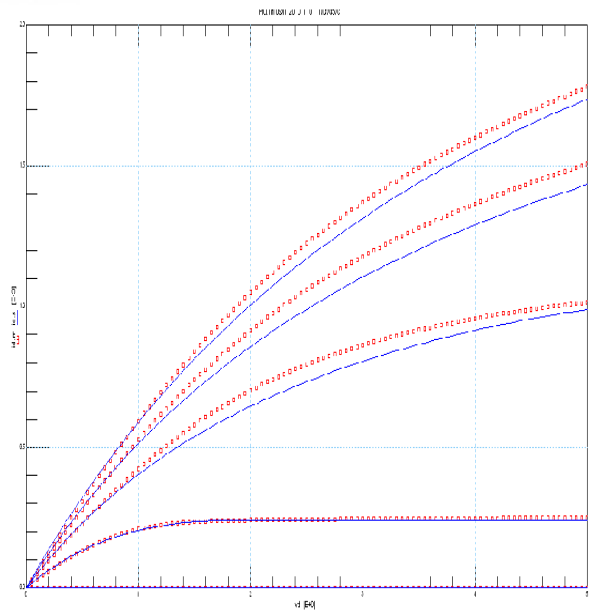
logId



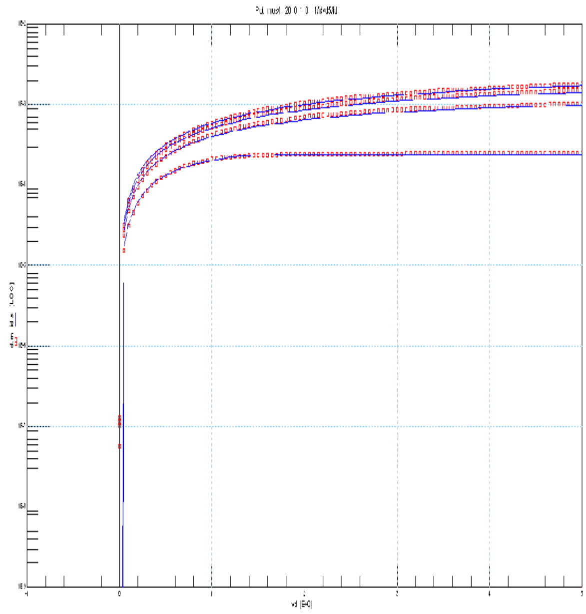
gm



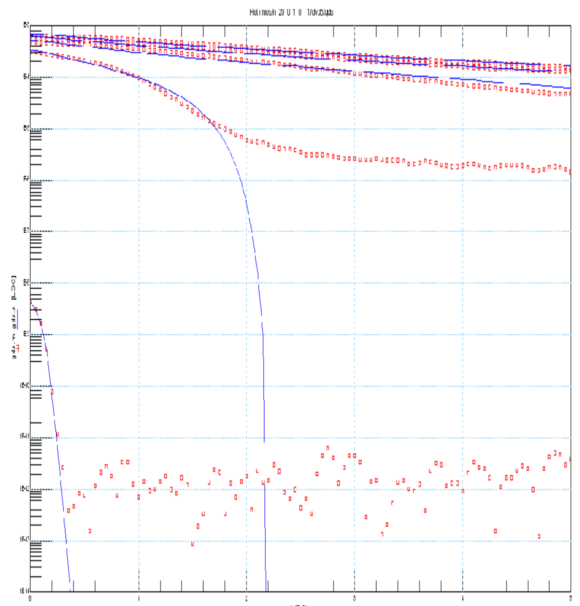
gm/Id



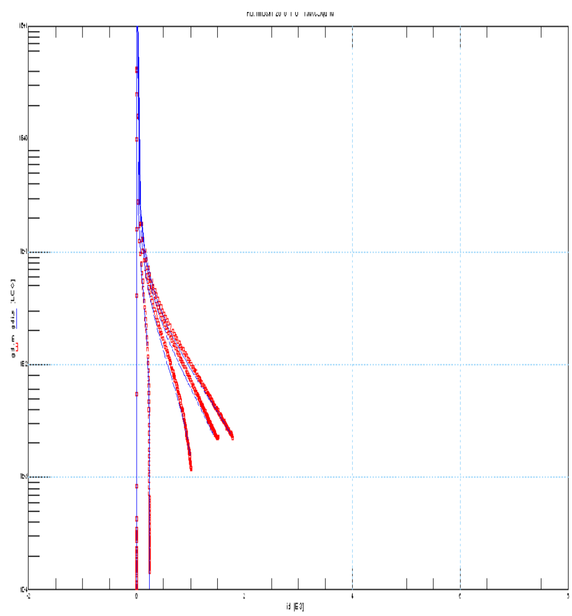
Id/Vd=5 V



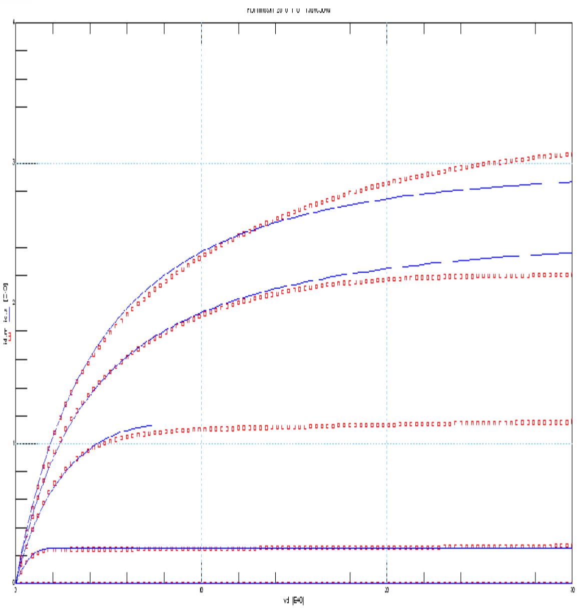
logId



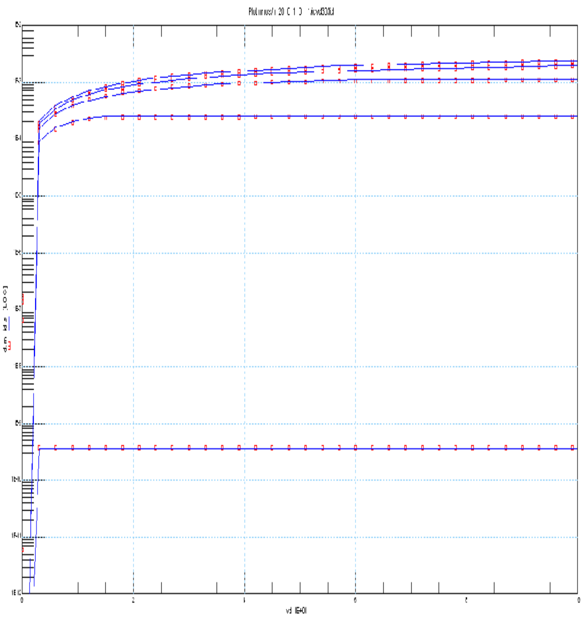
gds



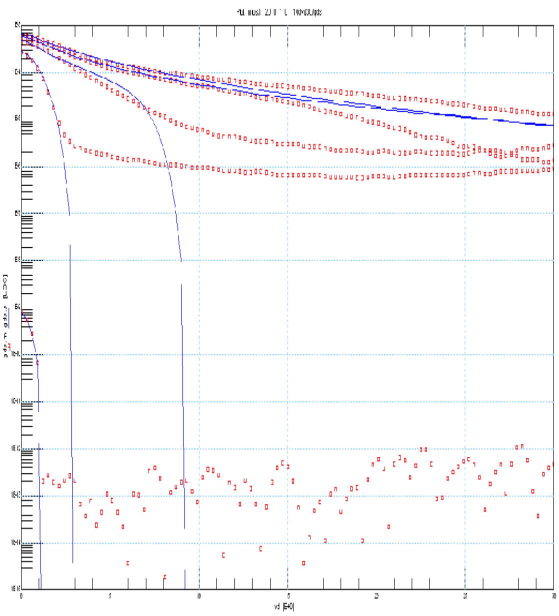
gds/Id



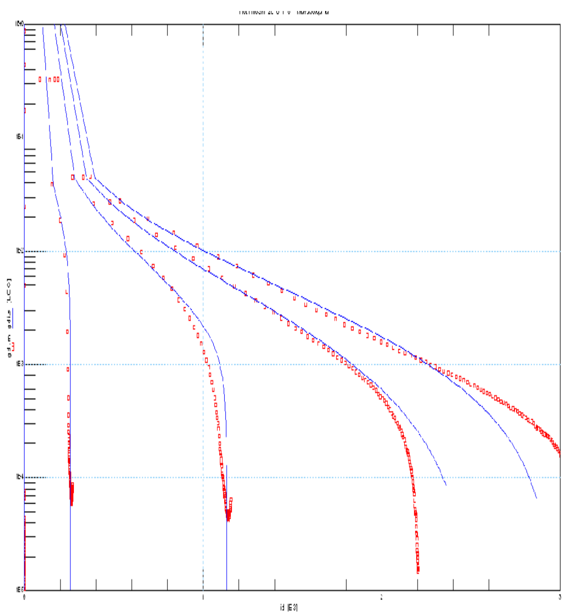
Id/Vd=30 V



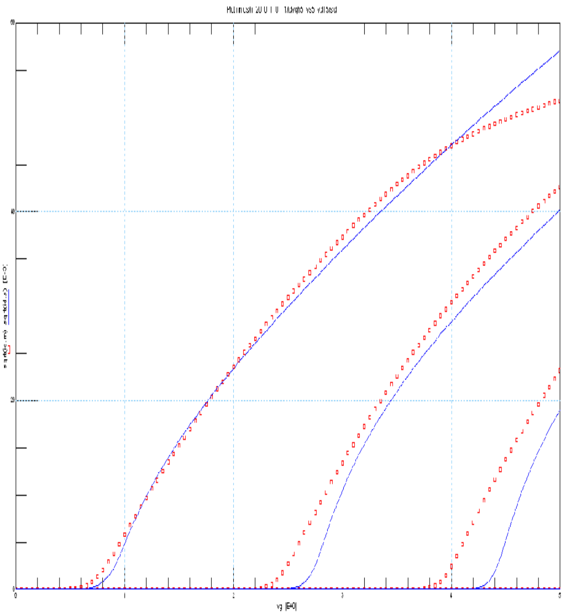
logId



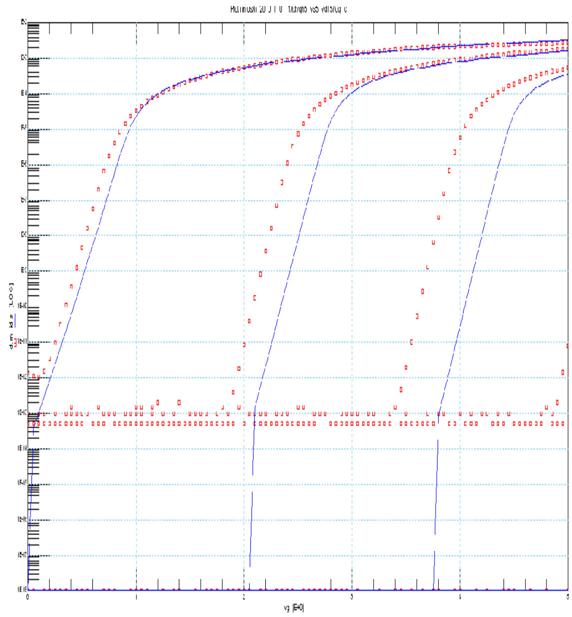
gds



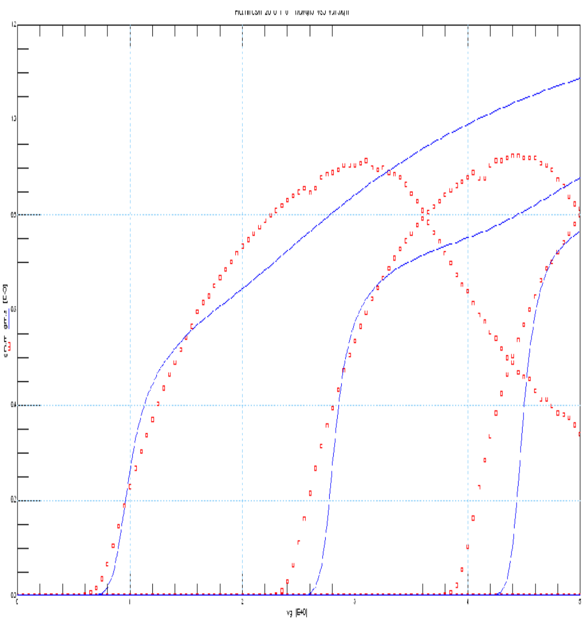
gds/Id



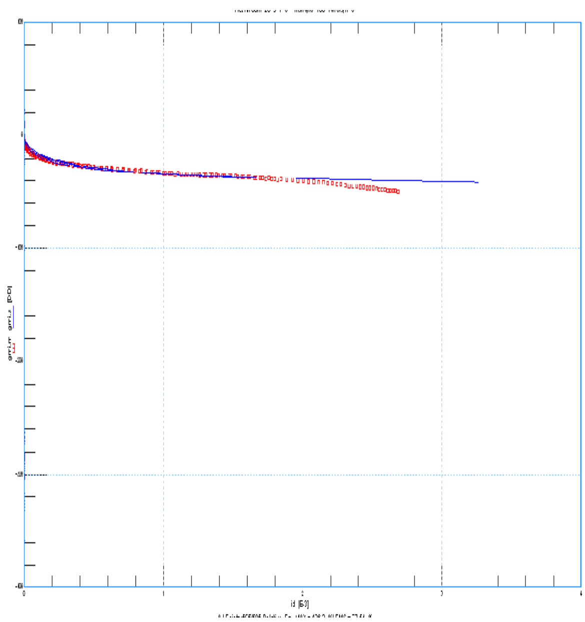
Id/Vd=15 V,Vs=5V



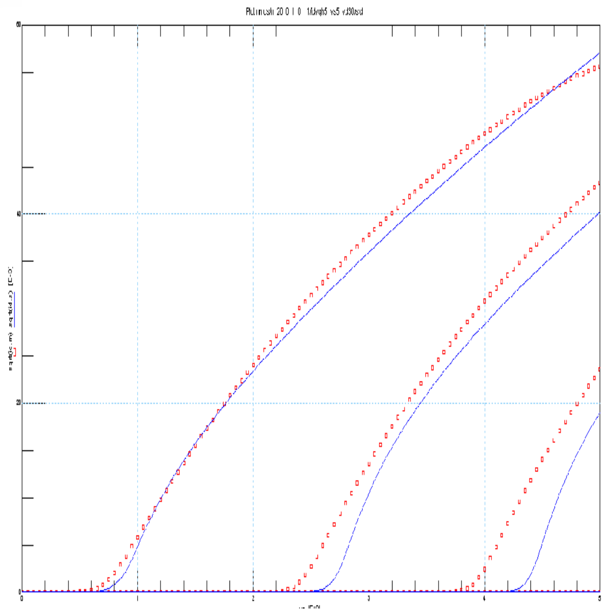
logId



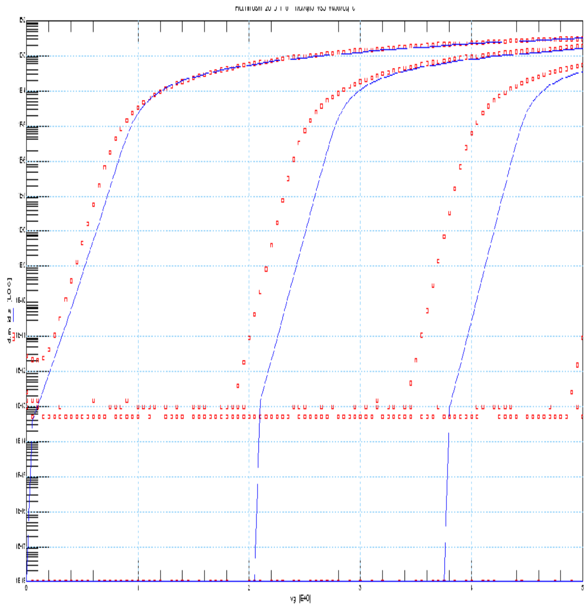
gm



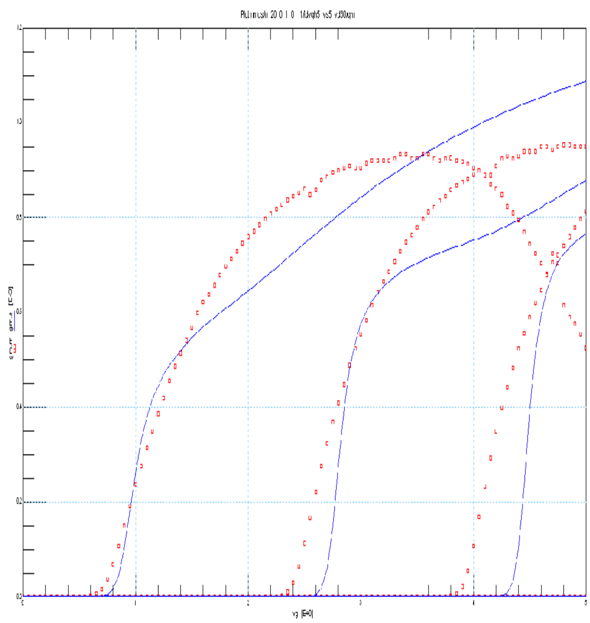
gm/Id



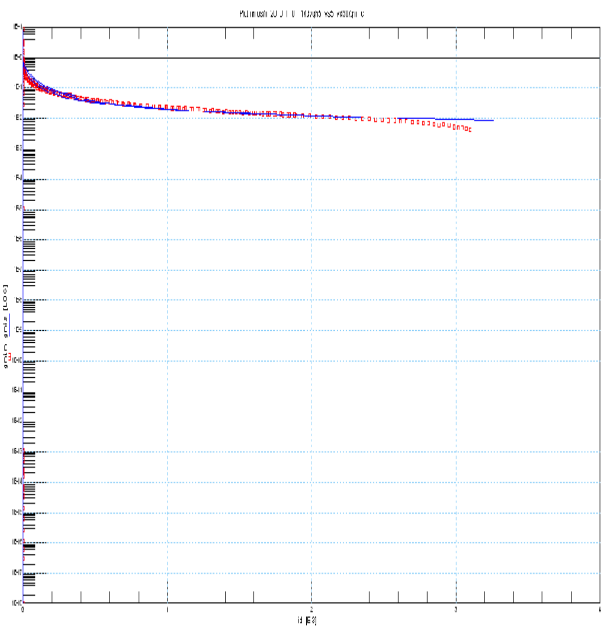
Id/Vd=30 V,Vs=5V



logId

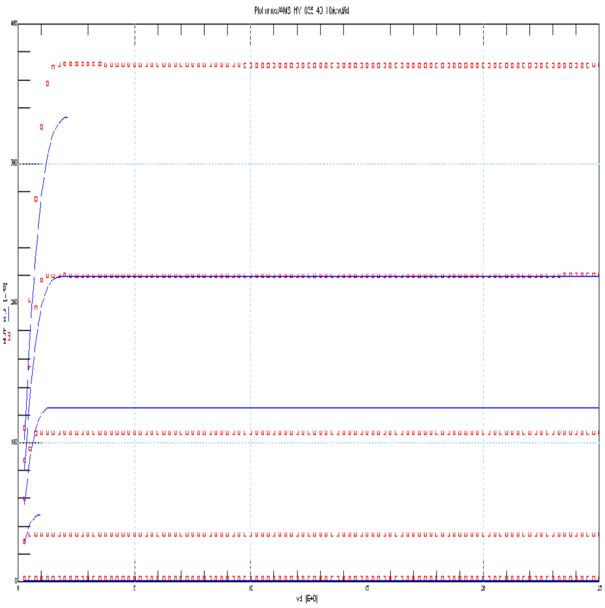


gm

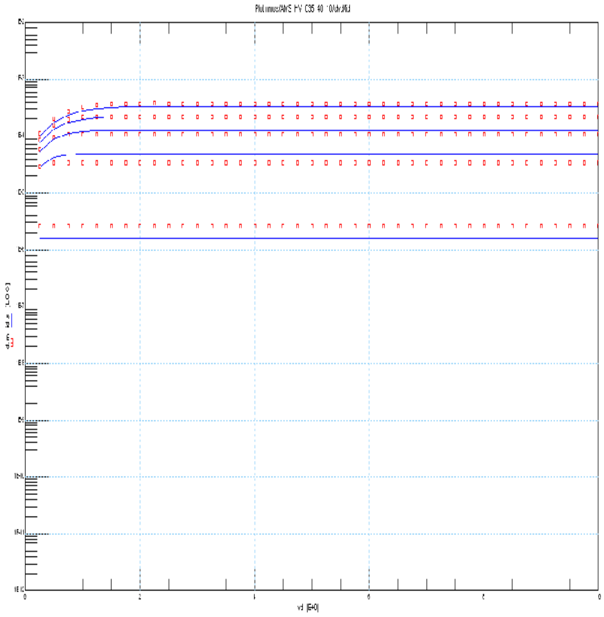


gm/Id

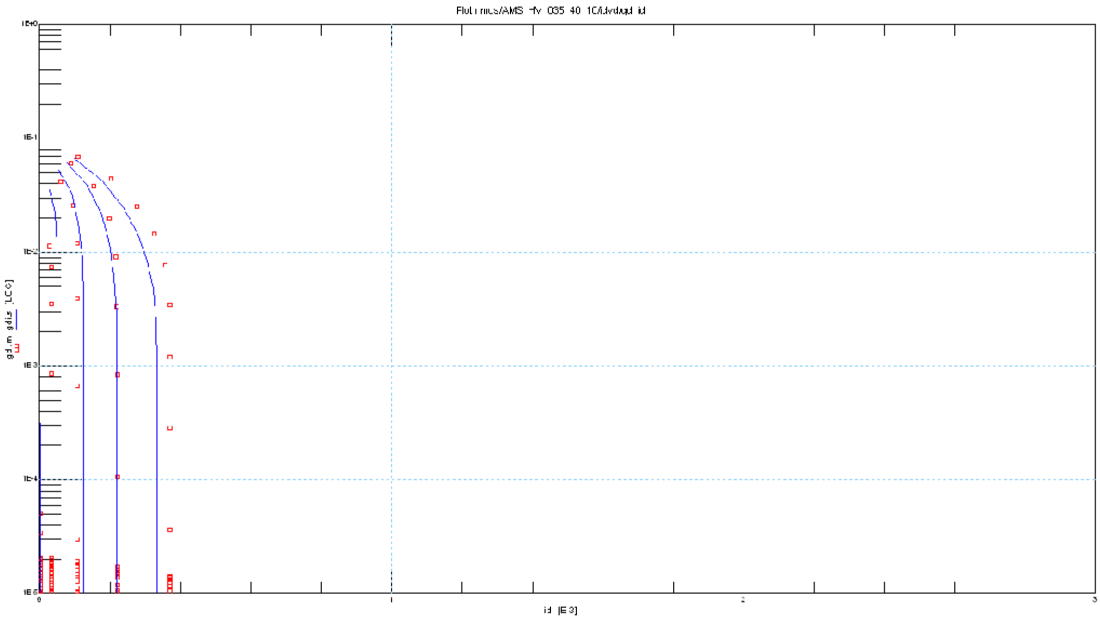
Το δεύτερο είχε την εξής γεωμετρία : W = 40u & L = 10u



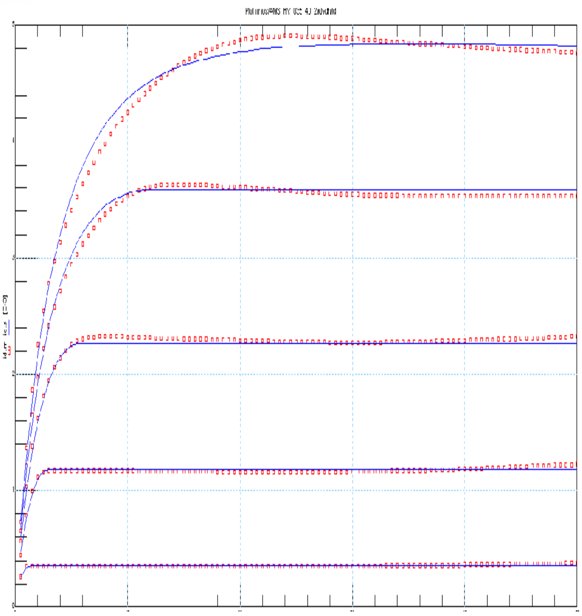
Id/Vd=25 V

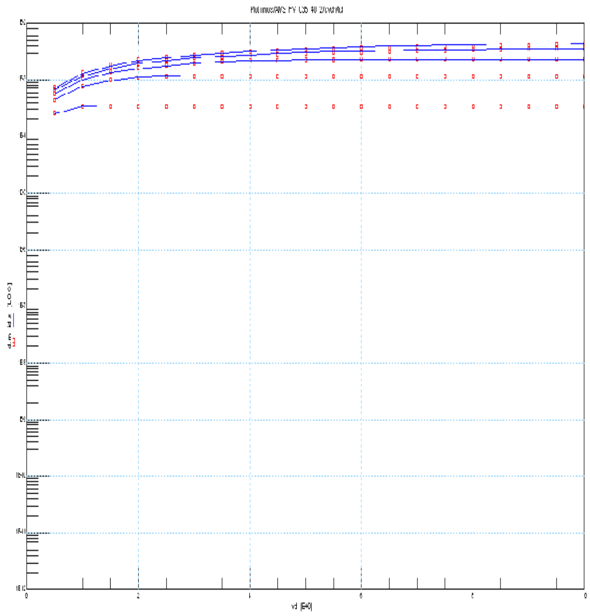


logId



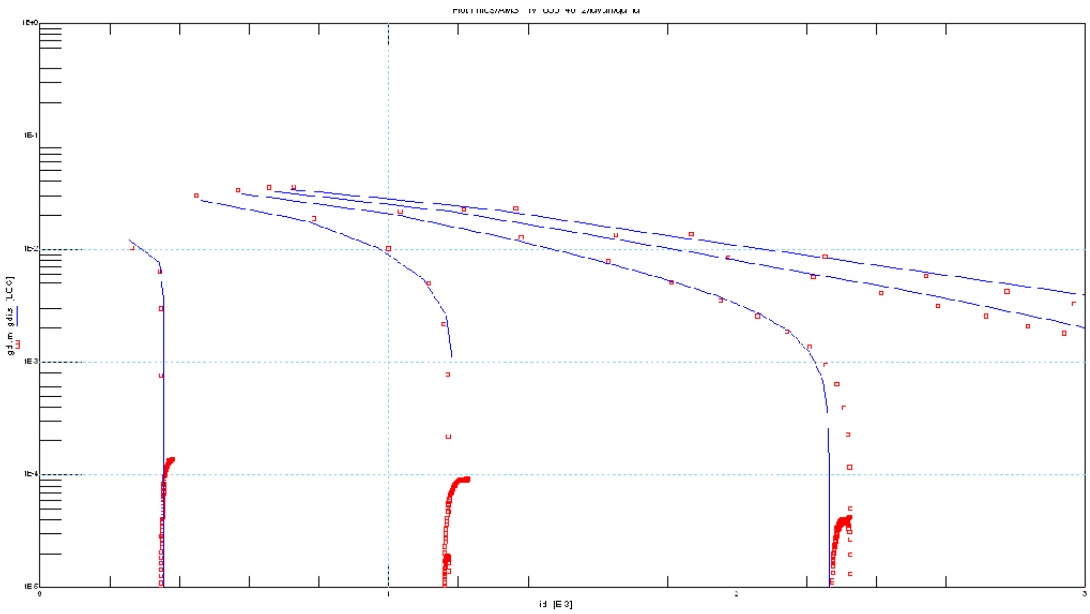
gm/Id





Id/Vd=50 V

logId



gm/Id

Συμπεράσματα : Το μοντέλο **EKV-HV** παρουσιάζει σημαντικά πλεονεκτήματα όπως :

- Απλότητα (λιγότερες από 50 παράμετροι)
- Ευκολία στην εξαγωγή παραμέτρων
- Χρήση των φυσικών παραμέτρων κατά την μοντελοποίηση
- Καλή αναπαράσταση του φαινόμενου της αυτοθέρμανσης (self-heating effect),

Όμως και σημαντικές αδυναμίες οι οποίες οφείλονται κατά κύριο λόγο στην μη ολοκληρωμένη ακόμα μορφή του και συνοψίζονται παρακάτω :

- Μη ομαλή μετάβαση στην περιοχή Quasi-saturation
- Δεν περιέχονται στο μοντέλο στοιχεία όπως ο Θόρυβος, οι ενώσεις Source-Bulk & Drain-Bulk,κ.τ.λ
- Αδυναμία σωστής μοντελοποίησης του Idsat

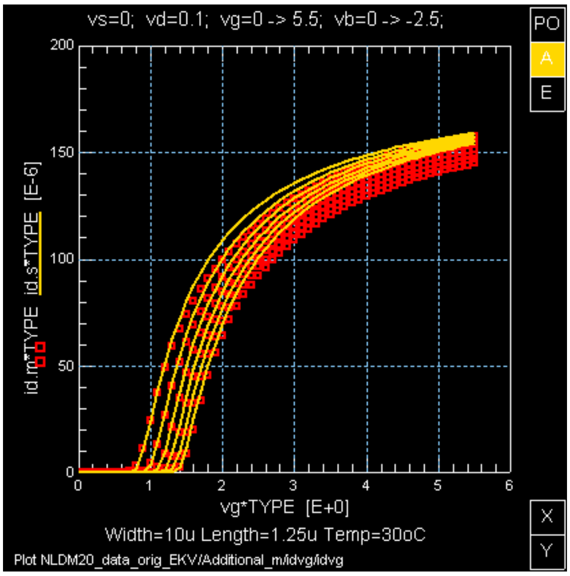
Σύγκριση του EKV-HV με τα υπόλοιπα μοντέλα

Παρακάτω παρατίθενται τα αποτελέσματα των συγκρίσεων μεταξύ του **EKV-HV**, του **BSIM3** & του **MM20** όπως αυτά παρουσιάστηκαν από δύο ανεξάρτητες μεταξύ τους έρευνες.

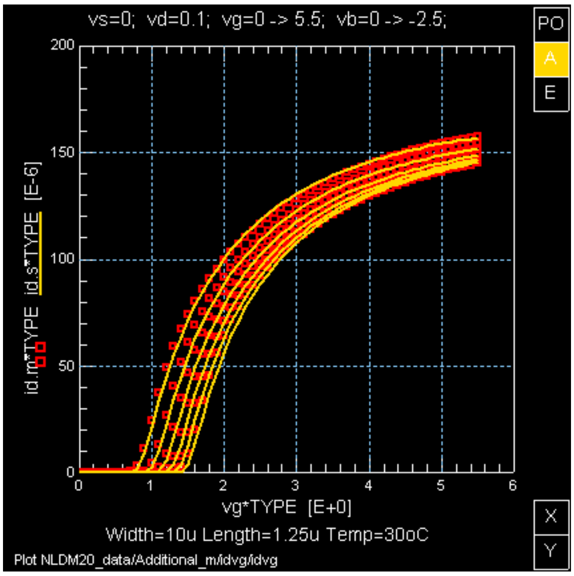
Η πρώτη έρευνα έγινε από την National Semiconductor, η οποία παράγει κυκλώματα διαχείρισης ισχύος, οθόνες, ενισχυτές ήχου και σήματος και διάφορα άλλα προϊόντα, με έδρα την Santa Clara & αφορά την σύγκριση μεταξύ του **EKV-HV** & του **BSIM3**.

Τρανζίστορ γεωμετρίας W = 10u & L = 1,25u και με συνθήκες μέτρησης χαμηλό Vds & T=30^{o}C είχαμε τα εξής αποτελέσματα (με κόκκινο η μέτρηση & με κίτρινο η προσομοίωση) :

EKV-HV **BSIM3**



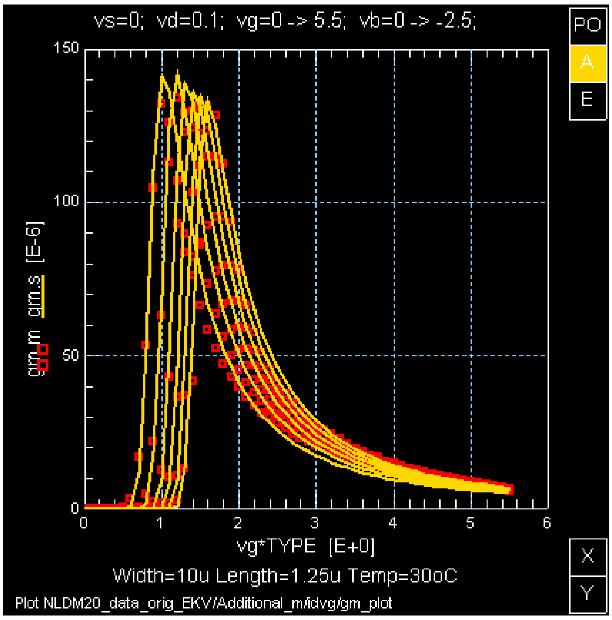
Id /Vg



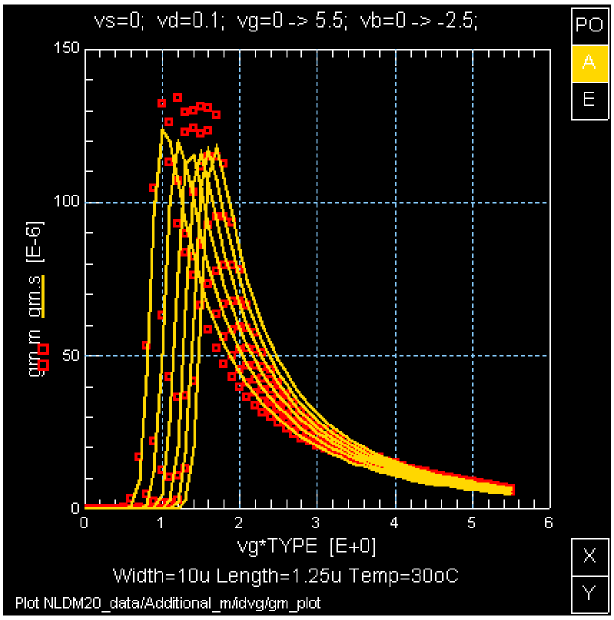
Id /Vg

Στην συγκεκριμένη περίπτωση έχουμε καλύτερη προσέγγιση των μετρήσεων από το μοντέλο **BSIM3**.

EKV-HV **BSIM3**



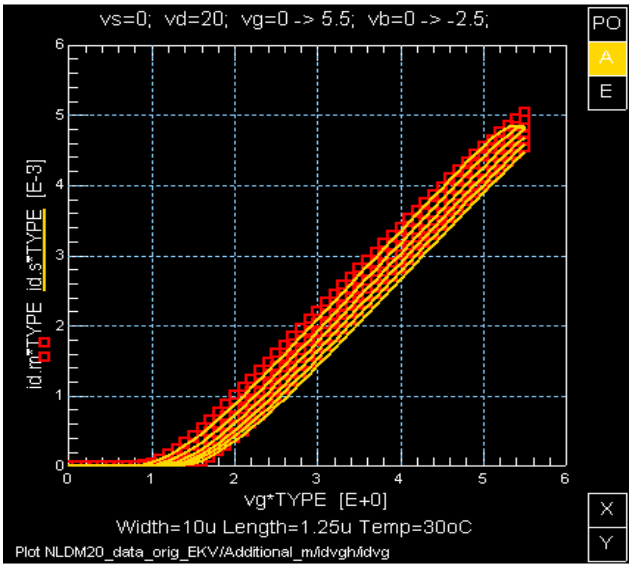
Gmd /Vg

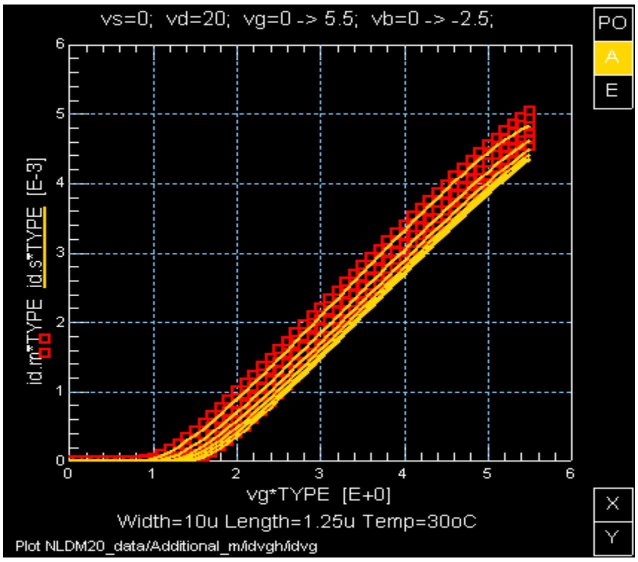


Gmd /Vg

Ενώ εδώ είναι το **EKV-HV** που υπερισχύει όπως και στην περίπτωση που έχουμε υψηλό Vd (Vd=20 V) και παρουσιάζουμε παρακάτω :

EKV-HV **BSIM3**

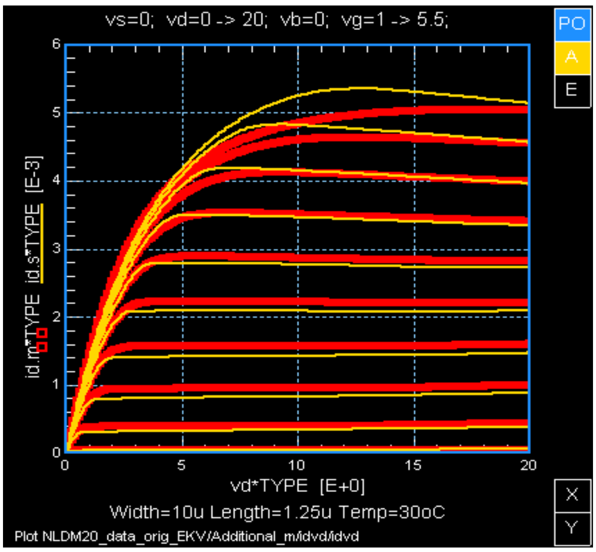


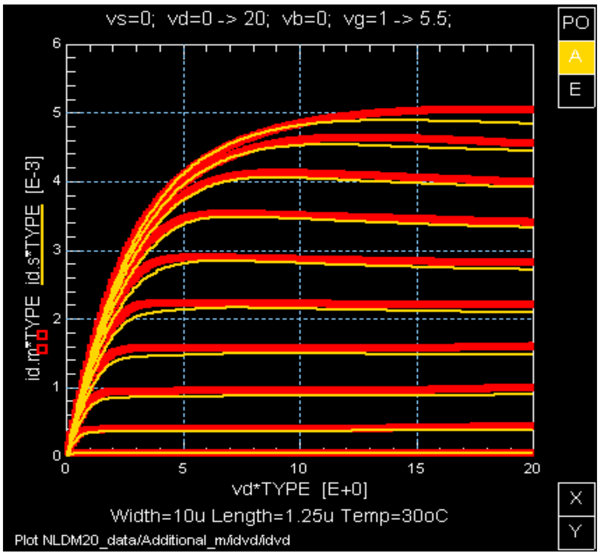


Id /Vg Id /Vg

Αντίθετα αποτελέσματα έχουμε για τις ίδιες συνθήκες όσο αφορά το Id /Vd & το Cgg, όπως φαίνεται και παρακάτω :

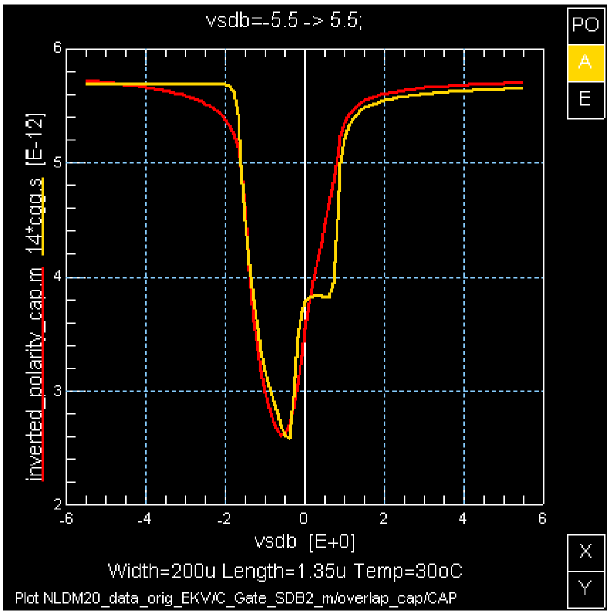
EKV-HV **BSIM3**





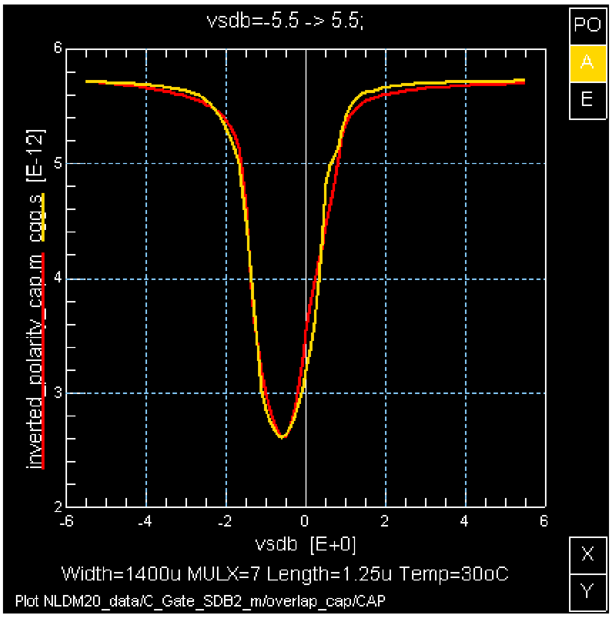
Id /Vd Id /Vd

EKV-HV



Cgg

BSIM3



Cgg

Συμπεράσματα : Το μοντέλο **EKV-HV** παρουσιάζει σημαντικά πλεονεκτήματα όπως :

- Απλότητα (λιγότερες από 50 παράμετροι)
- Ευκολία στην εξαγωγή παραμέτρων
- Εξελισιμότητα με το W και το L να παρέχονται
- Δυνατότητα Mismatch μοντελοποίησης

αλλά και εγγενής αδυναμίες αφού όπως είπαμε βρίσκεται ακόμα σε πειραματικό στάδιο. Οι αδυναμίες του επικεντρώνονται στα εξής σημεία :

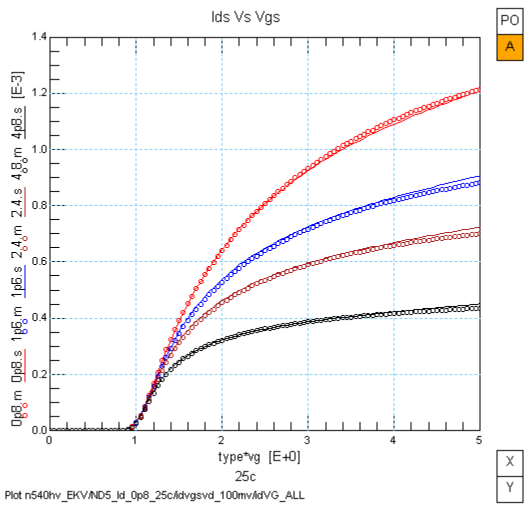
- Θα πρέπει να βελτιωθεί η ακρίβεια των εξής σημείων : Quasi-saturation, εξάρτηση από το Backbias (δεν εφαρμόζεται στην περιοχή κλίσης), μοντελοποίηση χωρητικότητας, βελτιστοποίηση – σύγκλιση του Isub.
- Η εξάρτηση της κινητικότητας χρειάζεται περισσότερη ευελιξία (εξάρτηση της πυλών και του υποστρώματος από το bias)

- Το φαινόμενο αυτοθέρμανσης (Self-heating Effect) πρέπει να εφαρμοστεί για ολόκληρο το μοντέλο (όχι μόνο για την κινητικότητα) και να διαχωριστεί για την περιοχή του καναλιού και της κλίσης.

- Θα πρέπει να ενσωματωθούν στο μοντέλο : η μοντελοποίηση του θορύβου και της ένωσης (junction) καθώς και η εξωγενής χωρητικότητα Cgb.

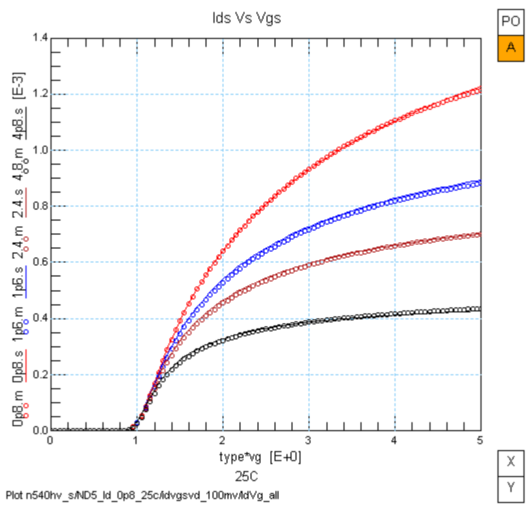
Η δεύτερη έρευνα έγινε από την Jazz Semiconductor, η οποία παράγει wafer ημιαγωγών για λογαριασμό άλλων σχεδιαστών με έδρα την Newport Beach, California & αφορά την σύγκριση μεταξύ του **EKV-HV** & του **MM20**. Τα αποτελέσματα της μελέτης παρουσιάζονται παρακάτω (οι μετρήσεις αναπαρίστανται με κουκίδες & η προσομοίωση με συνεχόμενη γραμμή.)

EKV-HV



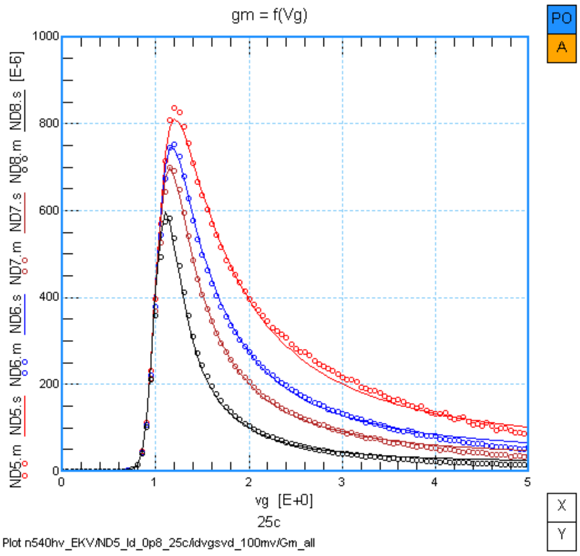
Ids/Vgs με Vds=100mV

MM20



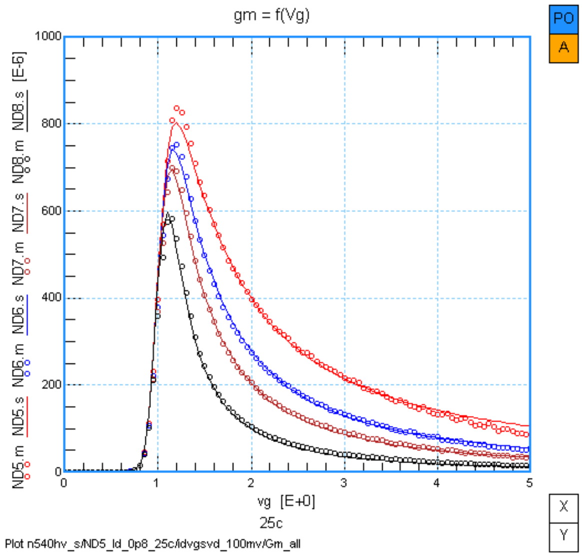
Ids/Vgs με Vds=100mV

EKV-HV



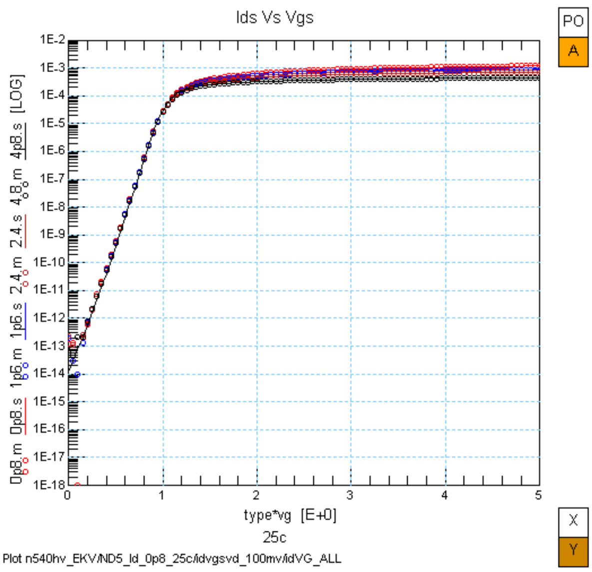
Gm με Vds=100mV

MM20



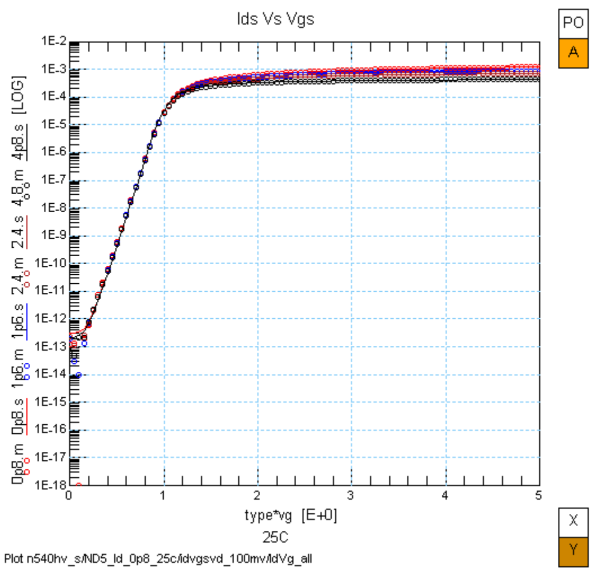
Gm με Vds=100mV

EKV-HV



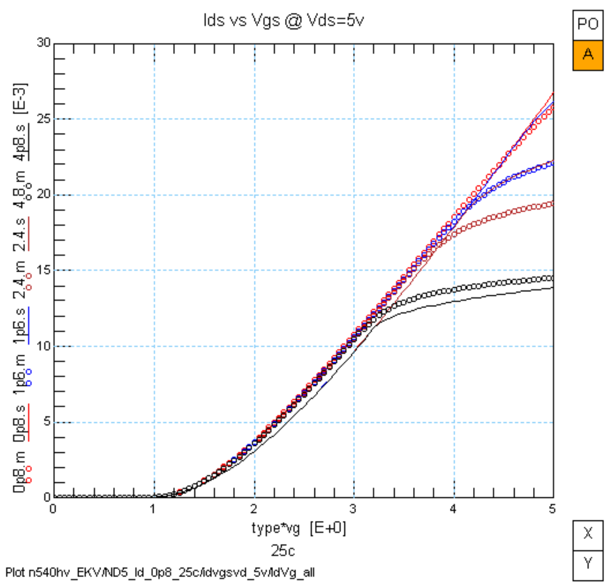
logId με Vds=100mV

MM20



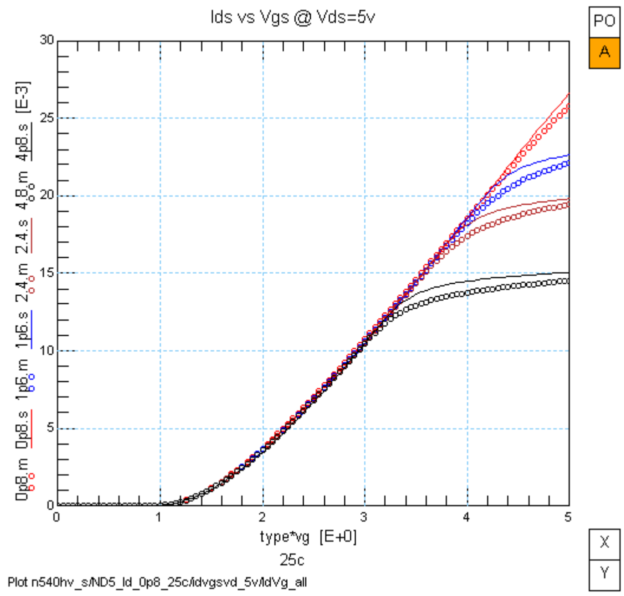
logId με Vds=100mV

EKV-HV



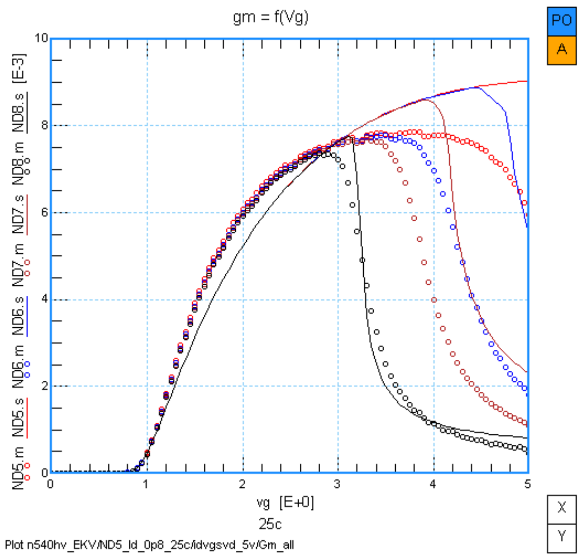
Ids/Vgs με Vds=5V

MM20



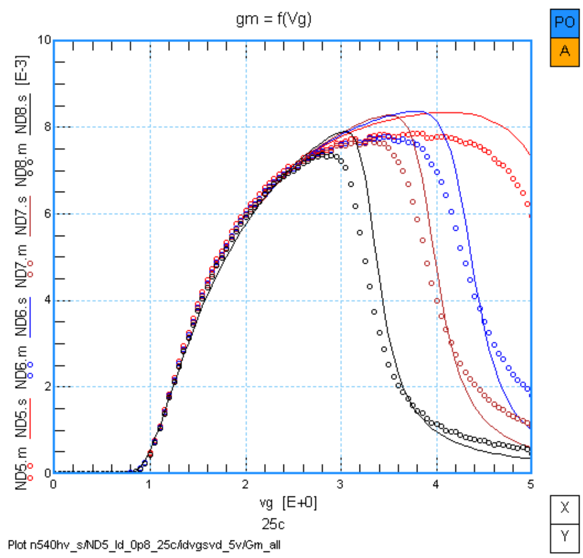
Ids/Vgs με Vds=5V

EKV-HV



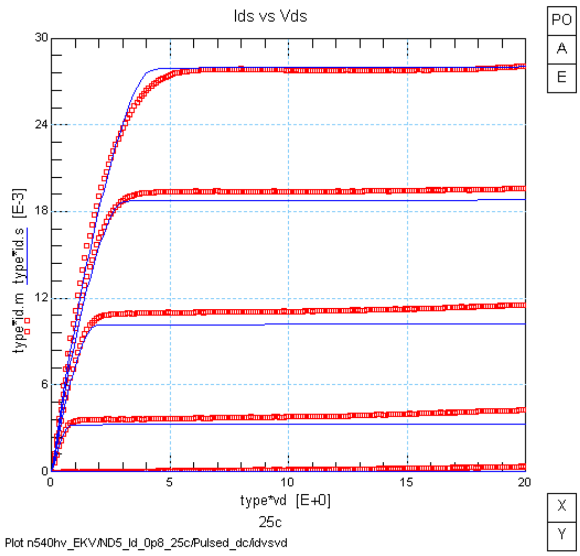
Gm με Vds=100mV

MM20



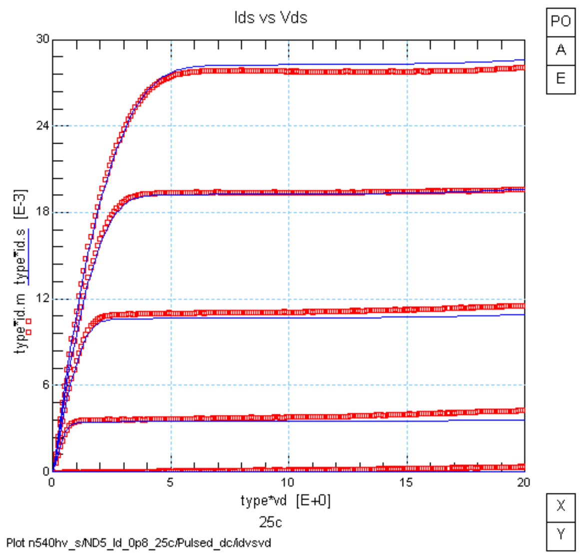
Gm με Vds=100mV

EKV-HV



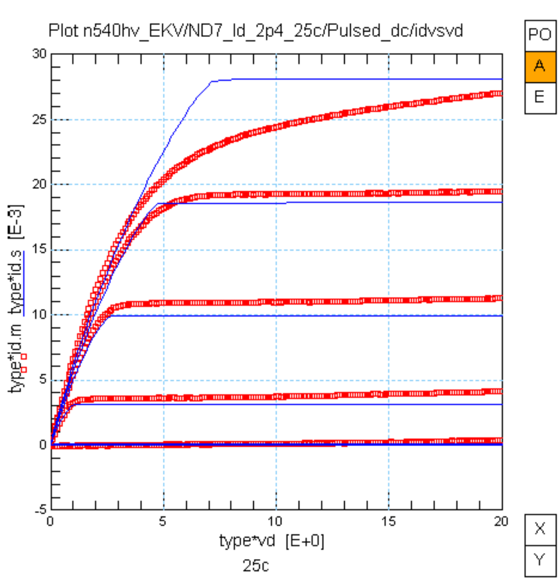
Id /Vd με Ldrift=0.8um

MM20



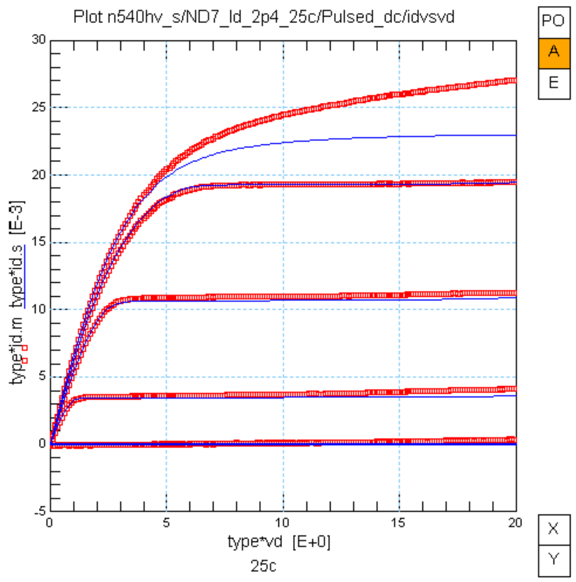
Id /Vd με Ldrift=0.8um

EKV-HV



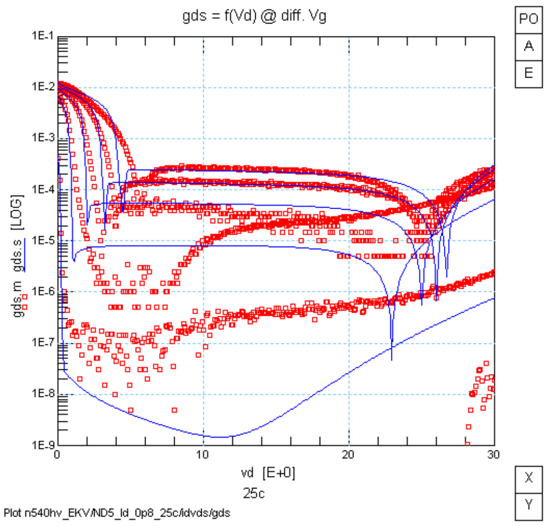
Id /Vd με Ldrift=2,4um

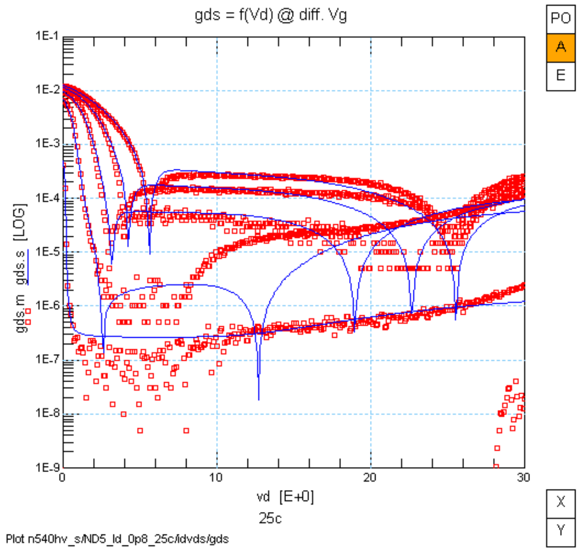
MM20



Id /Vd με Ldrift=2,4um

EKV-HV **MM20**





gds με Ldrift=0,8um gds με Ldrift=0,8um

Συμπεράσματα : Από τα παραπάνω αποτελέσματά το μοντέλο **EKV-HV** μειονεκτεί σε αρκετά σημεία σε σχέση με το **MM20** οι εγγενής αδυναμίες του πειραματικού μοντέλου γίνονται για μία ακόμα φορά εμφανής. Οι αδυναμίες του επικεντρώνονται στα εξής σημεία :

- Το Idsat του MOSFET δεν εξετάζεται σε όλο το εύρος του Vgs.
- Δεν επιτυγχάνεται η ομαλή μετάβαση στην περιοχή Quasi-saturation (εμφάνιση hard corner)

Βιβλιογραφία :

M.Bucher – A.Μπαζίγος "EKV3.0 model code & parameter extraction"

Δ.Διαμαντάκος " Χαρακτηρισμός CMOS Τεχνολογίας & Μελέτη για Εξαγωγή Παραμέτρων"

Yogesh Singh Chauhan "Compact Modeling of High Voltage MOSFETs"

National Semiconductor "EKV-HV, BSIM3 models comparison"

Jazz Semiconductor "LDmos models evaluation"